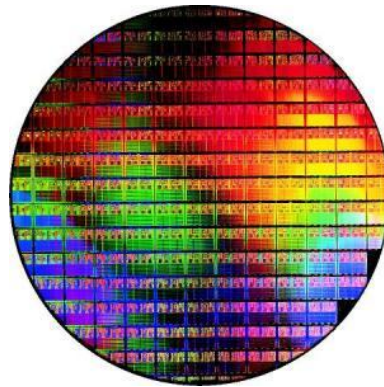




Технически Университет - София
Микроелектроника

Курсова Задача



Тема: Двуканален Широколентов усилвател
 $A_v \geq 40\text{dB}$; $\Delta f = 500\text{Hz} - 2\text{MHz}$; $U_o = 1.5\text{V}$; $R_L = 2\text{k}\Omega$; $R_{oA} = 50\Omega$; $C_L = 200\text{pF}$; $R_{iA} = 50\Omega$;
Реализиран върху силициева пластина

Разработил: Диан Милчев Илиев
Фак.№ 101207035 - ФЕТТ - гр. 43

Дата: 28.11.2010г.
Гр. София

Ръководител:.....

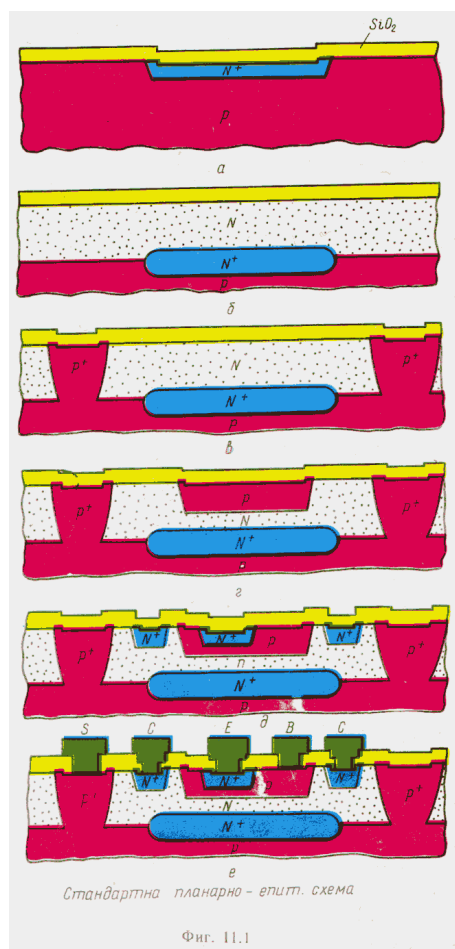
Съдържание

| Глава | | Страница |
|-------|--|----------|
| 1 | Увод | 3 |
| 2 | Блокова схема | 5 |
| 3 | Принципна схема | 6 |
| 4 | Реализация на схемата върху силициева пластина | 7 |
| 5 | Топография | 12 |

Увод

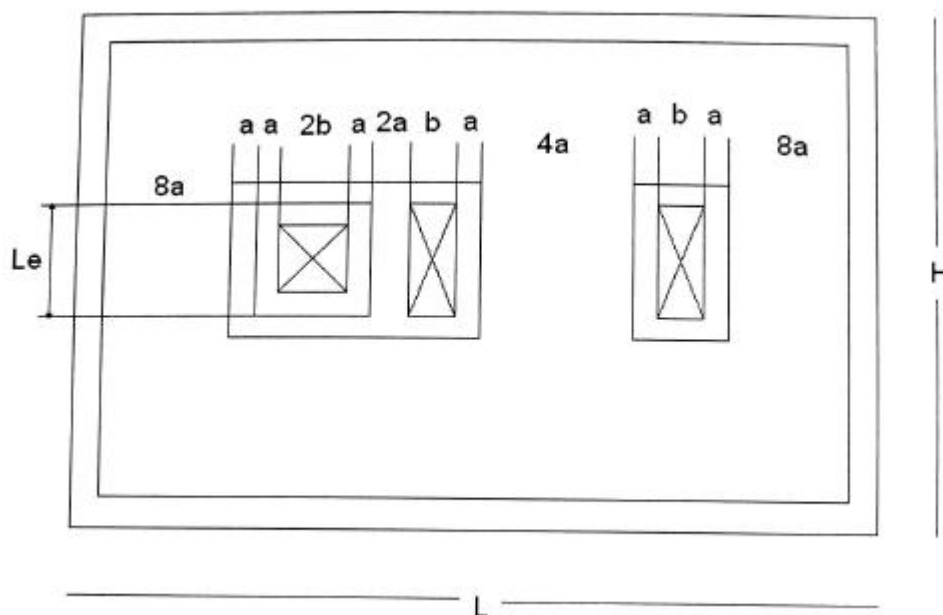
Целта на настоящата курсова задача е реализирането на електронно устройство върху силициева пластина. За целта е необходимо да се проектират всички елементи от електронната схема и връзките между тях.

За целта ще се използва стандартен метод на планарно-епитаксиалната технология. Нейната схема е показана на фигурата:



Под *епитаксия* в полупроводниковата технология се разбира отлагане на онокристален слой от полупроводник с високи кристалографски качества и дефинирани геометрични и физични параметри върху подложка, чиято кристална решетка има еднакви или близки параметри до тези на отлагания материал (примерно сапфир и силиций). Епитаксията е един от основните методи за създаване на PN преходи или на преход в концентрацията и е единствен метод за създаване на хетеропреход.

Избира се топология за транзисторите, показана на долната фигура:



Тя е най-проста. Транзисторът има по един извод на емитера, базата и колектора. Характеризира се с минимални размери на базовата и колекторната област, съответно с минимални капацитети на колекторния преход и прехода колектор-подложка. Това е от значение, тъй като схемата е работи с честоти до 2MHz. Освен това значение при избора на топологията имат минималните размери. Недостатък са повишените стойности на съпротивлението на базата и на колектора.

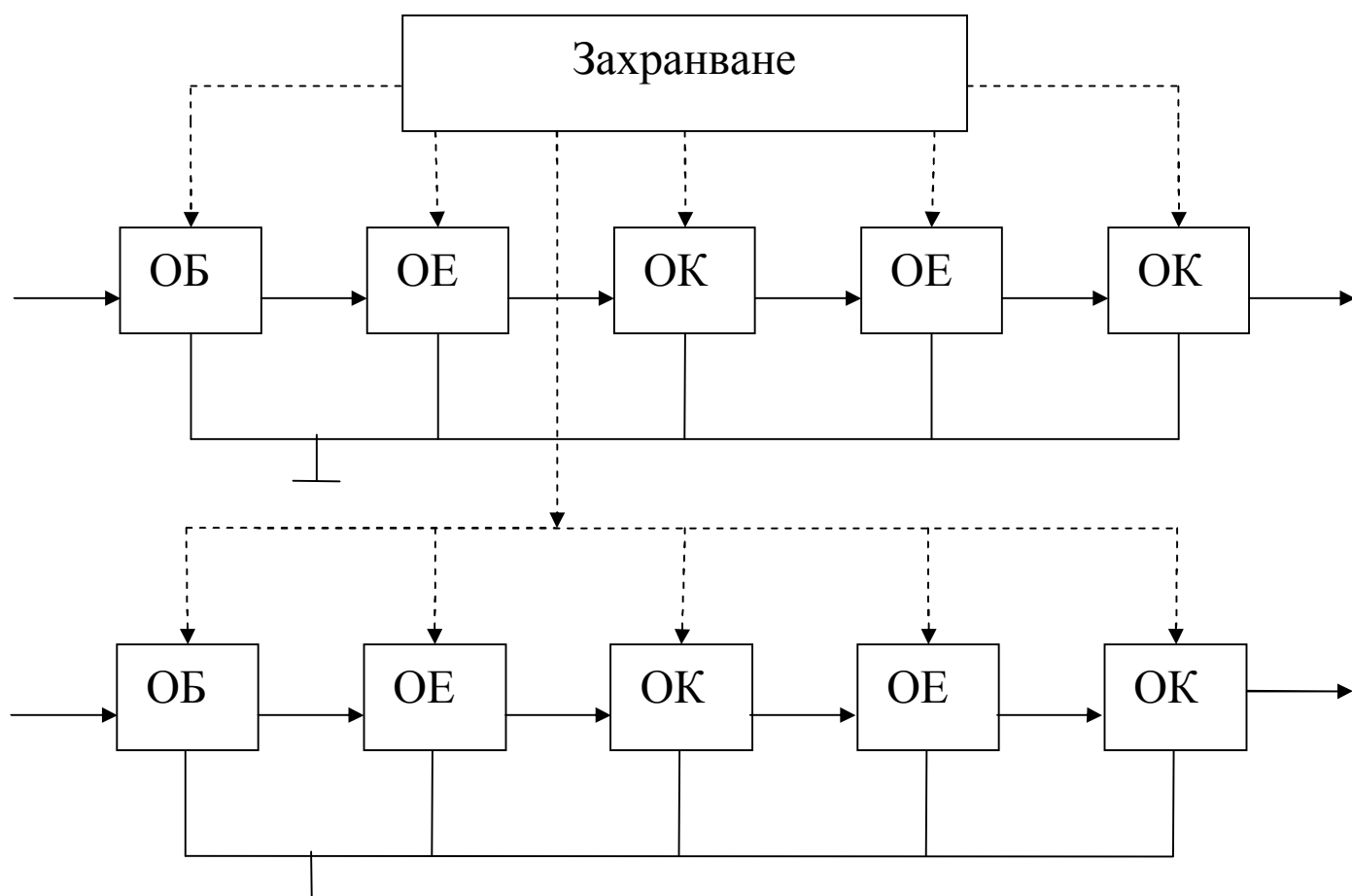
За изолация между елементите се използва обратно поляризиран PN преход (диодна изолация).

Схемата върху която ще се работи е двуканален ширококолентов усилвател. Планира се да бъдат проектирани транзисторите, по-малките резистори и кондензатори. Останалите елементи - големи по стойност кондензатори и резистори, ще трябва да бъдат изнесени извън кристала, тъй като е нецелесъобразно изразходването на големи площи от кристала за изграждането на тези елементи, а в някои случаи дори е невъзможно.

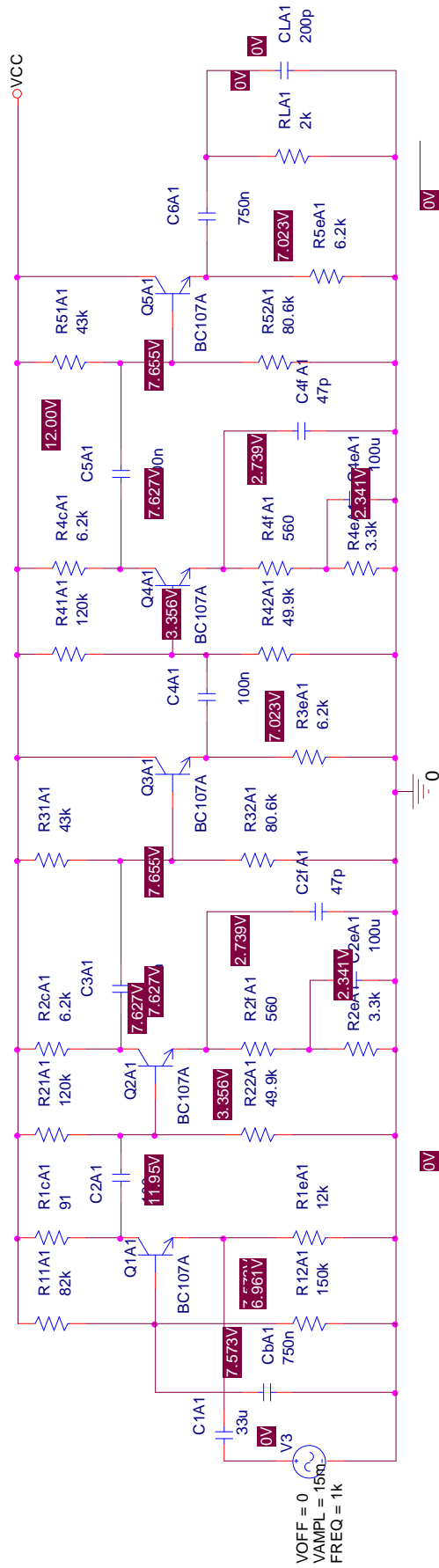
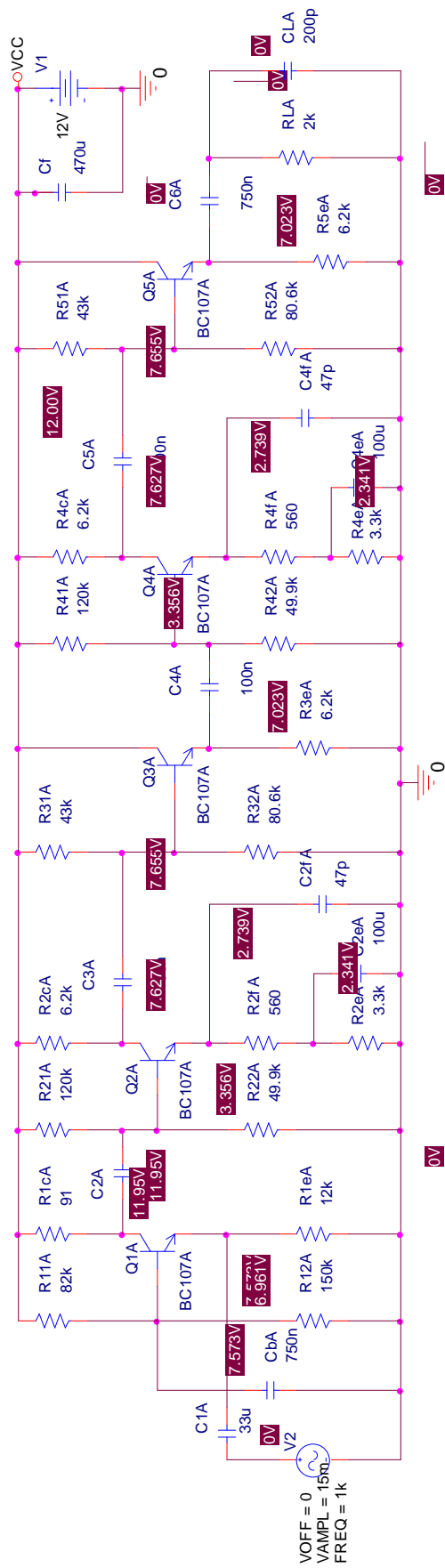
Блокова схема:

На блоковата схема е показана основната структура на усилвателя. Както се вижда, той се състои от два идентични канала, съставени от по пет транзисторни стъпала. Поради тази причина определянето на елементите по надолу ще става само по референтно означение, но изчисленията ще важат за евивалентните елементи на всеки от каналите.

Захранването на схемата е външно и няма да бъде разглеждано по-нататъка.



От блоковата схема се вижда, че всеки от каналите е изграден от едно стъпало обща база и две двойки идентични стъпала общ емитер и общ колектор. Схемата е разработена по този начин с цел улесняване изпълнението и върху силициев кристал. Поради тази причина и двете двойки работят в идентичен режим и изчисляването на елементите ще става паралелно за всяка от двойките.



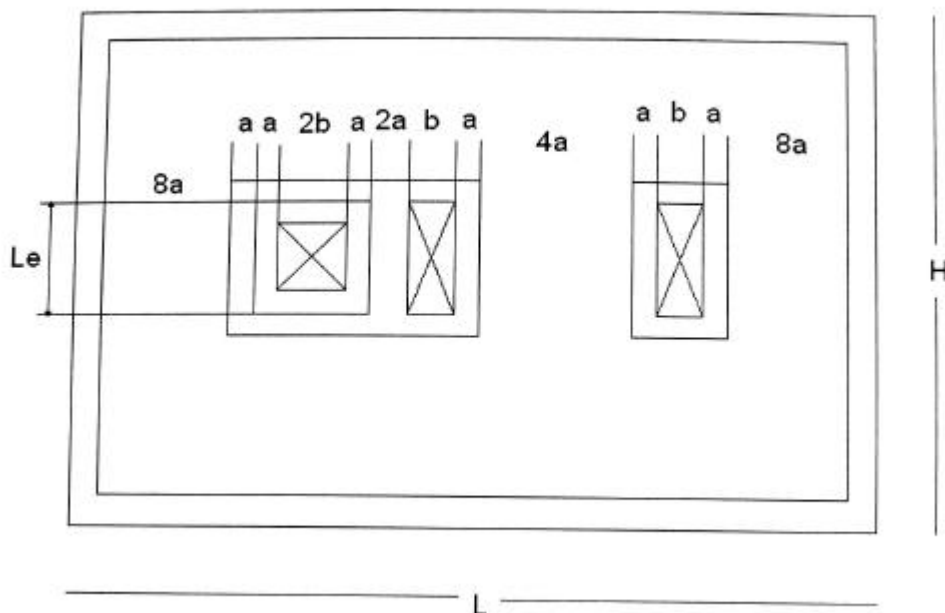
| | | | |
|-------|-----------------------------|-------------------------------|------------|
| Title | | Dual Line Wide Band Amplifier | |
| Size | Document Number | Rev | <Rev Code> |
| A | Awb 00 002 A | | |
| Date: | Thursday, November 11, 2010 | Sheet | 1 of 1 |

Реализация на електронна схема върху силициева пластина

Определяне на параметрите на транзисторите:

Всички транзистори в схемата са с приблизително еднакви параметри и в доста близък режим на работа. В най-тежък режим се оказват транзисторите работещи в схема общ колектор. Те са с най-голям колекторен ток, най-голямо напрежение U_{CE} . Поради това той се явява най-важният транзистор в схемата, и неговите размери ще бъдат определени по-надолу.

Поради използването на стандартна методика за конструирането на транзистора, посредством планарно-епитаксялна технология, трябва да се определят размерите на транзистора върху кристала:



За целта определяме максималните стойности на параметрите на транзистора. Това ще бъде направено, като се вземат работните характеристики на транзистора и се завишат с 10% до 30% с цел да се осигури необходим запас от мощност на схемата.

Данни за транзистора: $I_E = 1,13 \text{ mA}$; $U_{CB0} = 12 \text{ V}$

Данни за проектиране на транзистора: $I_E = 2 \text{ mA}$; $U_{CB0} = 20 \text{ V}$

Проектира се този транзистор с минимални размери (1 – извод за В, Е, С) :

$$\Delta l = 1$$

$$\Delta x_p = 2 \div 3 \mu m$$

$$\Rightarrow \Delta x_p = 2,5 \mu m$$

- избираме $X_{BC} = 2,5 \mu m$;
- $X_{EB} = X_{BC} - 1 \mu m = 1,5 \mu m$;
- избирам $\Delta x_{n+} = 2 \mu m$;
- минимален геометричен размер, характерен за технологията (например мин. разстояние между дифузионните области) - $a = 5 \mu m$;
- максимална разсейвана мощност - $P_{max} = 2 W/mm^2$;

Изчисляваме дебелината на епитаксиалния слой:

$$x_{ep.сл.} = x_{BC} + L_C + \Delta l$$

$$L_C = \sqrt{\frac{2\epsilon_0 \epsilon_{Si} U_{CBO}}{q N_C}} - \text{широчината на обеднената област (областта на}$$

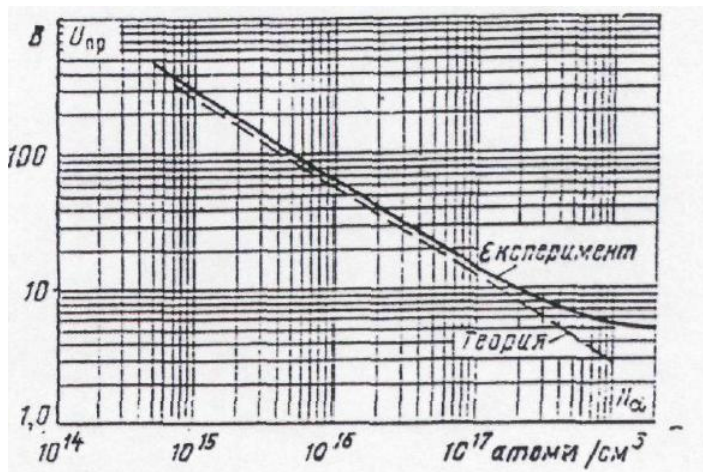
разпространение на пространствения заряд)

$$\epsilon_{Si} = 12;$$

$$\epsilon_0 = 8,85 \cdot 10^{-14} F/cm;$$

$$q = e = 1,6 \cdot 10^{-19} C;$$

N_C се отчита от графиката:



$$N_C = 3 \cdot 10^{16} cm^{-3};$$

$$L_C = \sqrt{\frac{2\varepsilon_o \varepsilon_{Si} U_{CBO}}{qN_C}} \approx 1\mu m$$

$$x_{\text{еп.сл.}} = x_{\text{BC}} + L_C + \Delta l = 2,5\mu m + 1\mu m + 2\mu m = 5,5\mu m$$

Избираме : **a** = 5μm, **b** = 2a = 10 μm – ширина на емитера

За дължината на емитера се получава :

$$L_E = \frac{I_E}{2(a+b)J_E} = \frac{2 \cdot 10^{-3}}{2 \cdot 15 \cdot 10^{-6} \cdot 10^7} \approx 7\mu m$$

От избраните и получени размери определяме топологичните размери на транзистора: L=180μm; H=110μm

И тъй като всички транзистори в схемата са еднакви и работят в приблизително еднакъв режим, то тези изчисления са валидни за всички транзистори в схемата.

С което изчисляването на транзисторите приключва.

Определяне параметрите на пасивните елементи:

Пасивните елементи които следва да бъдат проектирани са:

| Резистори | Стойност, Ω | Кондензатори | Стойност, F |
|--------------------|-------------|--------------|-------------|
| R1c | 91 | C2f, C4f | 47p |
| R1e | 12k | | |
| R22, R42 | 49,5k | | |
| R2c, R4c, R3e, R5e | 6.2k | | |
| R2f, R4f | 560 | | |
| R2e, R4e | 3.3k | | |
| R31, R51 | 43k | | |

Кондензаторите с големите стойности, както и резисторите с прекалено голяма стойност ще бъдат изнесени извън кристала.

Изчисляването на резисторите става както следва:

$$b = \sqrt{\frac{R_s \cdot I_{R_l}^2}{P_{\max}}}; \quad l = \frac{R \cdot b}{R_s},$$

където : l – дължина на резистора;

b – ширина на резистора;

R_s -листово съпротивление:

$R_S^b = 200\Omega/\square$ листово съпротивление на базова дифузия;

$R_S^e = 5\Omega/\square$ листово съпротивление на емитерна дифузия;

$R_S^b = 5k\Omega/\square$ листово съпротивление на пинч резисторите;

P-разсеяна мощност на R;

$P_{\max} = 4\mu W/\mu m^2$ -максимална разсеяна мощност на R;

| Резистори | Ri, Ω | I _R , mA | P, mW | R _S , Ω/\square | K, (Бр. \square) | b, μm | l, μm | форма |
|-----------|--------------|---------------------|-------|-----------------------------------|---------------------|------------|------------|---------|
| R1c | 91 | 0,56 | 0,03 | 5 | 17,2 | 3 | 47 | Ивично |
| R1e | 12000 | 0,58 | 4 | 200 | 59 | 16 | 980 | Меандър |
| R22, R42 | 49500 | 0,068 | 0,23 | 5000 | 8,9 | 10 | 95 | Ивично |
| R2c, R4c, | 6200 | 0,705 | 3 | 200 | 30 | 20 | 610 | Меандър |
| R3e, R5e | 6200 | 1,13 | 8 | 200 | 30 | 32 | 996 | Меандър |
| R2f, R4f | 560 | 0,71 | 0,28 | 5 | 111 | 3 | 354 | Меандър |
| R2e, R4e | 3300 | 0,71 | 1,66 | 200 | 15,5 | 20 | 331 | Меандър |
| R31, R51 | 43000 | 0,1 | 0,44 | 5000 | 7,6 | 14 | 123 | Ивично |

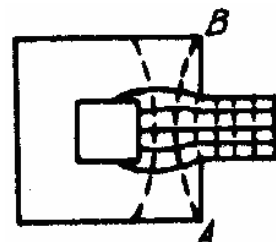
При изготвянето на резисторите се има в предвид контактните места и навивките на меандрите:



$$R_{AB}/R_S = 4,05$$



$$2,24$$



$$0,25$$

Изчисляване на кондензатори:

$$A_c = \frac{c}{c_0}$$

$$C_0 = \frac{\epsilon_0 \cdot \epsilon_r}{d}$$

където:

A_c - площ на кондензатора;

C-стойност на кондензатора;

C_0 -специфичен капацитет на кондензатора;

$\epsilon_r = 3,8$ -диелектрична константа,зависи от материала;

$\epsilon_0 = 8,85 \cdot 10^{-14}$ -диелектрина константа;

Като диелектрик се използва силициев двуокис, дебелината на окисния слой е $0,2\mu\text{m}$, специфичното съпротивление е $10^{16}\Omega\cdot\text{cm}$; От тук специфичният капацитет е $C_0=180\text{pF}/\text{mm}^2$;

$C=C_0bL=C_0A_c$; $\Rightarrow A_c=C/C_0=0,26\text{mm}^2$;

$b=L=\sqrt{A_c} = 511\mu\text{m}$

Поради голямата стойност на останалите капацитети на кондензаторите, те ще бъдат извън ИС ката за тях ще се предвидят отделни крачета на корпуса.

Контактните площадки са с размери $100 \times 100 \mu\text{m}$ с разстояние между тях $100\mu\text{m}$

