

CMOS аналогови ключове, мултиплексори и цифрови потенциометри. Променливи съпротивления с ЦАП

Съдържание

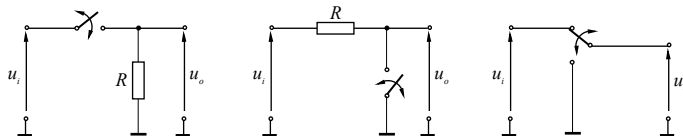
- Същност и видове аналогови ключове с полеви и CMOS транзистори
 - Електронни схеми на последователни ключове с полеви транзистори
 - Схема на последователен ключ със CMOS транзистори при еднополярно захранване
 - Схема на последователен ключ със CMOS транзистори при двуполярно захранване
- Специализирани интегрални схеми на CMOS многоканални аналогови ключове и мултиплексори
 - Основни видове интегрални схеми на многоканални аналогови ключове
 - Основни видове интегрални схеми на многоканални аналогови мултиплексори
- Обобщена еквивалентна схема и основни параметри на интегрални аналогови ключове и мултиплексори
 - Еквивалентна схема на два съседни CMOS ключа в ИС
 - Източници на грешки в CMOS ключовете и начини за тяхното представяне
- Специализирани интегрални схеми на CMOS цифрови потенциометри
 - Схемно означение и вътрешна структура на цифров потенциометър
 - Основни видове интегрални схеми и динамични параметри на CMOS цифровите потенциометри
 - CMOS цифрови потенциометри с вътрешна E²MEM памет
 - Еднократно и двукратно програмируеми CMOS цифрови потенциометри
 - Еквивалентна схема по променлив ток на CMOS цифров потенциометър
- Променливи съпротивления с умножителни ЦАП

1 Аналогови ключове с полеви и CMOS транзистори

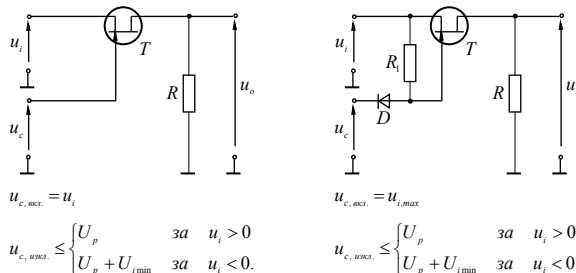
Аналоговите ключове се използват за комутация (превключване) на аналогови входни сигнали. Ако ключът се намира във включено състояние неговото изходно напрежение трябва да бъде по възможност точно равно на входното. Ако ключът се намира в изключено състояние, изходното напрежение трябва да стане равно на нула.

За реализацията аналогови ключове се използват полеви транзистори, диоди, биполярни транзистори и други управляеми електронни елементи.

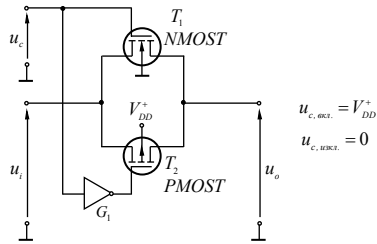
Последователна, паралелна и последователна-паралелна схема на ключове



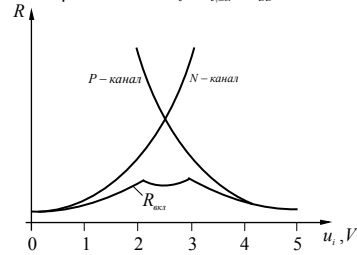
– Електронни схеми на последователни ключове с полеви транзистори



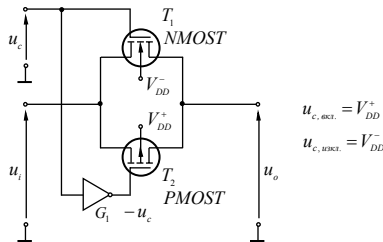
– Електронна схема на последователен ключ със CMOS транзистори при еднополярно захранване



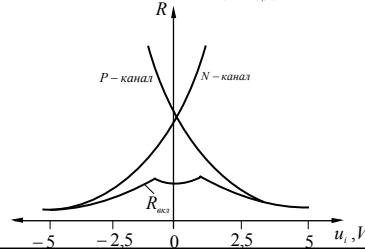
Зависимост на съпротивлението във включено състояние $R_{\text{вкл}}$ от входното напрежение за $u_c = u_{c, \text{вкл.}} = V_{DD}^+ = 5V$



– Схема на последователен ключ със CMOS транзистори при двуполярно захранване



Зависимост на съпротивлението във включено състояние $R_{\text{вкл}}$ от входното напрежение за $u_c = u_{c, \text{вкл.}} = V_{DD}^+$

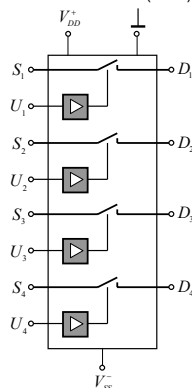


2 Специализирани интегрални схеми на CMOS аналогови ключове и мултиплексори

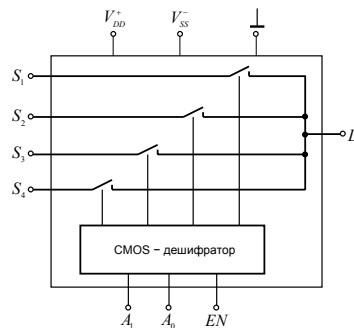
Развитието на CMOS технологиите позволи разработката и производството на аналогови ключове като монолитни интегрални схеми. При тях в обема на един монокристал се реализират няколко аналогови ключа, като по този начин значително се опростява употребата им в разнообразни електронни схеми.

Аналоговите мултиплексори са превключващи схеми, които имат няколко информационни входа и един изход. Те се управляват от адрес в двоичен вид, определящ кой от входните сигнали да бъде пропуснат към изхода.

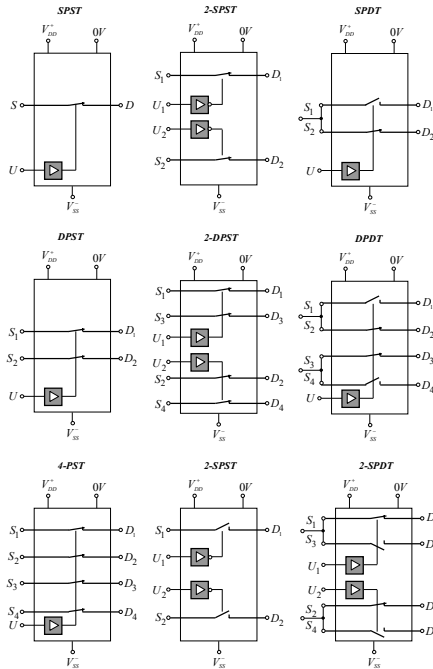
Структура на интегрална схема, съдържаща четири CMOS аналогови ключа (4066).



Структурна схема на CMOS аналогов мултиплексор 1x4 (4052).



– Единични клетки на основните видове интегрални аналогови ключове



Основни означения:

- normally open = NO;
- normally close = NC;

- single pole = SP;
- double pole = DP;

- single throw = ST;
- double throw = DT.

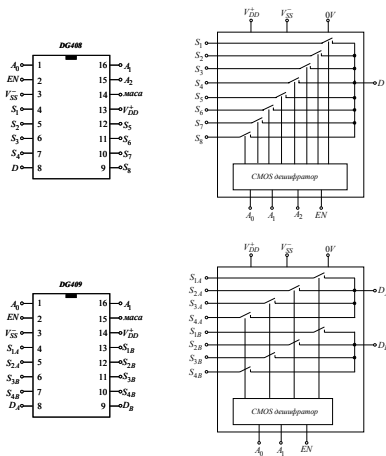
Примери:

DG201 4×1 (SPST);

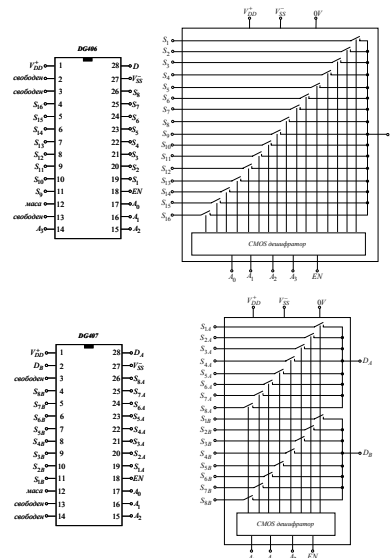
4053 3×2 (SPDT);

– Основни видове интегрални схеми на аналогови мултиплексори

Монолитни аналогови мултиплексори
с единичен вход

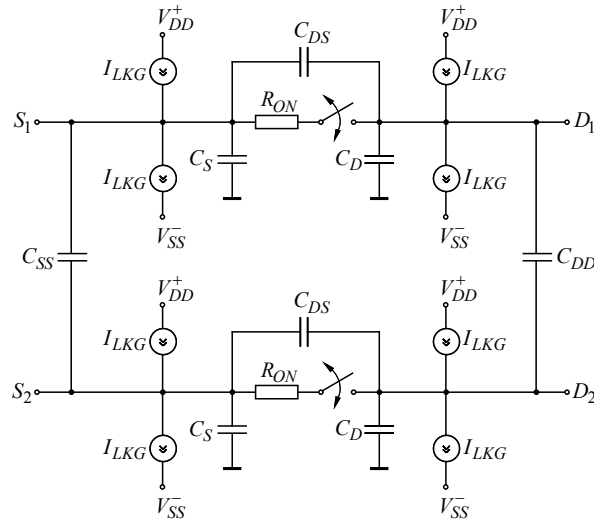


Монолитни аналогови мултиплексори
с диференциален вход



3 Обобщена еквивалентна схема и основни параметри на интегрални аналогови ключове и мултиплексори

– Еквивалентна схема на два съседни CMOS ключа в монолитна интегрална схема

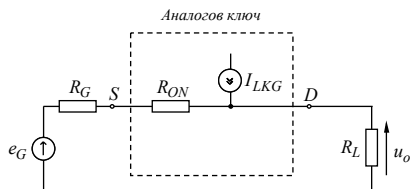


Параметри от еквивалентната схема:

- R_{ON} – съпротивление във включено състояние;
- C_S и C_D – входен и изходен капацитет във включено състояние;
- C_{SS} и C_{DD} – входен и изходен капацитет между два съседни ключа;
- C_{DS} – проходен капацитет в изключено състояние;
- $+I_{LKG}$ и $-I_{LKG}$ – токове на утечка между индуцирания канал и подложките на транзисторите.

– Източници на грешки в CMOS ключовете и начини за тяхното представяне

Еквивалентна схема за ниски честоти на затворен ключ



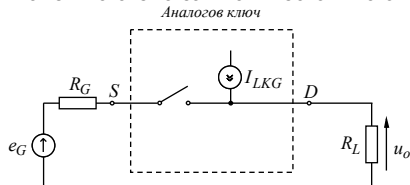
Предавателна функция по постоянен ток при затворен ключ

$$V_{OUT} = V_{IN} \left[\frac{R_{LOAD}}{R_G + R_{ON} + R_{LOAD}} \right] + I_{LKG} \left[\frac{R_{LOAD}(R_{ON} + R_G)}{R_G + R_{ON} + R_{LOAD}} \right]$$

IF $R_G \rightarrow 0$,

$$V_{OUT} = V_{IN} \left[\frac{R_{LOAD}}{R_{ON} + R_{LOAD}} \right] + I_{LKG} \left[\frac{R_{LOAD}R_{ON}}{R_{ON} + R_{LOAD}} \right]$$

Еквивалентна схема за ниски честоти на отворен ключ



Източници на грешки при затворен ключ:

R_{ON} , ($R_{ON} = f(V_{IN})$), R_{LOAD} и I_{LKG} .

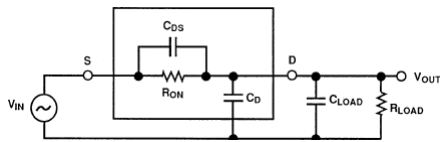
Токът на утечка изходно напрежение на грешка равно на:

$$V_{OUT} = I_{LKG} \times R_{LOAD}$$

- Източници на грешки в CMOS ключовете и начини за тяхното представяне

Еквивалентна схема за високи честоти на затворен ключ

Предавателна функция по променлив ток при затворен ключ



$$A(s) = \left[\frac{R_{LOAD}}{R_{LOAD} + R_{ON}} \right] \left[\frac{s R_{ON} C_{DS} + 1}{s \left(\frac{R_{LOAD} R_{ON}}{R_{LOAD} + R_{ON}} \right) (C_{LOAD} + C_D + C_{DS}) + 1} \right]$$

$$A(dB) = 20 \log \left[\frac{R_{LOAD}}{R_{LOAD} + R_{ON}} \right] + 10 \log \left[\omega^2 (R_{ON} C_{DS})^2 + 1 \right] - 10 \log \left[2 \left(\frac{R_{LOAD} R_{ON}}{R_{LOAD} + R_{ON}} \right)^2 (C_{LOAD} + C_D + C_{DS})^2 + 1 \right]$$

Коефициент на предаване по постоянен ток

$$DC \text{ GAIN} = \frac{R_{LOAD} R_{ON}}{R_{LOAD} + R_{ON}}$$

Честота на нулата (корен на полинома в числителя)

$$f_{ZERO} = \frac{0.159}{R_{ON} C_{DS}}$$

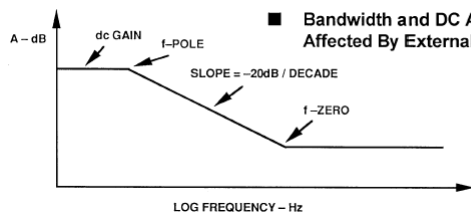
Честота на полюса (корен на полинома в знаменателя)

$$f_{POLE} = \frac{0.159}{\left(\frac{R_{LOAD} R_{ON}}{R_{LOAD} + R_{ON}} \right) (C_{LOAD} + C_D + C_{DS})}$$

Проходният капацитет C_{DS} определя честотата на нулата в предавателната функция. Честотата f_{ZERO} обикновено е по-голяма от f_{POLE} , защото проходният капацитет е малък.

Ширината на честотната лента се определя от изходният капацитет C_D , C_{DS} и товарният капацитет C_{LOAD} .

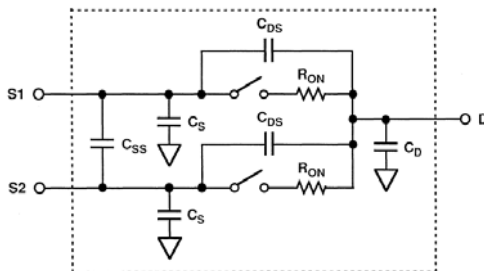
Амплитудно-честотна характеристика на еквивалентна схема на затворен ключ



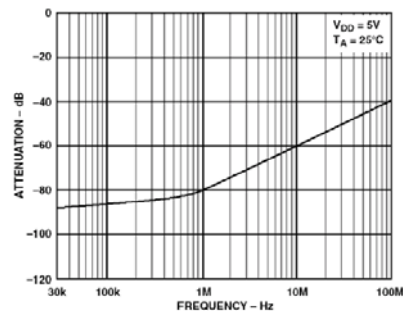
■ Bandwidth and DC Accuracy is Affected By External R and C

Зависимост на коефициента на "прослушване между каналите" от честотата (Channel-to-channel Crosstalk versus frequency)

Еквивалентна схема за два съседни ключа по променлив ток



Типична честотна зависимост за аналогов мултиплексор ADG708 - 1x8



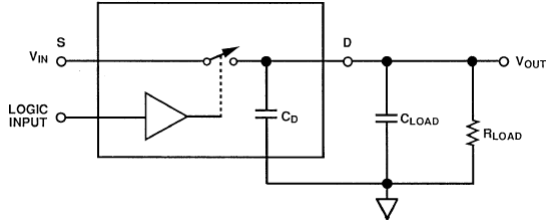
"Прослушването между каналите" се определя от паразитните капацитети между ключовете. Този ефект е моделиран чрез капацитета C_{SS} .

От графичната зависимост се вижда, че коефициентът на "прослушване между каналите" се увеличава с нарастване на честотата на входния сигнал. В резултат на това в изхода D може да възникне паразитен сигнал без на съответния вход (S1 или S2) да е подадено напрежение.

Време за установяване на изходния сигнал (Settling time)

Параметърът време на установяване е времето между подаване на скокообразен входен сигнал и момента, когато изходното напрежение достига стойност, приблизително 99% от установената си стойност.

Еквивалентна схема на електронен ключ



– Време на установяване на изходното напрежение от изключено във включено състояние на ключа:

$$t_{SETT} = t_{ON} + \left(\frac{R_{ON} R_{LOAD}}{R_{ON} + R_{LOAD}} \right) (C_{LOAD} + C_D) \left(-\ln \frac{\%ERROR}{100} \right)$$

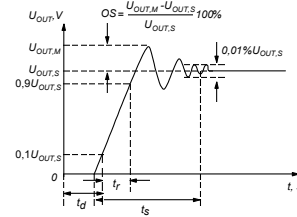
– Време на установяване на изходното напрежение от включено в изключено състояние на ключа:

$$t_{SETT} = t_{OFF} + (R_{LOAD}) (C_{LOAD} + C_D) \left(-\ln \frac{\%ERROR}{100} \right)$$

t_{ON} и t_{OFF} са времената за превключване на управляващия сигнал.

Определяне на времевата константа във формулите за времето на установяване на изходното напрежение до 1 LSB.

Преходна характеристика на изходното напрежение



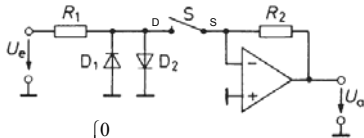
RESOLUTION, # OF BITS	LSB (%FS)	# OF TIME CONSTANTS
6	1.563	4.16
8	0.391	5.55
10	0.0977	6.93
12	0.0244	8.32
14	0.0061	9.70
16	0.00153	11.09

4 Аналогови ключове на базата на операционни усилватели

Основен недостатък на аналоговите ключове с полеви транзистори се явява относително голямата стойност на изходното съпротивление. То може да се намали чрез включването на следящ усилвател с ОУ. Добавянето на такъв усилвател може да подобри и някои други електрически характеристики и параметри. Схемата от фиг. 1 представлява електронен ключ с полеви транзистор и ОУ. В нея електронният ключ е свързан към входа на инвертиращ усилвател с ОУ. При това потенциалът на сорса е нула. Съпротивлението на резистора R_1 се избира така, че във включено състояние пада на напрежение върху него да бъде минимален.

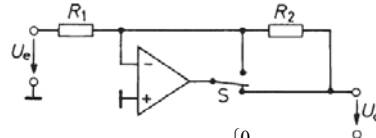
Когато ключът е отворен (транзисторът е запушен) напрежението на дрейна нараства. В зависимост от знака на входното напрежение се отпушват D_1 или D_2 . Понеже в схема 1 при затваряне на ключа S в коефициента на предаване по напрежение участва и r_{DSon} на фиг. 2 е показана схема, в която ключа в свързан във веригата на ООБ.

Фиг. 1. Електронен ключ с операционен усилвател



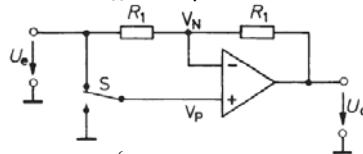
$$U_a = \begin{cases} 0 \\ -\frac{R_2}{R_1 + r_{DSon}} U_e \end{cases}$$

Фиг. 2. Електронен ключ с операционен усилвател и по-голяма точност



$$U_a = \begin{cases} 0 \\ -\frac{R_2}{R_1} U_e \end{cases}$$

Фиг. 3. Електронен ключ с ОУ и смяна на знака на входното напрежение



$$U_a = \begin{cases} U_e & \text{при } S = \text{горе} \\ -U_e & \text{при } S = \text{долу} \end{cases}$$

5 Специализирани интегрални схеми на CMOS цифрови потенциометри

За разлика от механичните потенциометри при CMOS цифровите потенциометри положението на средната точка (плъзгача) W спрямо двата извода A и B , както е показано на фиг. 4.1, се определя с помощта на цифров код D .

Основните предимства на цифровите пред механичните потенциометри са значително по-малките размери, липсата на механично изхабяване или замърсяване на плъзгача, слаба чувствителност към вибрации и други.

Един от начините за получаване на цифров потенциометър е като между информационните входове (2^n на брой) на аналогов мултиплексор се свържат резистори ($2^n - 1$ на брой) с еднакво съпротивление R . Структурна схема на 3 битов CMOS цифров потенциометър с $2^3 = 8$ стъпки (позиции) на плъзгача е представена на фиг. 4.2. В нея при подаване на определен адрес на изводи A_2 , A_1 и A_0 на един от изходите на дешифратора се получава логическа единица, което предизвиква затварянето на един от електронните ключове. По този начин плъзгачът се позиционира в една от осемте точки между изводи A и B .

Броят на резисторите R , включени между изводи A и B на един CMOS цифров потенциометър, определя разрешаващата способност (или броят на стъпките на плъзгача) на потенциометъра. Обикновено броят на стъпките на плъзгача на потенциометрите е от 32 до 1024. В зависимост от цифровия код D стойностите на съпротивленията от средната точка W до извод B и от W до извод A се определят от формулите:

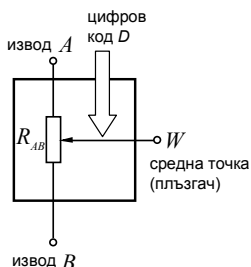
$$R_{WB}(D) = \frac{D}{2^n} R_{AB} \quad \text{и} \quad R_{WA}(D) = \frac{2^n - D}{2^n} R_{AB}$$

където $R_{WB}(D)$ е съпротивлението между B и W , $R_{WA}(D)$ е съпротивлението между A и W и R_{AB} е номиналното съпротивление между изводи A и B .

За различните монолитни цифрови потенциометри съпротивлението R_{AB} е от 1kΩ до 1MΩ.

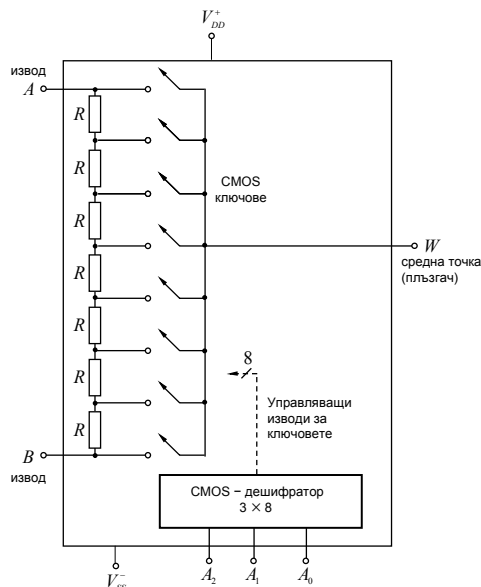
Друг начин за получаване на цифров потенциометър е чрез използване на ЦАП с R-2R матрица и токови изходи (или т. нар. RDAC – потенциометър).

– Схемно означение и вътрешна структура на цифров потенциометър



Фиг. 4.1. Схемно означение на цифров потенциометър

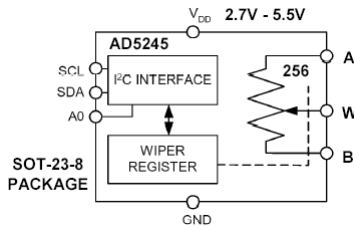
$$R_{WB}(D) = \frac{D}{2^n} R_{AB} \quad \text{и} \quad R_{WA}(D) = \frac{2^n - D}{2^n} R_{AB}$$



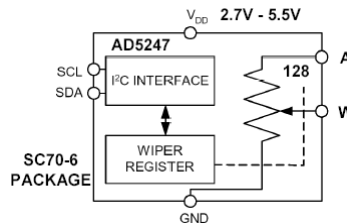
Фиг. 4.2. Структурна схема на 3-битов (8 стъпков) CMOS цифров потенциометър

– Основни видове интегрални схеми и динамични параметри на CMOS цифрови потенциометри

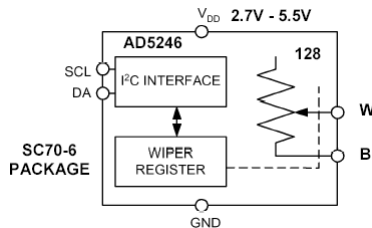
А – цифров потенциометър с три свободни извода (AD5245 – Analog D.)



В – цифров потенциометър с един извод свързан към маса (AD5247 – Analog D.)



С – реостат (AD5246 – Analog D.)



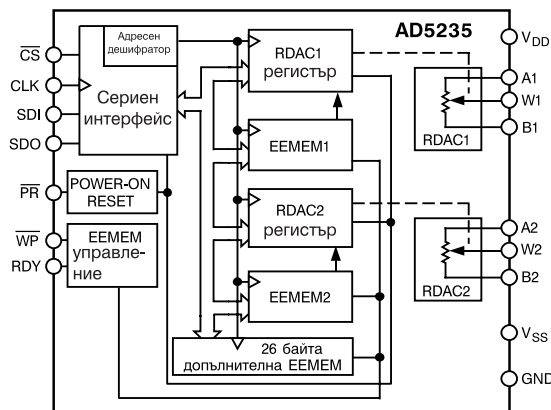
Основни динамични параметри:

- Разрешаваща способност (брой стъпки на плъзгача: 32 (5 бита) до 1024 (10 бита);
- Номинални стойности на съпротивленията от точка А до точка В: 1kΩ до 1MΩ;
- Температурен коефициент: 35ppm/°C до 500ppm/°C;
- Брой канали: 1, 2, 3, 4 и 6;
- Стандарти за управление: SPI, I²C и др.;
- Максимално допустими напрежения на изводите: +15V, ±15V, +30V, +3V, ±3V, +5V и ±5V;
- Функции на вътрешна памет:
 - променливи (без вътрешна памет);
 - с вътрешна E²MEM памет;
 - еднократно програмируеми;
 - двукратно програмируеми.

– CMOS цифрови потенциометри с вътрешна E²MEM памет

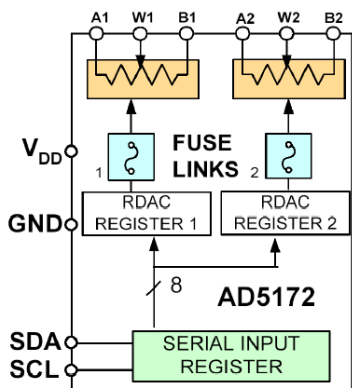
Цифровите потенциометри, като AD5245, AD5246 и AD5247 се използват главно за програмируеми усилватели и преобразуватели на напрежение в ток, тъй като те нямат вътрешна памет. При изключване на захранващото напрежение настройката на потенциометъра се загубва. В редица случаи обаче е важно да се възстанови настройката (положението на средната точка на плъзгача) след като отново се приложи захранващо напрежение. За целта повечето цифрови потенциометри включват вътрешна памет, която съхранява настройката.

На фигурата по-долу е дадена блокова схема на CMOS двоен цифров потенциометър AD5235 с вътрешна памет E²MEM и 1024 стъпки на плъзгачите.

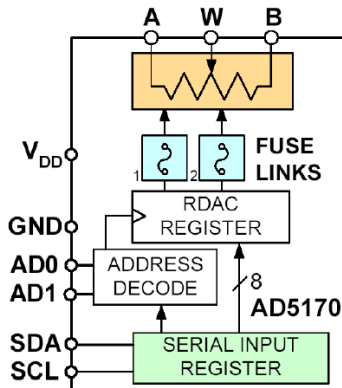


– Еднократно и двукратно програмируеми CMOS цифрови потенциометри

Блокова схема на еднократно програмируеми цифров потенциометър ("set and forget")



Блокова схема на двукратно програмируеми цифров потенциометър ("second chance")

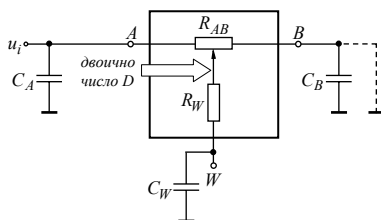


При този тип цифрови потенциометри програмирането се осъществява еднократно (или двукратно) чрез използване на стопяем предпазител, като връзка между RDAC регистрите и дешифратора на самия потенциометър. Потенциометрите със стопяем предпазител позволяват неограничено настройване преди окончателното установяване на съпротивлението на резистора. По време на активиране на OPT (*One-Time Programmable*) команда връзката с предпазителя се разваля и позицията на потенциометъра се "замразява" в положение определено от последната настройка (този процес е аналогичен на поставянето на епоксидна смола върху механичен тример-потенциометър).

– Еквивалентна схема по променлив ток на CMOS цифров потенциометър

При използване на цифрови потенциометри в обратната връзка на променливотокови усилвателни схеми ширината на честотната лента се определя от параметрите на включените ОУ и от паразитните capacitети на потенциометрите C_A , C_B и C_W . Честотната лента на цифровите потенциометри зависи от начина на включване. Освен това тя се променя при изменението на стойността на съпротивленията R_{WB} и R_{WA} . Например, ако входният полюс е А, извод В е свързан към маса, а средната точка W е изход ширината на честотната лента се определя приблизително от формулата:

$$BW = \frac{1}{2\pi(R_{WB} \parallel R_{WA})C_W}$$



За AD5245 (Analog Dev.) $C_{AB}=90\text{pF}$ и $C_W=95\text{pF}$

R_{AB}	BW
5k Ω	1MHz
10k Ω	500kHz
50k Ω	100kHz
100k Ω	50kHz

– Основни електрически параметри

– *Номинална стойност на съпротивлението R_{AB}* : Съпротивлението между крайните изводи A и B е с типични стойности от $1k\Omega$ до $1M\Omega$.

– *Температурен коефициент на съпротивлението R_{AB}* (с типични стойности $35 \dots 500 ppm/^{\circ}C$): отношение на промяната на съпротивлението между изводи A и B към промяната на околната температура.

– *Брой стъпки на плъзгача* (с типични стойности от 32 до 1024): брой стъпки (позиции) на плъзгача между крайните изводи A и B . Броят на стъпките се определя от разрядността RDAC потенциометъра.

– *Съпротивление на плъзгача R_W* (с типични стойности от 10Ω до 100Ω): Съпротивлението между средната точка W и външния извод. Съпротивлението на плъзгача на RDAC потенциометрите е еквивалентно на контактното съпротивление на средната точка на механичните потенциометри.

– *Брой канали*: брой цифрови потенциометри в един корпус, например 2, 4 и 6.

– *Коефициент на прослушване между каналите C_{W1}/C_{W2}* : За двоен цифров потенциометър този коефициент се определя като изменение на напрежението на единия плъзгач W_1 спрямо маса при условие, че вторият плъзгач W_2 се изменя в целия възможен диапазон. При измерване на напрежението на W_1 $U_A = V_{DD}$ и $U_B = 0$.

– *Работна честотна лента $B_{0,7}$* (с типични стойности $B_{0,7} > 50kHz$): Честотата, при която коефициентът на предаване намалява с $3dB$ спрямо стойността по постоянен ток. В общ вид, ако се пренебрегне съпротивлението R_W , честотата $B_{0,7}$ се определя от формулата

$$B_{0,7} = \frac{1}{2\pi(R_{WB} \parallel R_{WA})C_W}.$$

– *Време на установяване t_s* : Определя се като времеви интервал на установяване на плъзгача от позиция при код 0x000 до позиция при код, например 0x200 (за 1024 стъпки). При отчитане на времето t_s напрежението на плъзгача трябва да се достига поне 95% от установената си стойност. При измерване на напрежението на W $U_A = V_{DD}$ и $U_B = 0$.

– *Капацитети на изводите A и B C_A и C_B* (с типични стойности $< 1 \dots 10 pF$): Капацитетът между изходите A и B спрямо маса.

– *Капацитет на средната точка W C_W* (с типични стойности $< 10 \dots 50 pF$): Капацитетът между средната точка и маса.

– *Диапазон на изменение на аналоговите сигнали*: максималният безопасен диапазон на напреженията, приложени между изводи A и B . Обикновено той се ограничава от големината на захранващите напрежения.

– *Коефициент на нелинейни изкривявания THD_W спрямо плъзгача* (с типични стойности $< 0,1\%$): Определя се като отношение на средноквадратичната стойност на висшите хармоници (2-ри, 3-ти и т.н.) към амплитудата на основния хармоник. В каталожните данни се дефинира за определена амплитуда и честота на напрежението на извод A при условие, че извод B е свързан към маса. Коефициентът THD_W се определя от анализ на сигнала на плъзгача спрямо маса.

– *Захранващо напрежение*: Цифровите потенциометри се захранват от еднополярен или двуполярен стабилизирен източник. При усиляването или преобразуване на аналогови сигнали с произволна полярност най-често се използва *симетрично захранващо напрежение*, например $\pm 2,5V$. Съществуват множество RDAC потенциометри, при които вместо две захранващи напрежения със стойност $2,5V$ се използва *едно захранващо напрежение*, например $+5V$ или $+15V$. За голяма част от цифровите потенциометри, които работят с едно захранващо напрежение в каталожните данни е указано, че позволяват и включването на двуполярно захранващо напрежение.

– Ток на консумация (*supply current*) I_{DD}^{+} или I_{SS}^{-} (с типични стойности 1 ... 10 μA): токът на изводите V_{DD}^{+} и V_{SS}^{-} на цифровия потенциометър в режим на покой и на празен ход на изхода.

– Ток на консумация при запис и четене от EEMEM (*EEMEM store/restore mode current*) I_{DD}^{+} или I_{SS}^{-} (с типични стойности при запис 10 ... 50 mA): токът на изводите V_{DD}^{+} и V_{SS}^{-} на цифровия потенциометър в режим запис или четене в и от EEMEM. За RDAC регистрите на потенциометрите е позволен неограничен брой на промени, докато за EEMEM регистрите броят на циклите за изтриване/запис е ограничен.

– Тип на интерфейс за връзка с цифрова управляваща система: Програмирането на цифровите потенциометри се осъществява през стандартни серийни интерфейси от микроконтролер. Голяма част от цифровите потенциометри притежават вграден SPI (Serial Peripheral Interface) или I²C (Inter-IC bus) порт.

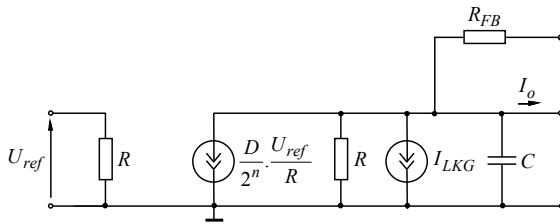
Приложение на цифровите потенциометри

Цифровите потенциометри притежават много предимства пред механичните потенциометри и затова те са широко използвани в съвременните електронни схеми и устройства. Някои приложения на цифровите потенциометри са обобщени по-долу:

- *схеми с общо предназначение*: програмируеми усилватели, програмируеми активни филтри с традиционни ЦАП, преобразуватели на напрежение в ток, калибриране на сензори и настройка на офсет на ОУ и устройства;
- *схеми за LCD дисплеи и хранящи блокове за компютри*: програмируеми хранящи блокове, батерийни зарядни устройства, настройка на контраст и яркост;
- *комуникационни аудио схеми*: настройка на амплитудата на изходното напрежение в DDS/PLL схеми, настройка на честотата в кварцови генератори, управлявани с напрежение, настройка на ниво на звука и тонкоректори;
- *оптични комуникационни схеми*;
- *инструментални усилвателни и други схеми*;

6 Променливи съпротивления с умножителни ЦАП

- Еквивалентна електрическа схема на умножителен ЦАП с R-2R матрица



Предавателна функция:

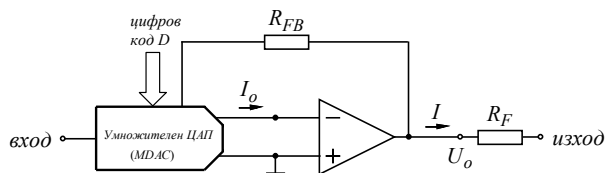
$$I_o = \frac{D}{2^n} \cdot \frac{U_{ref}}{R} \text{ за } I_{LKG} \rightarrow 0$$

Прходно съпротивление:

$$R_{DAC} = \frac{U_{ref}}{I_o} = \frac{2^n}{D} R.$$

При изменение на цифровия код от 1 до 2^{n-1} проходното съпротивление се изменя от $2^n R$ до $(2^n/(2^{n-1}))R$.

- Примерна схема на променливо съпротивление на базата на ЦАП с допълнителен преобразувател на ток в напрежение и резистор R_F .



$$I = \frac{U_o}{R_F} = \frac{R_{FB}}{R} \cdot \frac{D}{2^n} \cdot \frac{U_{ref}}{R_F}$$

$$I = \frac{D}{2^n} \cdot \frac{U_{ref}}{R_F} \text{ за } R_{FB} = R$$

$$R_{DAC} = \frac{2^n}{D} R_F$$

Литература

- Златаров, В., Л. Донева, Д. Стаменов, И. Немигенчев. Електронни аналогови схеми и устройства (8.1. Комутатори (ключове), мултиплексори и демултиплексори, стр. 253-254). С., Техника, 1994.
- Пандиев, И., Л. Донева, Д. Стаменов. Аналогова схемотехника II (5.1. Основни схеми на аналогови ключове, мултиплексори и цифрови потенциометри, стр. 102-105). С., ТУ - София, 2008.
- Титце, У., К. Шенк. Полупроводниковая схемотехника (17. Аналоговые коммутаторы и компарты, стр. 276-292). М. Мир, 1982.
- Kester, W. Analog-digital conversion (7.3 Analog switches and multiplexers). Analog Devices, MA, USA, 2004.
- Kester, W., W. Heinzer. Analog-digital conversion (8.3 Digital potentiometers). Analog Devices, MA, USA, 2004.
- Bernstein, H. Analoge Schaltungstechnik mit diskreten und integrierten Bauelementen (5.4. Analogschalter, pp. 369-384). Hüthig, 1997.
- Bernstein, H. Analoge Schaltungstechnik mit diskreten und integrierten Bauelementen (5.6. Analogemultiplexer, pp. 391-399). Hüthig, 1997.
- Bernstein, H. Analoge Schaltungstechnik mit diskreten und integrierten Bauelementen (3.5.6. Multiplizierender DA-Wandler, pp. 231-234). Hüthig, 1997.
- Tietze, V., Ch. Schenk. Halbleiterschaltungstechnik. 12 Auflage (17. Analogschalter und Abtast-Halte-Glieder, pp. 1005-1018). Berlin, Heidelberg, New Yourk. Springer-Verlag, 2002.