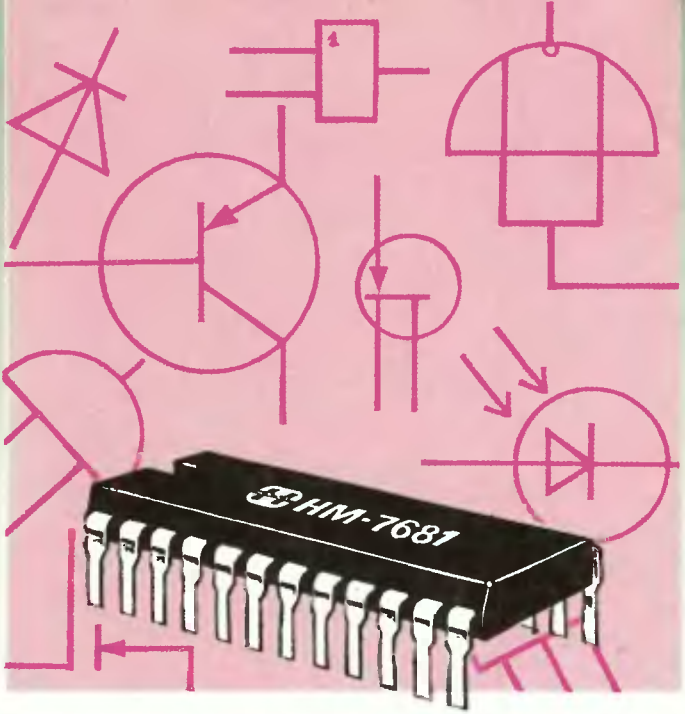


АТАНАС ШИШКОВ

ПОЛУПРОВОДНИКОВА ТЕХНИКА

част 2

Усилватели и интегрални схеми

ИЗДАТЕЛСТВО •ТЕХНИКА•



Доц. к.т.н инж. Атанас Шишков е завършил физика в Софийския университет, след което завършва и радиоинженерство във ВМЕИ. Работил е като гимназиален учител, инструктор в Станцията на младите техници, учител в Техникума по слаби токове и старши преподавател в Полувисшия учителски институт. През 1970-72 г. е аспирант в Ленинград, където защитава дисертация в областта на полевите транзистори. След това работи в ЦИУУ (филиал на Университета), където е избран за доцент. Доц. Атанас Шишков освен това е "запален" радиолюбител. Тази любов започва още в юношеските му години и продължава до днес.

Автор е на книгите "Направете сами електрически уреди", "Бележити учени", "Транзисторни приемници", "50 радиосхеми", "Курс по радиотехника", "Как работи транзисторът", "Първи стъпки в радиоелектрониката", "Полеви транзистори", "Електронни схеми с полеви транзистори", "Примери за изчисляване на електронни схеми", "Електроника" - учебник за II степен на ЕСПУ, "Транзистори и диоди – кратък справочник", и др. Съавтор е на две от книгите в серията "Микрокомпютърна техника за всички" , а именно: "Работа с персонален компютър" и "Бейсик – език на персоналните компютри". По-голяма част от книгите му са претърпели няколко издания.

110 лв.

УДК 621.382

Книгата "Полупроводникова техника" се състои от две части:

Част I. Полупроводникови елементи
Част II. Усилватели и интегрални схеми

Част II е посветена на усилвателите с директна връзка и на интегралните схеми — аналогови и цифрови. В началото са дадени общи сведения за електронните усилватели, след което е анализирана работата на най-важните аналогови (линейни) интегрални схеми, като диференциални усилватели, операционни усилватели, компаратори, стабилизатори, усилватели на мощност, таймери и др. По-нататък е разгледана работата на транзисторите в ключов режим, след което са изяснени особеностите на най-важните цифрови схеми, като ТТЛ логически елементи, мултивибратори, тригери, броячи, регистри, шифратори, мултиплексори, суматори, памети и микропроцесори.

Книгата има приложен характер, като специално внимание е обърнато на физическите явления в електронните схеми. Тя е предназначена за инженери, студенти, техници и ученици, които желаят да навлязат в тази интересна, но трудна област от електронната техника.

© Атанас Иванов Шишков, 1981
ISBN 954-03-0323-0

621.3

ПРЕДГОВОР

Уважаеми читателю,

Вие държите в ръцете си книга, посветена на един сравнително труден раздел от съвременната електроника.

Отношѐнието ми към книгите и учебниците, предназначени за бъдещите специалисти, е малко по-особено. Това се дължи не толкова на факта, че съм потомствен учител, колкото на това, че като инженер уважавам педагогиката и се стремя като автор да прилагам нейните препоръки.

Тук бих искал да повторя, че книгата има не само познавателни, но и възпитателни функции, включително и в любов към специалността.

Тази книга не е поръчана от никой институт или катедра, а само от издателство "Техника". При писането съм се стремил да помогна на амбициозните читатели и да покажа, че този труден раздел може да се поднесе на разбираем език. Дали съм постигнал моето желание — това ще прецени читателят.

Авторът

НЯКОИ ПО-ВАЖНИ СЪКРАЩЕНИЯ, ИЗПОЛЗВАНИ В КНИГАТА

АИС — аналогови интегрални схеми
АЛУ — аритметично-логическо устройство
БИП — биполярен (транзистор)
ВЧУ — високочестотен усилвател
ГСТ — генератор на стабилен ток
ДТЛ — диодно-транзисторна логика
ДУ — диференциален усилвател
ЕСЛ — емитерно свързана логика
ЕИМ — електронноизчислителна машина
$И^2Л$ — интегрална инжекционна логика
ИС — интегрална схема
ЛЕ — логически елемент (И, НЕ, ИЛИ и т.н.)
MOS — полеви транзистор с изолиран гейт
НЧУ — нискочестотен усилвател
ООВ — отрицателна обратна връзка
ОЗУ — оперативно запомнящо устройство
ПОВ — положителна обратна връзка
РТЛ — резисторно-транзисторна логика
ТТЛ — транзисторно-транзисторна логика
ЦИС — цифрови интегрални схеми

1

ОБЩИ СВЕДЕНИЯ ЗА ЕЛЕКТРОННИТЕ УСИЛВАТЕЛИ

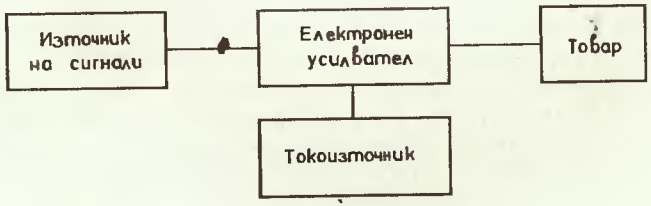
1.1. ВЪВЕДЕНИЕ

В настоящата книга централно място заемат въпросите, посветени на електронните усилватели с директна връзка и на интегралните схеми. Работата на тези устройства е най-тясно свързана не само с особеностите на транзисторите (вж. част I на книгата), но и с физическите процеси, протичащи при усилването на електрическите сигнали. Поради това в тази глава ще бъдат разгледани някои общи въпроси от усилвателната техника, без които не е възможно пълноценното изучаване на усилвателите с директна връзка и на интегралните схеми.

1.2. ВИДОВЕ ЕЛЕКТРОННИ УСИЛВАТЕЛИ

Усилването на електрически сигнали е *основен въпрос* в цялата радиоелектроника. Почти всички електронни устройства, като радиоприемници, радиопредаватели, телевизори, магнетофони, автоматични устройства, електронноизмерителни апарати и т.н., са изградени от отделни усилвателни стъпала, притежаващи едни или други свойства.

Всяко усилвателно устройство (фиг. 1.1) съдържа източник на сигнали, електронен усилвател, товар и токоизточник. Сигналите, подлежащи на усилване, постъпват на входа на усилвателя, а в изхода му (в товара) те са многократно усилени по мощност.



Фиг. 1.1

Самият процес на усилване се реализира с помощта на транзистори (или електронни лампи), като *увеличението на енергията е за сметка на захранващия източник.* Следователно по същество

всеки електронен усилвател е преобразувател на електрическата енергия, като самото преобразуване се извършва в съответствие с входния сигнал.

В зависимост от характера на усилваните сигнали различаваме усилватели на *хармонични* и усилватели на *импулсни* сигнали. Според честотата на сигналите усилвателите биват *постояннотокови, нискочестотни* (звукови), *широколентови* (видео) и *високочестотни* (резонансни). В зависимост от големината на сигналите различаваме *предварителни* усилватели и *крайни* усилватели. Според броя на стъпалата усилвателите биват *едностъпални* и *многостъпални*. В зависимост от начина на свързване на отделните стъпала различаваме *съпротивително-капацитивни* (*RC*) *усилватели, трансформаторни усилватели и усилватели с директна (непосредствена, галванична) връзка.*

Като се има предвид характерът на настоящата книга, в тази глава ще бъдат разгледани основни въпроси за усилвателите на хармонични сигнали предимно в областта на звуковите честоти, за които ще бъде използвано съкратеното означение НЧУ (нискочестотни усилватели). В много случаи обаче честотната лента на тези усилватели е по-широка от звуковия обхват, като започва от $f = 0$ и достига до няколко MHz.

1.3. ЕЛЕКТРИЧЕСКИ СИГНАЛИ

Електрическият сигнал представлява *определено изменение на големината на напрежението и тока във времето.* Различаваме полезни и смущаващи (паразитни) сигнали. Полезният сигнал е носител на някаква информация, като неговото изменение във времето става по определен закон.

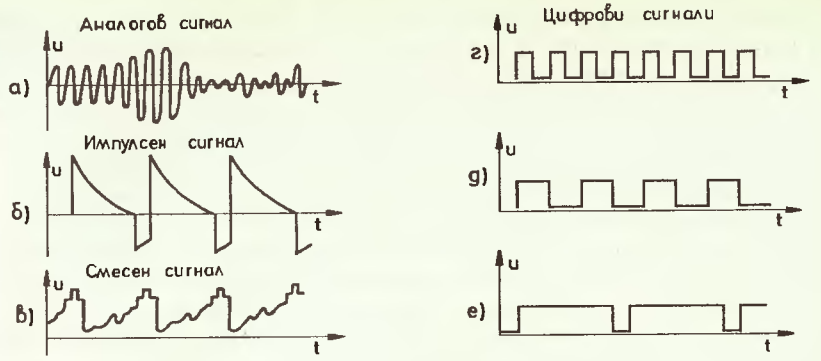
Електрическите сигнали биват *аналогови* и *импулсни.*

Аналогови са тези сигнали, които се изменят във времето сравнително бавно (фиг. 1.2*а*). При тях напрежението и токът в различните моменти могат да имат най-различни стойности. Например аналогови са сигналите в микрофоните, нискочестотните усилватели, радиоприемниците, предавателите и т.н.

При импулсните сигнали напрежението и токът в определени моменти се изменят рязко (със скок), като след това изменението може да става плавно по някакъв експоненциален закон (фиг. 1.2*б*). Например импулсни са сигналите на мултивибраторите, блокинг-генераторите, телеграфния ключ и т.н.

Трябва да се каже, че в някои случаи е трудно да се направи разграничение между аналогови и импулсни сигнали. Например демодулираният телевизионен сигнал, показан на фиг. 1.2*в*, е *смесен сигнал*, понеже има аналогов характер, но съдържа и импулси.

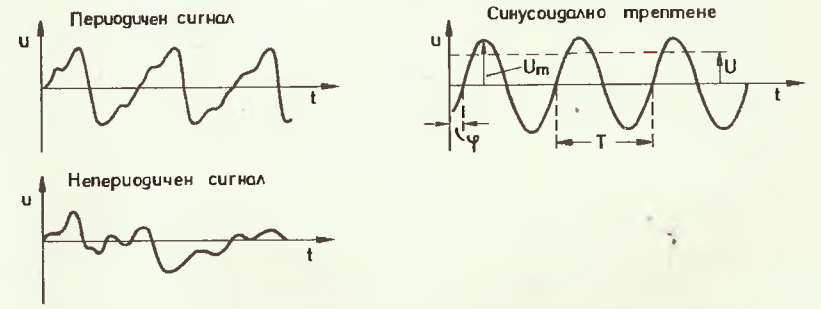
В изчислителната техника се работи с *цифрови сигнали*, които са



Фиг. 1.2

частен случай на импулсните. Цифровите сигнали обикновено са правоъгълни и *имат само две нива*, съответстващи на логическата нула и логическата единица (фиг. 1.2*г, д, е*). Тези две нива най-често са едни и същи в отделните стъпала на едно изчислително устройство, обаче "възникването" на сигналите в тези стъпала става в различни моменти от времето в съответствие с някакъв логически закон. (Това ще бъде разгледано подробно в гл. 7 на настоящата книга.)

Според измененията си във времето електрическите сигнали биват още *периодични* и *непериодични* (фиг. 1.3).



Фиг. 1.3

Синусоидален сигнал. Най-простият периодичен сигнал е синусоидалното хармонично трептене (фиг. 1.3), което аналитично се представя с известния израз

$$u = U_m \sin(\omega t + \varphi). \qquad (1.1)$$

Тук u е моментната стойност на напрежението, U_m е амплитудната му стойност, $\omega = 2\pi f$ е кръговата честота, t е времето, а φ е началната фаза.

Периодът T на трептенето е свързан с честотата му f чрез познатата формула

$$T = \frac{1}{f}. \qquad (1.2)$$

Синусоидалното трептене *е най-простият вид периодично изменение, защото не може да се разложи на по-прости съставни трептения.* Източници на синусоидални трептения са специалните лабораторни генератори (нискочестотни и високочестотни), някои автогенератори и др. Дори в природата редица колебания и трептения (напр. в земната кора, в морето, в гората и т.н.), се базират на синусоидалното колебание, което е пряко свързано с превръщането на един вид енергия в друг. Затова синусоидалното трептене е *основно в цялата радиоелектроника* и именно затова в табл. 1.1 е показано как се изменя синусовата функция от 0° до 90°. От тези данни читателят може да получи (през 5°) синусовата функция от 90° до 360°.

Таблица 1.1

$\alpha°$	$\sin\alpha$	$\alpha°$	$\sin\alpha$	$\alpha°$	$\sin\alpha$	$\alpha°$	$\sin\alpha$
0	0,0000	25	0,4226	50	0,7660	75	0,9659
5	0,0872	30	0,5000	55	0,8192	80	0,9848
10	0,1736	35	0,5736	60	0,8660	85	0,9962
15	0,2588	40	0,6428	65	0,9063	90	1,0000
20	0,3420	45	0,7071	70	0,9397		

Между амплитудните и ефективните стойности на синусоидалното трептение (фиг. 1.3) съществуват зависимостите

$$U_m = \sqrt{2}U \quad \text{и} \quad I_m = \sqrt{2}I, \qquad (1.3)$$

а активната мощност може да се изрази с една от следните формули:

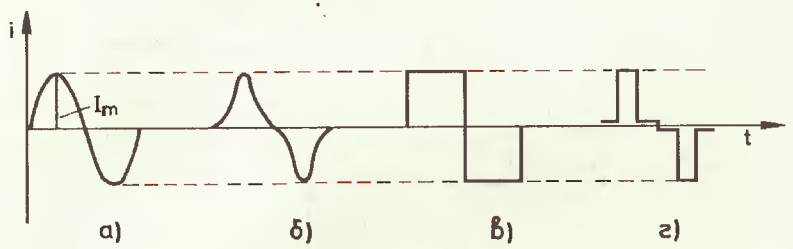
$$P = UI = \frac{U^2}{R} = I^2R = \frac{U_m I_m}{2} = \frac{U_m^2}{2R} = \frac{I_m^2 R}{2}. \qquad (1.4)$$

Нека напомним, че при използването на горните формули отделните величини (напрежение, ток, съпротивление и т.н.) трябва да се изразяват в основните единици V, A, Ω и т.н., а не в mV, mA, kΩ и т.н.

1.4. НЕСИНУСОИДАЛНИ ТРЕПТЕНИЯ

Несинусоидалните трептения имат голямо значение за радиоелектрониката. Например звуковете на различните инструменти, а също и човешкият глас представляват несинусоидални трептения. Такива са и трептенията в голям брой електронни устройства, като НЧУ, смесители, предаватели,импулсни устройства, токоизправители и др.

На фиг. 1.4 е показан синусоидален ток, като до него са представени три несинусоидални тока, имащи *същата амплитуда и честота.* Нека тези четири тока пропуснем един след друг през активно съпротивление R и си зададем въпроса: каква ще бъде отделената мощност в съпротивлението?



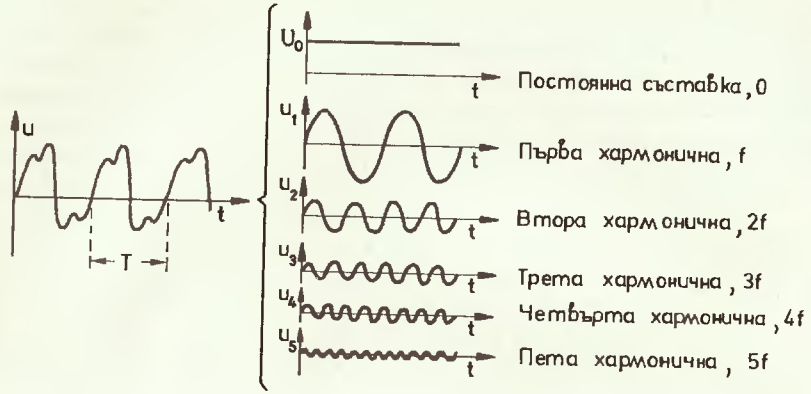
Фиг. 1.4

Когато е известна амплитудата на синусоидалния ток, мощността, отделена в активното съпротивление, се намира например чрез най-дясната формула в равенствата (1.4). Формулите в тези равенства обаче *не могат да се използват за отделената мощност от несинусоидалните токове*, защото дори при груба оценка се вижда, че въпреки еднаквите амплитуди и честоти третият ток например ще отдели по-голяма мощност от четвъртия (фиг. 1.4). Във връзка с това трябва да се подчертае, че не само формули (1.3) и (1.4), но и редица други (напр. $X_L = 2\pi fL$, $X_C = 1/2\pi fC$ и т.н.) са валидни *само ако токовете и напреженията са синусоидални.*

Обръщаме внимание, че при дадена честота, амплитуда и фаза синусоидалното трептение е едно единствено, докато несинусоидалните са безброй (вж. фиг. 1.4). Поради тази причина за намиране на мощността при всяко едно несинусоидално трептение съществува отделна формула, като в повечето случаи тя съдържа интеграл. В практиката обаче тези формули се използват рядко, тъй като от подобни трудности ни "избавя" теоремата на Фурие.

Теорема на Фурие. Тази теорема е особено важна за радиоелектрониката и гласи: всяко несинусоидално, но периодично трептение с честота f може да се разглежда като сума от една постоянна съставка, плюс едно синусоидално трептение с честота f и определена амплитуда (наречено първа хармонична), плюс едно синусоидално трептение с честота $2f$ и определена амплитуда

(наречено втора хармонична), плюс едно синусоидално трептение с честота $3f$ и определена амплитуда (наречено трета хармонична) и т.н. (фиг. 1.5).



Фиг. 1.5

Математически несинусоидалното, но периодично трептение може да се представи чрез израза

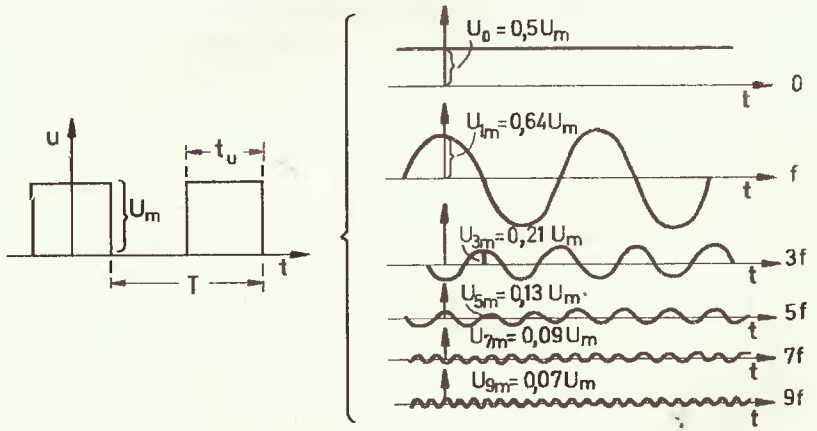
$$F(\omega t) = A_0 + A_1 \sin(\omega t + \varphi_1) + A_2 \sin(2\omega t + \varphi_2) + \\ + A_3 \sin(3\omega t + \varphi_3) + \ldots + A_n \sin(n\omega t + \varphi_n). \qquad (1.5)$$

Тази формула се нарича още ред на Фурие. Тук A_0 е постоянната съставка, чиято големина *не зависи от времето*, A_1 е амплитудата на първата хармонична, A_2 е амплитудата на втората хармонична и т.н. Величините A_0, A_1, A_2, ... могат да се определят чрез специални формули и в зависимост от формата на несинусоидалната крива могат да имат различни стойности, включително и нула, т.е. невинаги несинусоидалното трептение се представя като безкрайна сума. Освен това *с увеличаване номера на хармоничните техните амплитуди по принцип намаляват* и за практически цели понякога е достатъчно несинусоидалното трептение да се представи като сума от първите $5 \div 7$ събираеми, а останалите могат да се пренебрегнат. Фазите φ_1, φ_2, φ_3, ... също могат да се определят чрез специални формули, като техните стойности зависят от формата на несинусоидалната крива. Големината на постоянната съставка A_0 също зависи от вида на несинусоидалното трептение, като може да бъде и нула.

Подробното разглеждане на теоремата на Фурие излиза извън рамките на настоящата книга, затова накратко ще спомена само най-важните изводи от нея.

1. Основният резултат от теоремата на Фурие е този, че и *най-сложното периодично трептение се свежда към сума от прости синусоидални трептения*, за които именно са в сила формулите от областта на променливите токове.

2. Когато дадено устройство генерира периодично несинусоидално трептение с определена честота, това означава, че то всъщност произвежда цял *спектър* от трептения (т.нар. обертонове или хармоници), чиито честоти са *кратни* на основната. Например, ако един симетричен мултивибратор работи на честота $f = 7$ kHz (неговите трептения представляват правоъгълни импулси), по същество той генерира голям брой синусоидални трептения (оттук е дошло и името мултивибратор) с честоти $f_1 = 7$ kHz, $f_2 = 14$ kHz, $f_3 = 21$ kHz и т.н. до безкрайност (фиг. 1.6). Разбира се, *колкото е по-висока честотата на даден хармоник, толкова е по-малка амплитудата му*. Например, ако правоъгълните трептения на мултивибратора има размах U_m (фиг. 1.6), амплитудата на първия хармоник ще е $0,64U_m$, на третия $0,21U_m$, на деветия $0,07U_m$ и т.н.



Фиг. 1.6

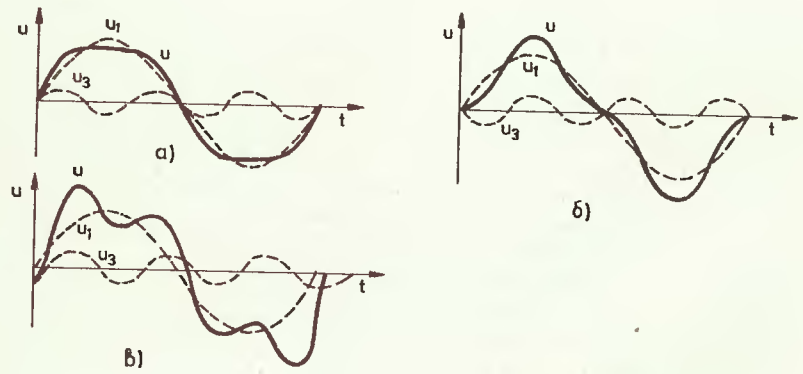
3. Поради несинусоидалния характер на трептенията честотният спектър на човешкия глас и на музикалните инструменти е *значително по-широк от основния им обхват*. Например основният обхват на сопрана е от 247 Hz до 1319 Hz, обаче петият хармоник от най-високият му тон ще има честота $f_5 = 5.1319 = 6595$ Hz, а десетият — $f_{10} = 10.1319 = 13\ 190$ Hz. Тази особеност е твърде важна и трябва да се запомни, тъй като обяснява защо качествените НЧУ трябва да имат широка честотна лента.

ЛИЧНА БИБЛИОТЕКА Тодор Недялков

4. Хармониците определят *тембъра* на звука. Например, ако тонът "ла" се произвежда от акордеон и цигулка, основните тонове и в двата случая ще имат честота 440 Hz, обаче едноименните им хармоници ще имат различно големи амплитуди. Например амплитудата на третия хармоник на акордеона е 12 % от амплитудата на първия му хармоник, докато при цигулката е 20 %. *Именно различните съотношения между амплитудите на хармониците обуславят различния тембър* на двата инструмента, благодарение на което различаваме тяхното звучене.

5. Тъй като и най-сложното периодично, но несинусоидално трептение представлява сума от синусоидални трептения, *това ни дава право при изследване на линейните усилватели да използваме именно синусоидални трептение* с определена честота. Например при изследване на един НЧУ е достатъчно да знаем как той усилва следните честоти: 30, 60, 125, 250, 500, 1000, 2000, 5000, 10 000 и 20 000 Hz. Ако усилвателят усилва добре тези честоти, той ще усилва добре и всички останали честоти в обхвата от 30 до 20 000 Hz. (Тук не се имат предвид резонансните явления.)

За онагледяване теоремата на Фурие на фиг. 1.7 с плътна линия са показани три несинусоидални криви, получени от сумирането само на първа и трета хармонична, като в случая *а* двете трептения u_1 и u_2 в началото на координатната система са синфазни, в случая *б* те са противофазни, а в случая *в* двете трептения сключват някакъв ъгъл помежду си. Оттук следва, че дефазирането между хармоничните оказва голямо влияние върху формата на резултатната крива.



Фиг. 1.7

1.5. ИЗТОЧНИЦИ НА ЕЛЕКТРИЧЕСКИ СИГНАЛИ И СЪГЛАСУВАНЕТО ИМ С ТОВАРА

В усилвателната техника най-често срещаните източници на електрически сигнали са микрофоните, магнетофонните глави, грамофонните дози (звукоотнематели), детекторните стъпала в радиоприемниците, различните автогенератори, някои датчици и др. Нека добавим, че когато се анализира един многостъпален усилвател, *предното стъпало също се явява източник на сигнали (генератор) за следващото.*

Всеки реален източник на сигнали произвежда най-често несинусоидални трептения. При анализиране на явленията обаче *си служим със синусоидални генератори* (това право ни дава теоремата на Фурие). Например един такъв генератор на напрежение се характеризира с ефективната стойност E (или амплитудната стойност E_m) на своето променливо е.д.н., с вътрешното (изходното) си съпротивление R_i (или $R_г$) и с честотата си f.

Обикновено източниците на сигнали произвеждат променливи напрежения с малка стойност (напр. $E = 10\ \mu\text{V} \div 100$ mV, т.е. това са *малки сигнали*, които, за да се използват, трябва да бъдат усилени.

Вътрешното съпротивление R_i на всеки източник на сигнали *е негов основен параметър*, като в зависимост от големината му източниците биват *нискоомни* и *високоомни*. Практиката показва, че много често вътрешното съпротивление се подценява, като се мисли, че най-важното за един генератор е неговото е.д.н. Поради това невинаги се разбира защо в едни стъпала се налага транзисторите да се включат по схема ОК (голямо входно и малко изходно съпротивление), а в други — по схема ОБ (малко входно и голямо изходно съпротивление).

Електрическо съгласуване. Централен въпрос при усилвателите на мощност е електрическото съгласуване между отделните стъпала. Когато е осигурено такова съгласуване, *генераторът отдава максимална мощност в товара.* Условието за съгласуване е товарът да бъде равен по големина на вътрешното съпротивление на генератора, т.е.

$$R_т = R_i, \tag{1.6}$$

като това се отнася както за постояннотокови, така и за променливотокови генератори.

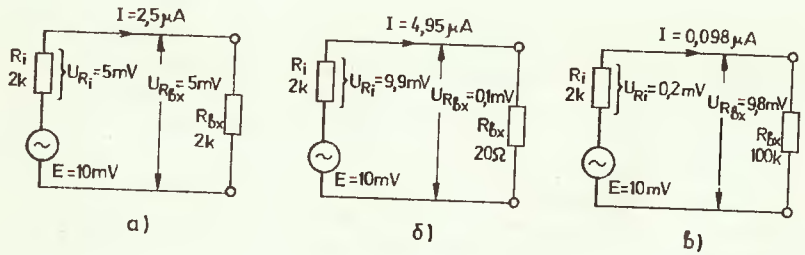
В усилвателната техника това условие невинаги се спазва строго, тъй като тук става дума не изобщо за мощност, а за максимално възможната мощност, при която *изкривяванията (които са определящият фактор!) не надвишават допустимите норми.*

Условието за максимално отдаване на мощност важи главно за нискоомни генератори и *особено строго се съблюдава в крайните стъпала.* (При високоомни генератори обикновено изискването е да има максимално отдаване на напрежение и това ще бъде разгледано по-нататък в тази точка.)

За да се изясни голямото значение на съгласуването, нека да разгледаме един конкретен пример. Дадена е магнетофонна глава с ефективна стойност на е.д.н. $E = 10$ mV и вътрешно съпротивление $R_i = 2$ kΩ. Сигналът от магнетофонната глава се подава за усилване към транзисторно стъпало. Да се изследва как *входното съпротивление* на стъпалото влияе върху големината на отдаваната мощност.

Тъй като входът на усилвателното стъпало се явява товар за магнетофонната глава, за да има пълно съгласуване (вж. формула 1.6), усилвателното стъпало трябва да има входно съпротивление $R_{вх} = 2$kΩ. (Примерно такова е входното променливотоково съпротивление на едно транзисторно усилвателно стъпало по схема ОЕ.) При това положение (фиг. 1.8*а*) големината на тока във веригата ще бъде

$$I = \frac{E}{R_i + R_{вх}} = \frac{10.10^{-3}}{2.10^3 + 2.10^3} = 2,5.10^{-6}\ \text{A} = 2,5\ \mu\text{A}.$$



Фиг. 1.8

При протичане на този ток върху вътрешното съпротивление на магнетофонната глава ще се образува напрежителен пад с големина

$$U_{R_i} = IR_i = 2,5.10^{-6}.2.10^3 = 5.10^{-3}\ \text{V} = 5\ \text{mV},$$

а мощността, подавана към товара, ще бъде

$$P = U_{R_{вх}} I = 5.10^{-3}.2,5.10^{-6} = 12,5.10^{-9}\ \text{W} = 12,5\ \text{nW}.$$

Нека сега същата магнетофонна глава да включим към усилвателно стъпало с малко входно съпротивление $R_{вх} = 20\Omega$. (Примерно такова е съпротивлението, ако транзисторът е свързан по

схема ОБ.) Този случай е показан на фиг. 1.8*б*, където са нанесени стойностите на токовете и напреженията. Виждаме, че токът във веригата почти двойно е нараснал, обаче напрежението в краищата на товара е намаляло 50 пъти. В резултат на това мощността, подавана към товара, е $P = 0,5.10^{-9}$ W, т.е. тя е 25 пъти по-малка, отколкото в режим на съгласуване.

Нека разгледаме и случая, когато същата магнетофонна глава е включена към стъпало с голямо входно съпротивление $R_{вх} = 100$ kΩ. (Примерно такова е съпротивлението, ако транзисторът е включен в схема ОК.) Този случай е показан на фиг. 1.8*в* заедно със стойностите на токовете и напреженията. Понеже товарът е многократно по-голям от вътрешното съпротивление на генератора, почти цялото е.д.н. действува върху товара, обаче токът във веригата е нищожно малък. Поради това мощността, отдавана на товара, е $P = 0,96.10^{-9}$ W, т.е. 13 пъти по-малка, отколкото в режим на съгласуване.

От разгледания пример може да се направи заключението, че *ако две стъпала не са съгласувани, мощността, отдавана от едното стъпало в другото, може да бъде многократно по-малка от максимално възможната.* Или накратко казано, това, което е спечелено от усилване, може да бъде загубено при липса на съгласуване.

Максималната мощност, която един генератор изобщо може да отдава, зависи не само от неговото е.д.н. (както някои погрешно мислят), но и от *вътрешното му съпротивление.* При пълно съгласуване големината на тази мощност се дава с формулата

$$P_{\max} = \frac{E^2}{4R_i}. \qquad (1.7)$$

Оттук следва важният извод, че *от два генератора с едно и също е.д.н. по-голяма мощност може да отдаде този, чието вътрешно (изходно) съпротивление е по-малко.* Това може да се илюстрира със следния пример, който не е много "електронен", но в замяна на това е убедителен. Автомобилните акумулатори (в заредено състояние) най-често имат $E = 12$ V и $R_i = 0,02\Omega$, като мощността, която отдават в стартовия електродвигател, е около 1500 W при ток във веригата около 150 A. Нека вземем три плоски батерийки, свързани последователно ($E_{общо} = 3 \times 4,5$ V $= 13,5$ V), и да се опитаме с тях да заменим повредения акумулатор на автомобила. Разбира се, "експериментът" няма да успее, въпреки че новият токоизточник има по-високо напрежение. Причината за това е, че трите последователно свързани батерийки имат около 300 пъти по-голямо вътрешно съпротивление ($R_{i,общо} = 2 \div 5\ \Omega$), като максималната мощност, която те могат да отдадат, е $3 \div 4$ W при ток във веригата $1 \div 2$ A.

Като се вземе под внимание, че в радиоелектронните устройства захранващите напрежения са относително ниски, става ясно, че по принцип *значителни мощности могат да се получат само от нискоомни генератори*. Например, ако в нискоомната бобинка на един високоговорител трябва да се подаде значителна мощност, токът във веригата трябва също да е значителен. А такъв ток може да осигури само нискоомен генератор — напр. мощен транзистор, свързан по схема ОК. Тук трябва да отбележим и това, че *изходните клеми на нискоомните генератори не бива да се свързват накъсо*, тъй като токът може да стане недопустимо голям и да причини повреди.

Нека сега да разгледаме особеностите на *високоомните генератори*. При тях токът във веригата — дори при късо съединение — е извънредно малък, като в някои случаи може да се пренебрегне. (Напр., ако $E = 20$ mV и $R_i = 200$ kΩ, токът в режим "накъсо" е под $0,1$ μA.) По такъв начин се приема, че стъпалото, свързано с генератора, се управлява само с напрежение (напр. стъпала с полеви транзистори, емитерни повторители с голямо входно съпротивление и др.). В подобни случаи дори *не се говори за коефициент на усилване по ток и по мощност*, а само за коефициент на усилване по напрежение. При тези схеми стремежът е да се реализира *максимално отдаване на напрежение*, като за целта товарът трябва да е $2 \div 10$ пъти по-голям от вътрешното съпротивление на генератора. Например кристалните микрофони са високоомни ($R_i = 0,1 \div 1$ MΩ), поради което обезателно трябва да се включат към стъпала с голямо входно съпротивление.

1.6. ДЕЦИБЕЛИ. НУЛЕВИ ЕЛЕКТРИЧЕСКИ НИВА

В радиоелектрониката много често се използва единицата децибел — например при сравняване на напрежения , токове, мощности, звуков интензитет и др. Това е *логаритмична единица за отношение между две едноименни величини*. Например в децибели се изразяват коефициентите на усилване, звуковият интензитет, шумовете и др., като във всички случаи се сравнява колко пъти една величина е по-голяма от друга.

Съгласно психофизическия закон на Вебер-Фехнер *усещането нараства пропорционално на логаритъма на дразнението*. За да се разбере този закон, нека кажем, че отношението на интензитета на най-силните към най-слабите звуци, които човешкото ухо може да възприема (т.нар. динамичен обхват), се изразява с огромното число 10^{12}. Изхождайки от този динамичен обхват на човешкото ухо, изкушаваме се да подчертаем фантастичните възможности на природата!

Напомняме, че единицата за интензитет на звука е *ват на квадратен метър*, W/m^2. И наистина, ако едва доловимите звуци имат интензитет 1, при нормален говор интензитетът ще е 10^6, а при оръдеен изстрел ще е 10^{12}. Използването на такива големи числа за оценка на звуковите възприятия е практически неудобно и при това неправилно, защото ухото усеща, че нормалният говор е по-интензивен от едва доловимите звуци не 1 милион пъти, а само около 60 пъти.

Именно тази особеност на човешките сетива е довела до употребата на логаритмичните единици, логаритмичните скали, логаритмичните потенциометри и т.н.

Основната логаритмична единица за сравняване на две едноименни величини се нарича *бел* (B). По дефиниция един бел е такова усилване на мощността, когато тя нараства 10 пъти. И тъй като $\lg 10 = 1$, един бел е такова усилване на мощността от P_1 на P_2, когато десетичният логаритъм на тяхното отношение е единица, т.е. $N_B = \lg \dfrac{P_2}{P_1} = 1$.

Една десета от бела се нарича *децибел* (dB) и се изразява чрез формулата

$$S_{\text{dB}} = 10 \lg \frac{P_2}{P_1}. \tag{1.8}$$

Когато трябва да се изразят в децибели отношения между напрежения и токове, се използва формулата

$$S_{\text{dB}} = 20 \lg \frac{U_2}{U_1} = 20 \lg \frac{I_2}{I_1}. \tag{1.9}$$

Във формулата за мощността коефициентът пред логаритъма е 10, а при напрежението и тока той е 20, тъй като при дадено R мощността е пропорционална на квадратите на U и I ($P = \dfrac{U^2}{I} = I^2 R$).

Пример 1.1. Колко децибела е отношението между две напрежения $U_1 = 3$ mV и $U_2 = 300$ mV?

Заместваме във формула (1.9)

$$S = 20 \lg \frac{U_2}{U_1} = 20 \lg \frac{300.10^{-3}}{3.10^{-3}} = 20 \lg 100 = 20.2 = 40 \text{ dB}.$$

В таблица 1.2 са изразени в децибели някои отношения на напрежения, токове и мощности.

Изменението на интензитета на звука с 3 dB съответствува на *минималното изменение*, което човешкото ухо може да долови. Това означава, че за да забележим промените в дадена мощност, тя трябва да се увеличи двойно (вж. табл. 1.2).

Таблица 1.2

dB	Отношение на напрежения и токове	Отношение на мощности	dB	Отношение на напрежения и токове	Отношение на мощности	dB	Отношение на напрежения и токове	Отношение на мощности
0	1,00	1,00	15	5,62	31,6	90	$3,16.10^4$	10^9
1	1,12	1,26	20	10,00	100	95	$5,62.10^4$	$3,16.10^9$
2	1,26	1,58	25	17,7	316	100	10^5	10^{10}
3	1,41	1,99	30	31,6	1000	105	$1,78.10^5$	$3,16.10^{10}$
4	1,58	2,51	35	56,2	3160	110	$3,16.10^5$	10^{11}
5	1,78	3,16	40	100	10000	115	$5,62.10^5$	$3,16.10^{11}$
6	1,99	3,98	45	177	31600	120	10^6	10^{12}
7	2,24	5,01	50	316	10^5	125	$1,78.10^6$	$3,16.10^{12}$
8	2,51	6,31	55	562	$3,16.10^5$	130	$3,16.10^6$	10^{13}
9	2,82	7,94	60	1000	10^6	135	$5,62.10^6$	$3,16.10^{13}$
10	3,16	10,00	65	1780	$3,16.10^6$	140	10^7	10^{14}
11	3,55	12,6	70	3160	10^7	145	$1,78.10^7$	$3,16.10^{14}$
12	3,98	15,8	75	5620	$3,16.10^7$	150	$3,16.10^7$	10^{15}
13	4,47	19,9	80	10^4	10^8			
14	5,00	25,1	85	$1,78.10^4$	$3,16.10^8$			

Когато отношението между величините е по-голямо от единица, децибелите се изразяват с *положително* число, а когато това отношение е по-малко от единица, децибелите се изразяват с *отрицателно* число. Например, когато се каже, че даден усилвател има коефициент на усилване $K_u = \dfrac{U_{изх}}{U_{вх}} = 50$ dB, това означава, че изходното му напрежение е 316 пъти по-голямо от входното (вж. таблица 1.2). Ако един филтър има коефициент на предаване $K_ф = \dfrac{U_{изх}}{U_{вх}} = -15$ dB, това означава, че изходното му напрежение е 5,62 пъти по-малко от входното, т.е. имаме *затихване*.

Нулеви нива. Освен за сравняване на отношения децибелът е удобен за сравняване на конкретни стойности на мощности, напрежения и токове. За целта условно са избрани т.нар. *нулеви нива*, спрямо които става сравняването.

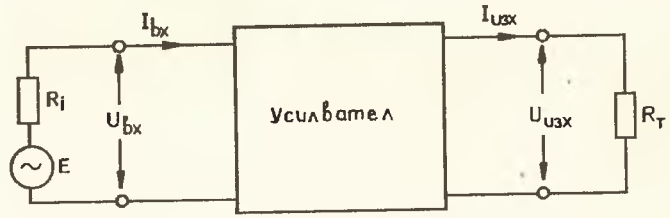
За нулево ниво на електрическите сигнали е приета мощността $P_0 = 0,001$ W, отделена в активно съпротивление $R_0 = 600\ \Omega$. Оттук чрез елементарни изчисления се намират и останалите нулеви нива, а именно: нулево ниво за напрежение $U_0 = 0,775$ V и нулево ниво за ток $I_0 = 1,29$ mA.

В акустиката за нулево ниво е приет звук с интензитет $J_0 = 10^{-12}$ W/m^2, което е точно *долният праг на чуването*. При това положение интензитетът на всички звуци се сравнява спрямо този праг и се изразява в децибели. Например интензитетът на звука при нормален разговор между двама души съответствува на около 60 dB, а горният праг на болката съответствува на около 120 dB.

За амбициозните читатели нека припомним следните данни: $e = 2,718$, $\lg e = 0,4343$, $\ln 10 = 2,3026$, $\lg x = 0,4343 \ln x$, $\ln x = 2,3026 \lg x$.

1.7. ОСНОВНИ ЕЛЕКТРИЧЕСКИ ПАРАМЕТРИ НА УСИЛВАТЕЛИТЕ

Когато се анализира даден усилвател (независимо дали е едностъпален или многостъпален), той се представя като *четириполюсник*, на входа на който е включен генератор на синусоидално напрежение с ефективна стойност E и вътрешно съпротивление R_i, а на изхода е включен товар със съпротивление $R_т$ (фиг. 1.9). По време на работа на входа на усилвателя действува *променливо напрежение* с ефективна стойност $U_{вх}$ и протича *променлив ток* с ефективна стойност $I_{вх}$, а на изхода съответно се получават $U_{изх}$ и $I_{изх}$. (В някои случаи се използват и амплитудните стойности E_m, $U_{вх\,m}$, $I_{вх\,m}$, $U_{изх\,m}$ и $I_{изх\,m}$, които, както знаем, са $\sqrt{2}$ пъти по-големи.)



Фиг. 1.9

Нека да разгледаме основните електрически параметри на електронните усилватели при ниски честоти. (При високи честоти поради допълнително дефазиране на сигналите някои от тези параметри се изразяват с комплексни числа.)

1. Коефициент на усилване. Това е най-важният параметър на всеки електронен усилвател. Различаваме следните коефициенти на усилване:

а. *Коефициент на усилване по напрежение.* Той се дефинира като отношение на променливото изходно към променливото входно напрежение

$$K_u = \frac{U_{изх}}{U_{вх}} = \frac{U_{изх\,m}}{U_{вх\,m}}. \qquad (1.10)$$

Това е число без измерение, което може да бъде както по-голямо, така и по-малко от единица. Например, ако $U_{вх} = 2$ mV, а $U_{изх} = 100$ mV, то $K_u = \frac{100}{2} = 50$. Ако обаче $U_{вх} = 10$ mV, а $U_{изх} = 9$ mV, тогава $K_u = \frac{9}{10} = 0,9$. Коефициентът K_u може да бъде както положителен ($U_{вх}$ и $U_{изх}$ не са дефазирани помежду си), така и отрицателен ($U_{изх}$ е дефазирано на 180° спрямо $U_{вх}$).

б. *Коефициент на усилване по ток.* Той се дефинира като отношение на променливия изходен към променливия входен ток

$$K_i = \frac{I_{изх}}{I_{вх}} = \frac{I_{изх\,m}}{I_{вх\,m}}. \qquad (1.11)$$

Това е число без измерение, което може да бъде както по-голямо, така и по-малко от единица. Например, ако $I_{вх} = 30\ \mu$A, а $I_{изх} = 600\ \mu$A, то $K_i = \frac{600}{30} = 20$. Ако обаче $I_{вх} = 40\ \mu$A, а $I_{изх} = 32\ \mu$A, тогава $K_i = \frac{32}{40} = 0,8$. При многостъпалните усилватели понякога се налага коефициентът на усилване K_i да има знак. В тези случаи всички междустъпални вериги имат обща точка, свързана с шаси, като условно се приема за положителна например посоката на часовниковата стрелка. По такъв начин, ако няма дефазиране на сигнала, K_i е положителен, а при дефазиране на 180° K_i е отрицателен.

в. *Коефициент на усилване по мощност.* Той се дефинира като отношение на променливата изходна мощност (мощността, отделена в товара) към променливата входна мощност (мощността, подадена във входа на усилвателя)

$$K_p = \frac{P_{изх}}{P_{вх}}. \qquad (1.12)$$

Като вземем под внимание, че $P_{изх} = U_{изх}I_{изх}$ и $P_{вх} = U_{вх}I_{вх}$, лесно се получава изразът

$$K_p = K_u K_i. \qquad (1.13)$$

Коефициентът на усилване по мощност K_p е число без измерение, *което трябва да бъде винаги по-голямо от единица*, в противен случай устройството не е усилвател. (Например при трансформаторите K_u може да бъде по-голямо или по-малко от единица, K_i също може да бъде по-голямо или по-малко от единица, обаче K_p не може да бъде по-голямо от единица, понеже трансформаторът не е усилвателен елемент.) Коефициентът на усилване по мощност (както при дефазиране на 180°, така и при липса на такова) е винаги положителен. Това съответствува и на направеното приемане, че подаваните към входа и към товара мощности са положителни.

За получаване на по-големи коефициенти на усилване се използват *многостъпални усилватели.* При тях изходният сигнал на предното стъпало се явява входен сигнал за следващото, а общият коефициент на усилване (по напрежение, по ток и по мощност) е произведение от съответните коефициенти на отделните стъпала. Например, ако имаме един тристъпален усилвател с $K_{u1} = 10$, $K_{u2} = 20$ и $K_{u3} = 15$, то общият коефициент на усилване по напрежение ще бъде: $K_{u\,общ} = K_{u1}K_{u2}K_{u3} = 10.20.15 = 3000$.

В практиката коефициентите $K_u.K_i$ и K_p често се изразяват не само в числа, но и в децибели, което по-добре съответствува на особеностите на човешките сетива. В този случай резултатният коефициент на усилване на един многостъпален усилвател е равен не на произведението, а на *сумата* от коефициентите на усилване на отделните стъпала. Например, ако $K_{u1} = 20$ dB, $K_{u2} = 30$ dB и $K_{u3} = 35$ dB, то резултатният коефициент на усилване ще бъде $K_{u\,общ} = 20 + 30 + 35 = 85$ dB.

2. Входно съпротивление. Различаваме входно съпротивление за променлив ток и входно съпротивление за постоянен ток.

Входното съпротивлението за променлив ток (нарича се още диференциално или динамично) се отнася за променливата съставка н входния сигнал и е

$$R_{вх} = \frac{U_{вх}}{I_{вх}} = \frac{U_{вх\,m}}{I_{вх\,m}}. \qquad (1.14)$$

Величината $R_{вх}$ *е твърде важен параметър на всеки усилвател,* тъй като по същество тя представлява товар за източника на сигнали. Ето защо тя се взема под внимание при съгласуване на стъпалата (вж. т. 1.5).

Входното съпротивление по постоянен ток на усилвателите (нарича се още статично) е

$$R_{вх\,0} = \frac{U_{вх\,0}}{I_{вх\,0}}, \qquad (1.15)$$

където $U_{вх\,0}$ и $I_{вх\,0}$ са входното напрежение и входният ток на постоянната съставка. Величината $R_{вх\,0}$ има второстепенно значение в електронната схемотехника.

В практиката често се говори за усилватели с *нискоомен или високоомен вход.* Тези понятия се отнасят за променливата съставка и са относителни, но ориентировъчно може да се приеме, че когато $R_{вх} < 5 \div 10$ kΩ, входът е нискоомен, а когато $R_{вх} > 50 \div 100$ kΩ, входът е високоомен.

Обръщаме специално внимание върху това, че за създаване на определено напрежение във високоомен вход са нужни нищожен ток и мощност, докато за създаване на същото напрежение в нискоомен вход са необходими относително голям ток и мощност.

Пример 1.2. Да се намерят входният ток и мощност за създаване напрежение $U_{вх} = 100$ mV при високоомен вход ($R_{вх} = 100$ kΩ) и нискоомен вход ($R_{вх} = 100$ Ω).

При високоомен вход необходимият ток трябва да има големина

$$I_{вх} = \frac{U_{вх}}{R_{вх}} = \frac{0,1}{10^5} = 10^{-6} \text{ A},$$

а необходимата мощност ще е

$$P_{вх} = \frac{U_{вх}^2}{R_{вх}} = \frac{(10^{-1})^2}{10^5} = 10^{-7} \text{ W}.$$

Чрез използване на същите формули се намира, че при нискоомния вход необходимите ток и мощност са съответно: $I_{вх} = 10^{-3}$ A и $P_{вх} = 10^{-4}$ W, т.е. те са 1000 пъти по-големи!

3. Изходно съпротивление. Тук също различаваме изходно съпротивление за променлив ток и изходно съпротивление за постоянен ток.

Изходното съпротивление за променлив ток (нарича се още диференциално или динамично) се отнася за променливата съставка на изходния сигнал и е

$$R_{изх} = \frac{U_{изх}}{I_{изх}} = \frac{U_{изх\,m}}{I_{изх\,m}}. \qquad (1.16)$$

Величината $R_{изх}$ *е твърде важен параметър на всеки усилвател*, понеже пряко влияе при съгласуване на усилвателя с товара.

Изходното съпротивление по постоянен ток на усилвателите (нарича се още статично) е

$$R_{изх\,0} = \frac{U_{изх\,0}}{I_{изх\,0}}, \qquad (1.17)$$

където $U_{изх\,0}$ и $I_{изх\,0}$ са изходното напрежение и изходният ток на постоянната съставка. Величината $R_{изх\,0}$ има второстепенно значение за електронната схемотехника.

В практиката често се използват понятията *усилвател с нискоомен или високоомен изход*. Те се отнасят за променливата съставка и са относителни. Обаче ориентировъчно може да се приеме, че при $R_{изх} > 20 \div 50$ kΩ изходът е високоомен, а при $R_{изх} < 2 \div 5$ kΩ той е нискоомен.

1.8. АМПЛИТУДНО-ЧЕСТОТНА ХАРАКТЕРИСТИКА НА УСИЛВАТЕЛИТЕ

Преди да разгледаме амплитудно-честотната характеристика на усилвателите, нека кажем, че звуковият обхват е разделен условно на три области:

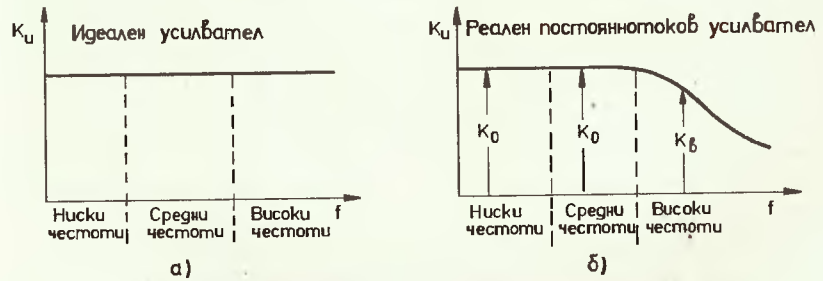
1. Ниски честоти — от 0 до около 300 Hz.
2. Средни честоти — от 300 Hz до 3000 Hz.
3. Високи честоти — над 3000 Hz.

Както ще се види по-нататък, това се прави за по-лесно изучаване на усилвателите, тъй като коефициентът им на усилване в споменатите три области обикновено не е еднакъв.

Графичната зависимост на коефициента на усилване K_u от честотата f се нарича *амплитудно-честотна характеристика на усилвателя* (АЧХ).

Идеалният усилвател трябва да усилва еднакво ниските, средните и високите честоти, т.е. неговият коефициент K_u не трябва да зависи от честотата (фиг. 1.10*а*). Разбира се, направата на един такъв усилвател е практически невъзможно.

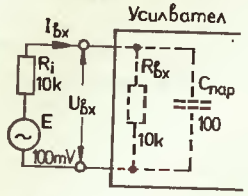
На фиг. 1.10*б* е показана амплитудно-честотна характеристика на един реален усилвател с директни връзки между стъпалата (постояннотоков усилвател). Тук коефициентът на усилване K_0 е един и същи както за постоянен ток ($f = 0$), така и за ниски и средни честоти, т.е. $K_н = K_{ср} = K_0$. При увеличаване на честотата обаче коефициентът на усилване намалява, като причините за това са главно две. Основната е *ефектът на Милер* (вж. т. 2.5) и шунтиращото действие на монтажните капацитети, включени паралелно на входа и изхода на стъпалата. Втората причина е, че с увеличаване на честотата усилвателните свойства на транзисторите намаляват (вж. част I, точка 9.1).



Фиг. 1.10

При интегралните схеми паразитните капацитети, които шунтират входа, се дължат главно на близкото разположение на отделните елементи върху малкия кристал, докато при усилвателите с дискретни елементи те се дължат на монтажните проводници. В единия и другия случай обаче големината на тези паразитни капацитети е, общо взето, малка — напр. $5 \div 10$ pF, като тяхното влияние е по-силно при усилвателите с високоомен вход.

За да се изясни как споменатите капацитети намаляват коефициента на усилване на усилвателя при високи честоти, нека да разгледаме един конкретен пример, показан на фиг. 1.11. Тук на входа на усилвателя е включен генератор, който може да произ-



E = 100mV

f, Hz	0	10^2	10^3	10^4	10^5	10^6	10^7
X_C	∞	16MΩ	1,6MΩ	160 kΩ	16 kΩ	1,6 kΩ	160Ω
$Z_{вх}$	10 kΩ	10 kΩ	10 kΩ	9,9 kΩ	8,4 kΩ	1,5 kΩ	150Ω
$I_{вх}$	5 μA	5μA	5 μA	5,1 μA	5,5μA	8,7μA	9,6μA
$U_{вх}$	50mV	50mV	50mV	50mV	46mV	13mV	1,4mV

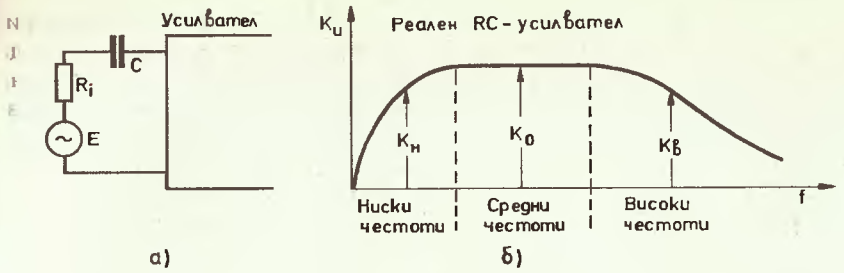
Фиг. 1.11

вежда синусоидални трептения с най-различни честоти, като при всички случаи неговото е.д.н. има големина $E = 100$ mV и вътрешното му съпротивление е $R_i = 10$ kΩ. На фигурата са означени входното съпротивление на усилвателя $R_{вх} = 10$ kΩ и резултатният паразитен капацитет $C_{пар} = 100$ pF, включен паралелно на входа. Паралелно свързаните $R_{вх}$ и $C_{пар}$ обуславят *входния импеданс* на усилвателя, чиято големина се дава с формулата

$$Z_{вх} = \frac{R_{вх}}{\sqrt{1 + (\omega R_{вх} C_{пар})^2}}. \qquad (1.18)$$

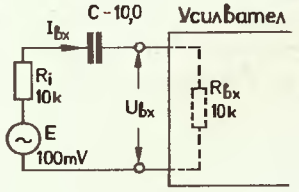
В таблицата на фиг. 1.11 са нанесени стойностите на по-важните величини при различна честота на генератора. Основното тук е, че *при увеличаване на честотата капацитивното съпротивление на паразитния капацитет* $X_C = 1/\omega C_{пар}$ *намалява*, което води до намаляване на входния импеданс на стъпалото. Това от своя страна намалява входното напрежение, което е равносилно, че се намалява коефициентът на усилване K_u. Нека добавим, че ако в горния пример $f \to \infty$, тогава $X_C \to 0$, $Z_{вх} \to 0$, $I_{вх} \to \dfrac{E}{R_i} = 10$ μA и $U_{вх} \to 0$, при което коефициентът на усилване K_u на усилвателя също ще клони към нула.

Понякога входът на постояннотоковия усилвател се свързва с генератора на сигнали не директно, а посредством *разделителен кондензатор* C (фиг. 1.12*а*). По такъв начин постояннотоковият усилвател се превръща в RC-усилвател, чиято честотна характеристика е показана на фиг. 1.12*б*. Вижда се, че при високи честоти коефициентът на усилване K_u също намалява, като това се дължи на разгледаното по-горе шунтиращо влияние на паразитните капацитети и намаляване усилвателните свойства на транзисторите. При RC-усилвателя обаче имаме намаляване на усилването и при ниски честоти, като при $f = 0$ то е нула и това се дължи на разделителния кондензатор C.



Фиг. 1.12

За да се изясни защо при наличие на разделителен кондензатор усилването на ниските честоти намалява, нека да разгледаме конкретния пример, показан на фиг. 1.13. Тук на входа също е включен генератор, който може да произвежда трептения с различни



E = 100mV

f, Hz	1000	100	10	1	0,1	0,01
X_C	16Ω	160Ω	1,6 kΩ	16 kΩ	160kΩ	1,6 MΩ
Z	10 kΩ	10 kΩ	10,4 kΩ	19kΩ	168kΩ	1,61MΩ
$I_{вх}$	5μA	5μA	4,9μA	2,5μA	0,57μA	0,66μA
$U_{вх}$	50mV	50mV	49mV	25mV	5,7mV	0,6mV

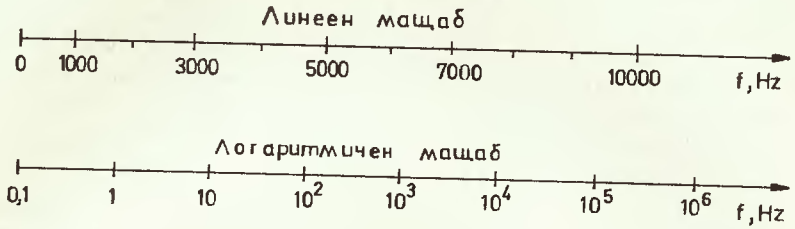
Фиг. 1.13

честоти и неизменно е.д.н. Паразитният капацитет не е представен, тъй като при ниски честоти капацитивното му съпротивление е далеч по-голямо от $R_{вх}$ (вж. таблицата на фиг. 1.11) и практически той не оказва влияние върху явленията. Тук разделителният кондензатор C и входното съпротивление $R_{вх}$ са свързани последователно, като техният импеданс се намира по формулата

$$Z = \sqrt{R_{вх}^2 + \left(\frac{1}{\omega C}\right)^2}. \qquad (1.19)$$

В таблицата на фиг. 1.13 са нанесени стойностите на по-важните величини при няколко честоти на генератора до 1000 Hz. Основното тук е, че при *намаляване на честотата капацитивното съпротивление* $X_C = 1/\omega C$ *на разделителния кондензатор расте*, което води до намаляване на тока във веригата. Това от своя страна намалява входното напрежение, което е равносилно, че се намалява коефициентът на усилване K_u. Нека да добавим, че ако в този пример $f \to 0$, тогава $X_C \to \infty$, $Z \to \infty$, $I_{вх} \to 0$ и $U_{вх} \to 0$, при което коефициентът на усилване K_u на усилвателя също ще клони към нула.

В заключение нека кажем, че когато се построява честотната характеристика на усилвателите, честотата за удобство се нанася не в линеен, а в *логаритмичен мащаб* (фиг. 1.14). Така се получава по-добро "открояване" на ниските честоти и по-добра



Фиг. 1.14

нагледност. При това нека припомним, че логаритмичният мащаб по-добре съответствува на човешкото ухо за височина на тона.

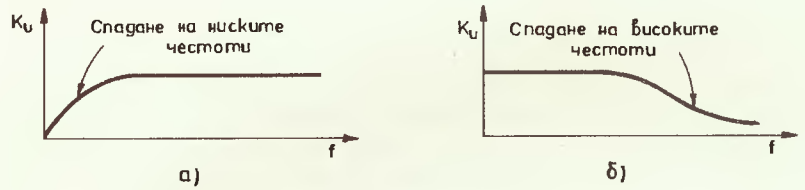
Обръщаме внимание, че докато линейният мащаб започва от 0 Hz, логаритмичният "няма нула", а обикновено започва от 0,1 или 1 Hz. Това е така, понеже на 0 Hz в логаритмичен мащаб съответствува абсциса — ∞.

1.9. ЧЕСТОТНИ ИЗКРИВЯВАНИЯ

Всяко изменение на формата на усилвания електрически сигнал се нарича *изкривяване* и е едно нежелано явление. Изкривяванията, които се дължат на *нееднаквото усилване на трептенията с различни честоти, се наричат честотни (или амплитудно-честотни) изкривявания.*

За да се обясни същността на честотните изкривявания, нека припомним, че в реални условия звуковете, които достигат до един микрофон, са предимно несинусоидални. Това означава, че ако например пианото издава тона "до" от голямата октава (f = 65 Hz), този тон съдържа голям брой хармоници с честота f_1 = 65 Hz, f_2 = 130 Hz, f_3 = 195 Hz, ... f_{20} = 1300 Hz и т.н., като амплитудите на тези хармоници се намират в определено съотношение. Следователно споменатият тон "до", за да бъде усилен идеално, е необходимо усилвателят да има *един и същ коефициент на усилване* за честотите f_1 = 65 Hz, f_2 = 130 Hz, f_3 = 195 Hz, ... f_{20} = 1300 Hz и т.н. Но по-горе беше изяснено, че да се направи усилвател, който да има един и същи коефициент на усилване за всички честоти, е практически невъзможно, като основната причина за това са честотнозависимите елементи (кондензатори, паразитни капацитети, бобини) и също зависимостта на усилвателните качества на транзисторите от честотата. По такъв начин *реалните усилватели не усилват еднакво различните хармоници на даден тон*, с което се изменя тяхното съотношение, а това поражда изменение в тембъра на звука, т.е. налице са честотни изкривявания.

Нееднаквото усилване на различните честоти променя не само тембъра на отделните музикални инструменти, но изменя съотношението между звученето на един оркестър, състоящ се от инструменти с ниски и високи регистри (напр. контрабаси и флейти). При недостатъчно усилване на ниските честоти (т.нар. *спадане* на характеристиката в областта на ниските честоти — фиг. 1.15*а*) остават да преобладават високите честоти и звукът има звънтящ, металически характер. Когато недостатъчно се усилват високите честоти (фиг. 1.15*б*), остават да преобладават ниските честоти и звукът има глух, басов характер.



Фиг. 1.15

Освен разгледаното спадане съществува т.нар. *подем* (повдигане) на характеристиката на някои усилватели, който се отнася за дадена област от честоти. Тези отклонения на коефициента на усилване (в сравнение с усилването при ниски честоти) се наричат *неравномерност на честотната характеристика* на усилвателите. Когато тази неравномерност е твърде голяма, усиленият звук е много неестествен. Като се имат предвид обаче особеностите на човешкото ухо, допуска се определена неравномерност на коефициента на усилване в областта на ниските и високите честоти. Тази неравномерност се оценява количествено с *коефициента на честотните изкривявания.* Обикновено *той се отнася за дадена гранична честота* и е равен на отношението между коефициента на усилване при разглежданата честота към коефициента на усилване при средни честоти:

$$M = \frac{K_f}{K_0}. \qquad (1.20)$$

Очевидно, ако при разглежданата честота усилването е намаляло (спадане), то $M < 1$, а ако се е увеличило (подем), то $M > 1$. При идеалния усилвател $M = 1$ за всички честоти.

Опитът е показал, че *най-голямото намаление на коефициента на усилване, което все още не се забелязва от човешкото ухо, е 30 %* (3 dB) *спрямо стойността му при средни честоти (напр. 1000* Hz*).*

Оттук следва, че най-голямата допустима стойност за коефициента на честотните изкривявания M при спадане е 0,70 (−3 dB), а при подем 1,41 (+3 dB).

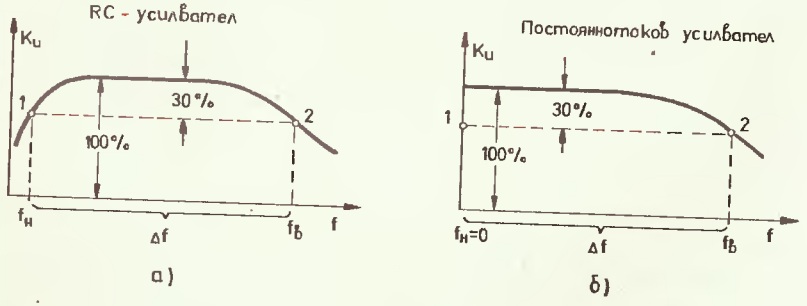
Общият коефициент на честотните изкривявания при многостъпални усилватели е равен на произведението от коефициентите на отделните стъпала (или на тяхната сума, ако са изразени в децибели).

При проектиране на НЧУ коефициентите на честотните изкривявания най-често се задават предварително. Например при обикновените усилватели $M_н = M_в = 3$ dB, а при качествените те могат да имат стойност $M_н = \pm(0 \div 1)$ dB и $M_в = \pm(0,1 \div 1)$ dB. При постояннотоковите усилватели (вж. фиг. 1.10*б*) очевидно $M_н = 0$ dB, т.е. използва се само коефициентът $M_в$.

1.10. ЧЕСТОТНА ЛЕНТА

Понятието честотна лента е свързано с честотния обхват, в границите на който коефициентът на усилване намалява с определен процент. При *RC*-усилвателите, ако са дадени коефициентите на честотните изкривявания $M_н$ и $M_в$, те веднага определят двете гранични честоти $f_н$ и $f_в$, между които е разположена честотната лента на усилвателя. Например в случаите, когато $M_н = M_в = \pm 3$ dB, граничните честоти са тези, при които коефициентът на усилване намалява с 30 % (3 dB) от стойността си при средни честоти (фиг. 1.16*а*).

Когато лабораторно е снета честотната характеристика на един *RC*-усилвател, неговата честотна лента се намира по следния начин. Приема се коефициентът на усилване при средни честоти (напр. 1000 Hz) за 100 % и на ниво 30 % под него се прекарва хоризонталната линия *1–2* (фиг. 1.16*а*). Перпендикулярите, спуснати от точки *1* и *2*, ни дават честотите $f_н$ и $f_в$, които определят честотната лента



Фиг. 1.16

$$\Delta f = f_в - f_н. \qquad (1.21)$$

При постояннотоковите усилватели се усилват добре и съвсем бавните изменения на сигнала, поради което $f_н = 0$ (фиг. 1.16*б*). Затова тяхната честотна лента е равна на

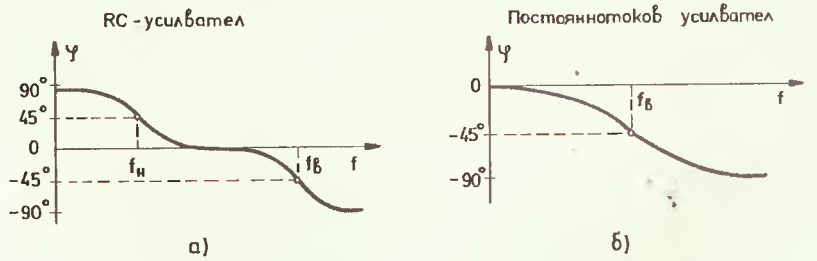
$$\Delta f = f_в. \qquad (1.22)$$

Честотната лента е важен параметър на всеки усилвател. Например при обикновените НЧУ $f_н$ = 50–100 Hz, а $f_в$ = 5000–10 000 Hz. При качествените НЧУ $f_н$ = 10–50 Hz, а $f_в$ = 20 000–50 000 Hz.

1.11. ФАЗОВИ ИЗКРИВЯВАНИЯ

Фазовите изкривявания подобно на честотните се пораждат от *честотно зависимите елементи* в усилвателя (капацитети и индуктивности), а също от инертните свойства на транзисторите. Тези елементи действуват така, че при усилване на едно просто синусоидално трептение изходният сигнал изостава или избързва спрямо входния. (Това изоставане или избързване се нарича *допълнително дефазиране* за разлика от основното дефазиране, породено от вида на включване на транзистора. Напр. при схема ОЕ основното дефазиране е 180°, а при ОБ и ОК то е 0°.)

Допълнителното дефазиране на сигнала *зависи от неговата честота* и това се изразява чрез *фазово-честотната характеристика* на усилвателя (ФЧХ). На фиг. 1.17*а* е показана фазово-честотна характеристика, типична за един *RC*-усилвател. Както е известно, при него в областта на средните честоти свързващият и шунтиращият кондензатор се пренебрегват, при което ъгълът на допълнителното дефазиране е нула. При ниски звукови честоти ъгълът на допълнителното дефазиране е положителен (избързване), а при високи звукови честоти — той е отрицателен (изоставане), като максималният ъгъл е ±90°. Обръщаме внимание, че при $f_н$ ъгълът $\varphi = +45°$, а при $f_в$ той е $-45°$.



Фиг. 1.17

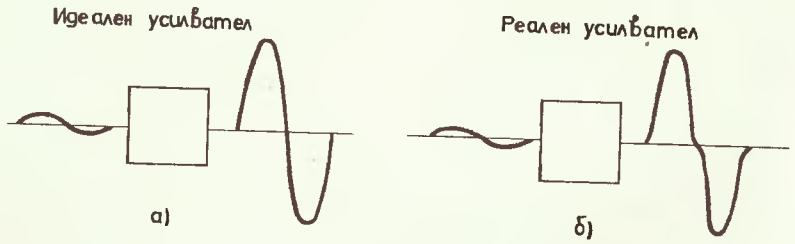
На фиг. 1.17*б* е показана фазово-честотната характеристика на един постояннотоков усилвател. Тук при съвсем ниски честоти ъгълът на допълнителното дефазиране е 0°. При увеличаване на честотата този ъгъл е отрицателен (изоставане) и нараства по големина. Когато $f \to \infty$, ъгълът има стойност $-90°$. При граничната честота $f_в$ този ъгъл е $-45°$.

Фазово-честотната характеристика е твърде важна при честотно зависимите обратни връзки. Тя е важна и при усилване на несинусоидални сигнали, чиито хармоници ще бъдат дефазирани на различни ъгли.

При НЧУ фазовите изкривявания имат второстепенно значение, понеже човешкото ухо възприема поотделно хармониците на сложния звук. При някои специални усилватели обаче фазовите изкривявания имат голямо значение.

1.12. НЕЛИНЕЙНИ ИЗКРИВЯВАНИЯ

При идеалния усилвател изходният сигнал трябва да има същата форма като входния (фиг. 1.18*а*). При реалните усилватели изходният сигнал, макар и малко, се различава по форма от входния (фиг. 1.18*б*). Причината за това са *нелинейните елементи* — транзистори, трансформатори с желязна сърцевина и др. Ролята на нелинейните елементи е такава, че ако на входа се подаде синусоидален сигнал, на изхода той се получава несинусоидален. А съгласно теоремата на Фурие това означава, че освен основното трептение изходният сигнал съдържа и хармоници. Следователно *при нелинейните изкривявания на изхода на усилвателя се получават нови трептения, каквито не са подавани на входа.* Колкото амплитудите на тези трептения са по-големи спрямо амплитудата на основния сигнал, толкова нелинейните изкривявания са по-големи.



Фиг. 1.18

Нелинейните изкривявания, които внася един усилвател, се оценяват количествено чрез *коефициента на нелинейните изкривявания (клирфактор, коефициент на хармониците).* Той е равен на отношението на сумата от всички хармоници, започвайки от втория, към трептението с основна честота

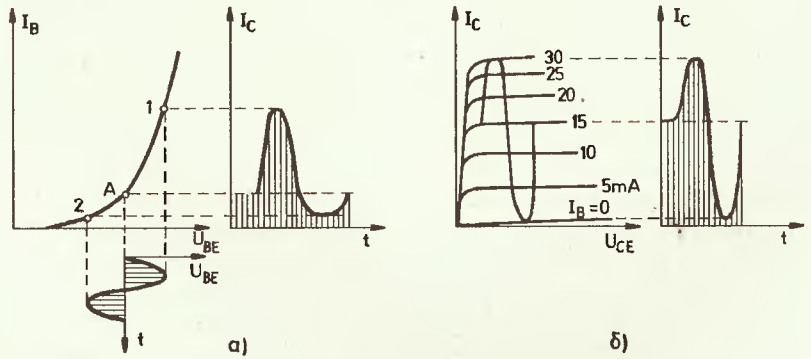
$$k_x = \frac{\sqrt{U_2^2 + U_3^2 + U_4^2 + \cdots}}{U_1} = \frac{\sqrt{I_2^2 + I_3^2 + I_4^2 + \cdots}}{I_1}. \qquad (1.23)$$

В числителя на тези формули е взета геометричната сума, тъй като в общия случай отделните хармоници са дефазирани помежду си и затова се събират като вектори.

Коефициентът на нелинейните изкривявания е число без измерение и винаги е по-малък от единица. При идеалния усилвател изходният сигнал се получава също така синусоидален като входния, т.е. всички хармоници освен първия (основния) са нули и следователно $k_x = 0$. При реалните усилватели коефициентът k_x не е нула и се изразява най-често в проценти. Обикновените усилватели имат $k_x = 0,01 \div 0,1$ (или в проценти $1 \div 10$ %), а при качествените усилватели най-често $k_x = 0,001 \div 0,01$ (или в проценти $0,1 \div 1$ %). Ако коефициентът на нелинейните изкривявания е по-голям от 10 %, звукът е силно деформиран, а говорът е дразнещ и неразбираем.

Както вече се спомена, нелинейните изкривявания се пораждат главно от транзисторите. Основните причини за това (при правилно избрана работна точка) са две:

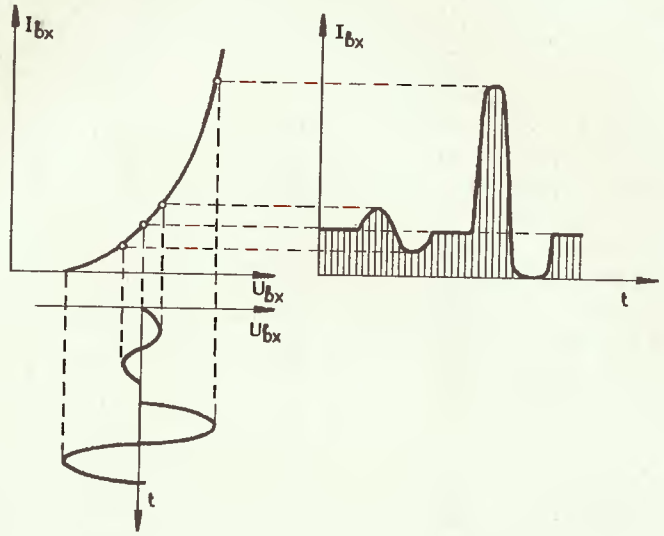
1. Нелинейната зависимост на базовия (входния) ток от напрежението емитер—база (фиг. 1.19*а*).



Фиг. 1.19

2. Зависимостта на коефициента β от колекторния ток (вж. част I, точка 11.8). Тази зависимост косвено се проявява в това, че при по-големи колекторни токове изходните характеристики на транзистора се сгъстяват (фиг. 1.19*б*).

Трябва да се има предвид, че когато усилваните сигнали са относително малки, нелинейните изкривявания са също малки. Обаче при увеличаване на сигнала нелинейните изкривявания растат (фиг. 1.20). Поради това *главен източник на нелинейни изкривявания в усилвателите са крайните стъпала*, където сигналите са относително големи.



Фиг. 1.20

Дотук разгледахме нелинейните изкривявания, когато входният сигнал е синусоидален. В действителност входните сигнали са сложни и съдържат трептения с различни честоти. Тогава в резултат на нелинейните изкривявания освен хармоници се появяват и *комбинационни трептения*, които представляват суми и разлики от трептения с малки и големи честоти. Така получените изкривявания се наричат *интермодулационни* и са много неприятни за ухото. Понеже комбинационните трептения са толкова повече, колкото са повече хармониците (т.е. колкото е по-голяма нелинейността на системата), то за тях косвено се съди по големината на коефициента на хармониците. Това е втората причина, поради която неговата стойност не трябва да е голяма.

1.13. ДРУГИ ПАРАМЕТРИ НА УСИЛВАТЕЛИТЕ

Изходна мощност. По време на работа изходната мощност на всеки усилвател се изменя непрекъснато, като с увеличаване

на входния сигнал тя по принцип нараства. Но по-горе видяхме, че при увеличаване амплитудата на сигнала нарастват и нелинейните изкривявания. Ето защо в практиката се използва понятието *номинална изходна мощност*. Това е мощността, отделена в товара *при определен коефициент на нелинейни изкривявания*. Например номиналната изходна мощност на интегралната схема А205К (нискочестотен предусилвател и крайно стъпало) е 4 W при $k_x = 3$ %. (Обаче от тази схема може да се получи мощност 5 W, но тогава клирфакторът ще е 10 %.)

Номиналната изходна мощност е свързана с номиналното изходно напрежение и номиналния изходен ток чрез познатите формули

$$P_{\text{изх ном}} = U_{\text{изх ном}} I_{\text{изх ном}} = R_{\text{т}} I^2_{\text{изх ном}} = \frac{U^2_{\text{изх ном}}}{R_{\text{т}}}. \qquad (1.24)$$

Чувствителност. Входното променливо напрежение, при което на изхода се получава номиналната мощност, се нарича чувствителност на усилвателя. Очевидно от два усилвателя с еднаква номинална мощност по-чувствителен е онзи, при който тази мощност се получава с по-малък сигнал на входа.

Когато се проектира даден усилвател, той се оразмерява така, че неговата чувствителност да е равна или по-добра от е.д.н. на източника на сигнала. Например при електродинамичните микрофони е.д.н. е 0,3–2 mV, при фотоелементите 5–15 mV, при електромагнитните звукосниматели е 80–150 mV, при кристалните звукосниматели е 100–500 mV, а при електродинамичните е 0,5–5 mV.

Собствен шум. При идеалните усилватели, ако $U_{\text{вх}} = 0$, то и $U_{\text{изх}} = 0$. Реалните усилватели обаче притежават собствен шум, така че когато $U_{\text{вх}} = 0$, изходното напрежение не е нула, а има някаква малка стойност $U_{\text{изх ш}} = 0$. Причините за това са собственият шум на транзисторите (вж. част I, точка 10.3), собственият шум на резисторите, лоша филтрация на мрежовото напрежение, недобро екраниране на входните вериги и т.н. Нека подчертаем, че *шумът на НЧУ се поражда главно от първите стъпала*, тъй като техните шумове се усилват от останалите стъпала.

Нивото на шумовете на един НЧУ се оценява количествено с коефициента на собствения шум $L_{\text{ш}}$, който е

$$L_{\text{ш}} = \frac{U_{\text{изх ш}}}{U_{\text{изх ном}}} \quad \text{или} \quad L_{\text{ш}}(\text{dB}) = 20 \lg \frac{U_{\text{изх ш}}}{U_{\text{изх ном}}}. \qquad (1.25)$$

Очевидно при малошумящите усилватели величината $U_{\text{изх ш}}$ трябва да е колкото е възможно по-малка спрямо $U_{\text{изх ном}}$, т.е. коефициентът $L_{\text{ш}}$ трябва да има възможно по-малка стойност. (При идеалния усилвател $L_{\text{ш}} = 0$, а при реалните $L_{\text{ш}} = 10^{-2} \div 10^{-5}$.) Във връзка с това нека припомним, че числата, по-малки от единица, имат отрицателни логаритми.

ЛИЧНА БИБЛИОТЕКА Тодор Недялков

Пример 1.3. Да се намери коефициентът на собствения шум на един НЧУ, ако $U_{изх\,ш} = 10$ mV, а $U_{изх\,ном} = 10$ V.

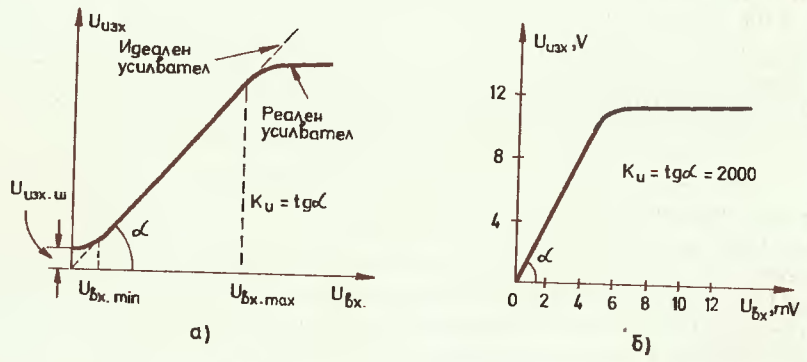
Заместваме във формула 1.25 и получаваме

$$L_ш(\text{dB}) = 20\lg\frac{U_{изх\,ш}}{U_{изх\,ном}} = 20\lg\frac{10.10^{-3}}{10} = 20\lg\frac{1}{1000} =$$
$$= 20(\lg 1 - \lg 1000) = 20(0-3) = -60 \text{ dB}.$$

Обикновените НЧУ имат $L_ш = -(50 \div 60)$ dB, а при специалните усилватели неговата стойност може да достигне до –80 dB.

Амплитудна характеристика. Тя се нарича още предавателна характеристика и изразява графично зависимостта на изходното от входното напрежение на усилвателя при дадена честота (фиг. 1.21*а*). При идеалния усилвател тази характеристика е права линия, минаваща през началото на координатната система (именно оттук е дошло името линейни усилватели).

Амплитудната характеристика на реалните усилватели не е права линия (вж. напр. фиг. 2.27*в*) и това обуславя нелинейните изкривявания. При добрите усилватели амплитудната характеристика има сравнително праволинеен участък, разположен между $U_{вх\,min}$ и $U_{вх\,max}$ (фиг. 1.21*а*), като наклонът на този участък съответствува на коефициента на усилване на усилвателя при



Фиг. 1.21

дадената честота. Обръщаме внимание, че характеристиката не минава през началото на координатната система поради наличие на собствен шум на усилвателя. При относително високи входни напрежения характеристиката се закривява, което се дължи на *насищането на транзисторите* (вж. т. 2.8).

Динамичен обхват. Този параметър характеризира възможностите на НЧУ да усилва както малки, така и относително големи сигнали (напр., когато оркестърът свири пианисимо и фортисимо). Динамичният обхват D се дефинира с отношението

$$D = \frac{U_{вх\,max}}{U_{вх\,min}} \quad \text{или} \quad D(\text{dB}) = 20\lg\frac{U_{вх\,max}}{U_{вх\,min}}, \qquad (1.26)$$

като $U_{вх\,min}$ и $U_{вх\,max}$ са онези входни напрежения, между които амплитудната характеристика е линейна (фиг. 1.21*а*). Очевидно добрият НЧУ трябва да има възможно по-голям динамичен обхват, за да може да възпроизвежда както най-тихите, така и най-силните звуци. Това се постига, от една страна, с увеличаване на изходната мощност, а от друга — с намаляване нивото на собствения шум. Съвременните НЧУ имат динамичен обхват 40–80 dB.

На фиг. 1.21*б* е показана амплитудната (предавателната) характеристика на един реален усилвател с коефициент на усилване $K_u = 2000$ и максимално изходно напрежение $U_{изх} = 10$ V. Тъй като на практика $U_{изх\,ш}$ е от порядъка на mV, характеристиката практически минава през началото на координатната система. От фигурата се вижда, че когато входното напрежение е в границите от 0 до около 5 mV, коефициентът на усилване е постоянен и е равен на 2000, а при входни сигнали над 5 mV изходното напрежение *повече не нараства*. Причината за това, както вече се спомена, е насищането на транзисторите.

Коефициент на полезно действие (КПД). Различаваме пълен КПД на целия усилвател и КПД на едно отделно стъпало.

Пълният КПД на усилвателя (нарича се още промишлен КПД) показва каква част от цялата консумирана от токоизточника мощност се превръща в полезна изходна мощност:

$$\eta = \frac{P_{изх\,ном}}{P_{захр}}. \qquad (1.27)$$

Съвременните НЧУ имат $\eta = 40$–60 %, като при транзисторните (при равни други условия) той е по-голям, отколкото при ламповите поради липса на отоплителни вериги.

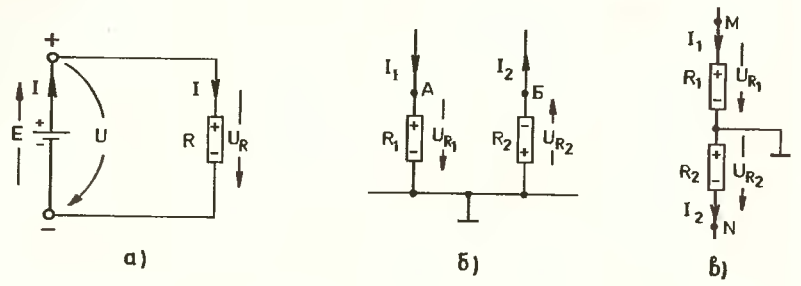
КПД на едно усилвателно стъпало характеризира работата на неговата колекторна верига и се обуславя главно от режима на работа (класа́ на усилване) на стъпалото. По принцип КПД е голям тогава, *когато постоянната съставка в тази верига е възможно по-малка спрямо полезния сигнал*. Този въпрос е особено важен при крайните стъпала, където мощностите са значителни.

1.14. ОСНОВНИ СХЕМОТЕХНИЧЕСКИ ПРАВИЛА

Опитът показва, че анализирането на електронните схеми може да бъде улеснено, ако се използват определени правила. Някои от тях са елементарни, а други имат *условен характер*, но независимо от това тяхното използване води до пълно усвояване на електрическите явления.

1. Напрежението и токът не са вектори, обаче те са алгебрични величини (т.е. имат знак) и когато са съпосочни, се сумират, а когато са противопосочни се изваждат. Затова при тях е целесъобразно да се въведе условното понятие "посока".

2. При източниците на постоянно напрежение (а също и при генераторите на синусоидално напрежение) се приема, че е.д.н. E има посока вътре в токоизточника от отрицателния към положителния полюс,като същата посока има и токът I (фиг. 1.22*а*).



Фиг. 1.22

3. При чертане на електронните схеми вътрешното съпротивление на токоизточниците и генераторите понякога не се изобразява, обаче трябва да се помни, че съществува.

4. Приема се, че положителният полюс на всеки токоизточник и генератор има по-висок потенциал от този на отрицателния.

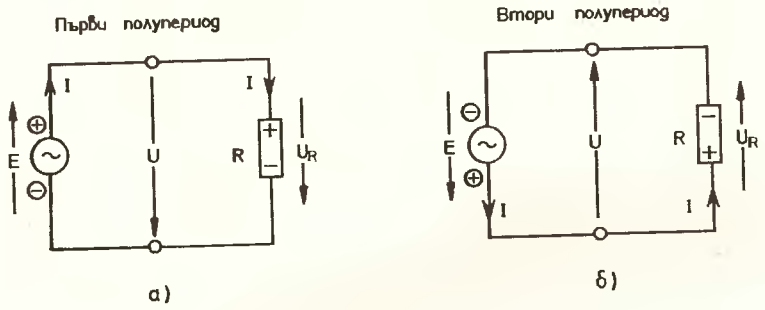
5. Приема се, че напрежението между две точки от дадена схема има посока от по-високия към по-ниския потенциал. В такъв случай напрежението в изхода на един токоизточник има посока от положителната към отрицателната клема (фиг. 1.22*а*). При това приемане вътре в токоизточника напрежението и токът се явяват противопосочни, т.е. мощността $P = UI$, произвеждана от всеки токоизточник и генератор, се приема за отрицателна.

6. Токът през едно активно съпротивление тече от точка с по-висок потенциал към точка с по-нисък потенциал. При това положение токът I и напрежителният пад U_R са съпосочни (фиг. 1.22*а*), а мощността, отделена в съпротивлението, е положителна величина. По такъв начин е в сила правилото, че в една затворена система генератор—товар сумата от мощностите е нула (т.е. $P_г + P_т = 0$), което е всъщност законът за запазване на енергията.

7. Приема се, че в дадена схема *общият проводник (шасито) има нулев потенциал и спрямо него се определят потенциалите на всички останали точки.* При това положение точката A ще има положителен потенциал, а точката $Б$ — отрицателен (фиг. 1.22*б*).

Също така на фиг. 1.22*в* точката M ще има положителен потенциал, а точката N — отрицателен.

8. При генераторите на синусоидално напрежение се приема, че през единият полупериод токът тече в дадена посока, а през другия — в обратна, като токът винаги "излиза" от положителната клема. (На фиг. 1.23 полярността на клемите е означена в малки кръгчета.) При това напрежението U винаги има посока от положителната към отрицателната клема на генератора.

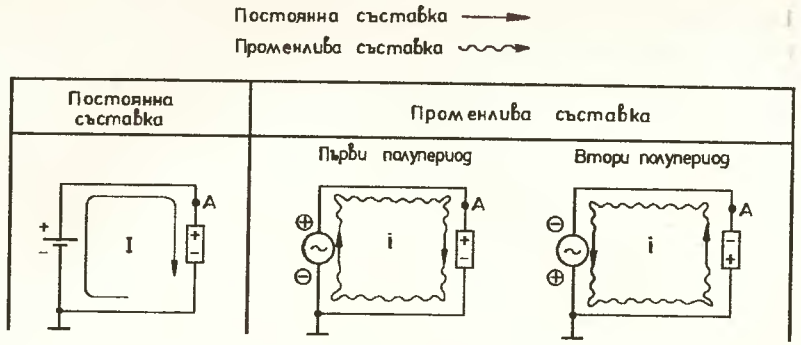


Фиг. 1.23

9. В редица вериги на усилвателите действуват едновременно постоянни и променливи напрежения. В резултат на това в тях тече едновременно постоянен и променлив ток или, както се казва още, *постоянна и променлива съставки.* Разграничаването на тези две съставки *е абсолютно необходимо* за правилното разбиране действието на електронните схеми. Във връзка с това при обясняване действието на някои схеми постоянният ток ще се отбелязва с обикновена линия, а синусоидалният ток ще се отбелязва с вълнообразна линия (фиг. 1.24).

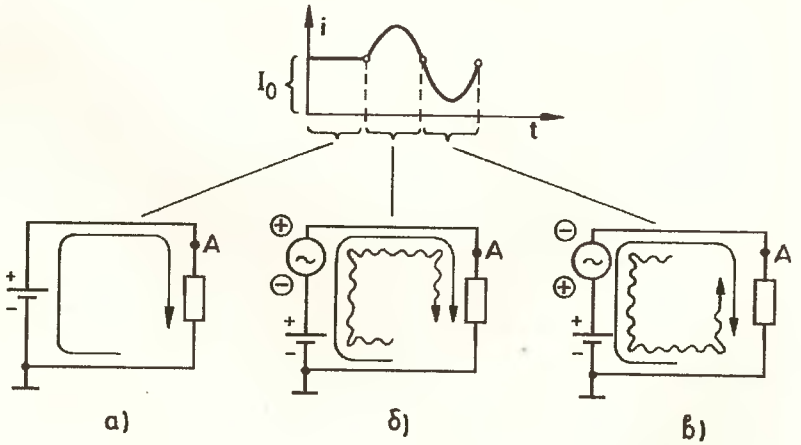
10. Постоянните токове (постоянните съставки) в дадена схема се пораждат от захранващия източник. Те *не се променят във времето и обуславят постояннотоковия режим на схемата.* Например на фиг. 1.24 — ляво, точката A има положителен потенциал и той не се променя във времето.

11. Променливите напрежения и токове (променливите съставки) в дадена схема се пораждат от генератора, включен на входа(а също и от изходните вериги на транзисторите — вж. т. 2.3), а именно те са "носителят" на информацията. Както вече се спомена,при изследването на електронните схеми ще си служим с генератори на синусоидални сигнали, през които през единия полупериод токът тече в една посока, а през другия полупериод — в друга. При това положение потенциалът на точката A (фиг. 1.24 — дясно) през единия полупериод е положителен, а през другия е отрицателен.



Фиг. 1.24

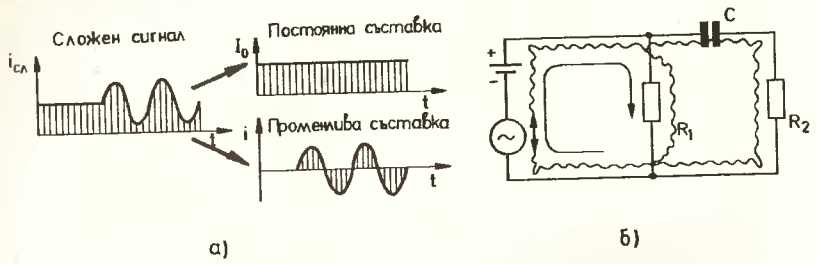
12. В много от веригите на електронните схеми протичат едновременно постоянна и променлива съставка. Например на фиг. 1.25*а* във веригата протича само постоянен ток и напрежението в точка A има положителна стойност. На фиг. 1.25*б* постоянната и променливата съставка са *синфазни*, при което токът



Фиг. 1.25

във веригата нараства и това води до увеличаване на положителното напрежение в точка A. През другия полупериод постоянната и променливата съставки са *противофазни*, при което токът във веригата намалява (фиг. 1.25*в*), от което намалява и големината на положителното напрежение в точката A. (Тук за простота напрежението на постояннотоковия източник е избрано по-голямо от амплитудната стойност на е.д.н. на генератора.)

13. Когато в една верига едновременно действуват постояннотоков и променливотоков източник, токът във веригата е сложен, тъй като съдържа постоянна и променлива съставка (фиг. 1.26*а*), като носител на информацията е променливата съставка. Тези две съставки може да бъдат разделени с помощта на кондензатор. Например на фиг. 1.26*б* през резистора R_1 преминава сло-



Фиг. 1.26

жен сигнал, а през R_2 само променливата съставка. Във връзка с това напомняме, че кондензаторът не пропуска постоянната съставка, а за променливата съставка съпротивлението му се дава с известната формула

$$X_C = \frac{1}{\omega C} = \frac{1}{2\pi f C}. \qquad (1.28)$$

Пример 1.4. Да се намери капацитивното съпротивление на един кондензатор, ако $C = 50\ \mu\text{F}$, а $f = 1$ kHz.

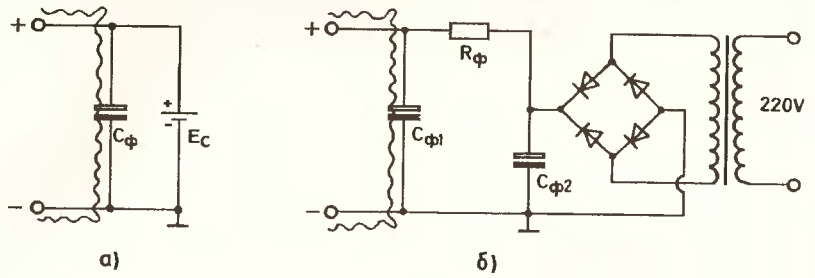
Заместваме в горната формула

$$X_C = \frac{1}{2\pi f C} = \frac{1}{2\pi.1.10^3.50.10^{-6}} = 3,2\ \Omega.$$

Същият кондензатор при честота $f = 10$ kHz ще има съпротивление $X_C = 0,32\ \Omega$.

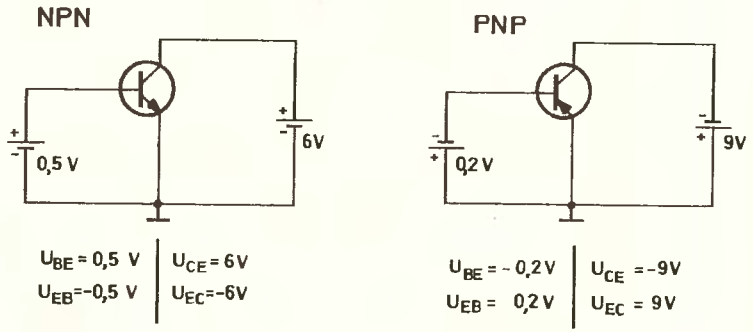
14. Обръщаме внимание, че на фиг. 1.26*б* в двата края на променливотоковия генератор липсват знаците "+" и "–", обаче е начертана двупосочна стрелка за двете посоки на променливата съставка. В такива случаи читателят трябва да помни, че през единия полупериод променливата съставка тече в една посока, а през другия полупериод — в друга.

15. По отношение на променливата съставка "плюсът" и "минусът" на всяка схема практически са свързани накъсо. Това е така, понеже *всички захранващи батерии и токоизправители са шунтирани с кондензатори с достатъчно голям капацитет* (фиг. 1.27). Благодарение на тази особеност в еквивалентните схеми по променлив ток захранващите източници не се чертаят, а "плюсът" и "минусът" са свързани накъсо.



Фиг. 1.27

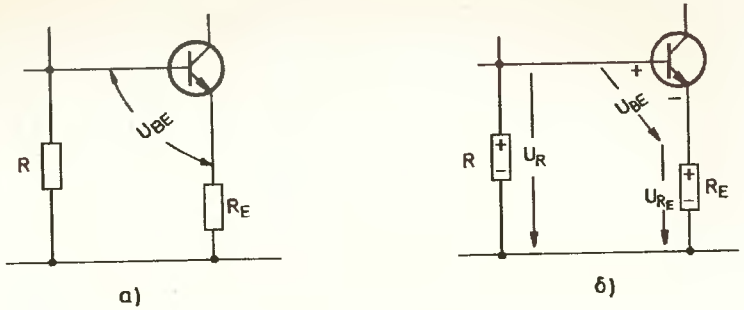
16. При означаване на напреженията, действуващи върху преходите на транзистора, *редът на индексите има значение.* Ще приемем, че ако редът на индексите съответствува на реалната посока на постоянната съставка вътре в транзистора, тогава напрежението е положително (фиг. 1.28). В противен случай то е отрицателно.



Фиг. 1.28

17. Когато се интересуваме само от големината на напрежението между две точки, ще си служим с *двупосочна стрелка* (фиг. 1.29*а*). Ако обаче е важна и неговата посока, ще си служим с *еднопосочна стрелка*, насочена от точката с по-висок към точката с по-нисък потенциал (фиг. 1.29*б*).

Изброените схемотехнически правила имат методически характер, т.е. при формулирането и използването им няма пълно единодушие между отделните автори. Нашият преподавателски опит обаче е показал, че за учебниците подобни правила са необходими, тъй като чрез тях по-лесно се преодоляват редица трудности при изучаване на електротехническите явления.



Фиг. 1.29

Тъй като сме в края на първа глава, (т.е. преди да сме навлезли по-дълбоко в материала), авторът си позволява да повтори, че материалът от нея обезателно трябва да се усвои перфектно и чак тогава да преминем по-нататък. А колко пъти трябва да се прочете даден материал — това зависи от нивото и възможностите на читателя.

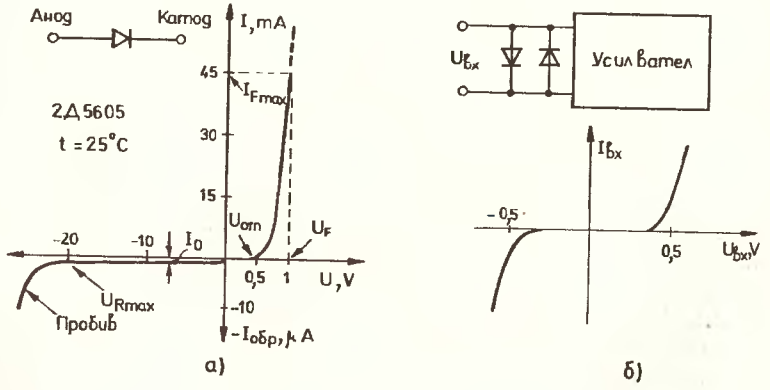
2

РАБОТА НА ДИОДИТЕ И ТРАНЗИСТОРИТЕ В УСИЛВАТЕЛНИТЕ СХЕМИ

2.1. НЯКОИ ОСОБЕНОСТИ НА ПОЛУПРОВОДНИКОВИТЕ ДИОДИ

В усилвателните устройства и интегралните схеми се използват предимно маломощни силициеви диоди и в редки случаи — средномощни. Както е известно, основното свойство на диодите е *еднопосочната им проводимост*. Тя се изразява в това, че в посока анод-катод (т.нар. права посока) съпротивлението на диода по принцип е малко, а в посока катод-анод (т.нар. обратна посока) то е голямо. Тъй като полупроводниковият диод е едно *нелинейно съпротивление*, неговите особености най-добре се виждат от волт-амперната му характеристика.

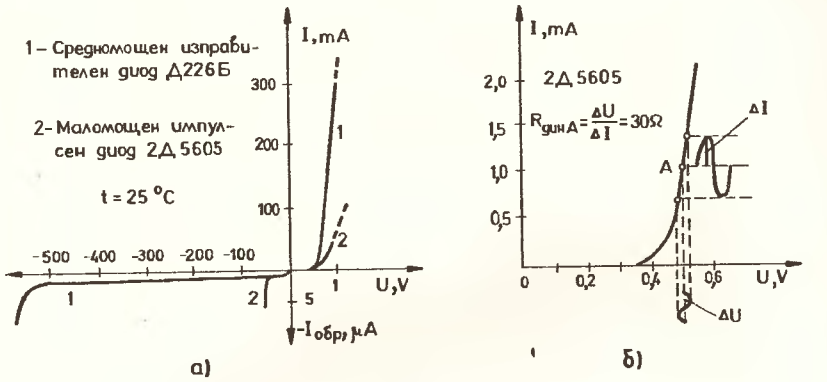
1. Напрежение на отпушване. На фиг. 2.1*а* е показана волт-амперната характеристика на българския маломощен силициев диод 2Д5605, който има следните параметри: максимално обратно напрежение $U_{R\,\max} = 20$ V, максимален ток в права посока $I_{F\,\max} = 45$ mA, обратен ток (при $t = 25°$ C) $I_R = I_0 = 1\ \mu$A.



Фиг. 2.1

От волт-амперната характеристика се вижда, че в права посока до напрежение около 0,4 V (т.нар. напрежение на отпушване $U_{отп}$) ток през силициевите диоди *практически не тече*. Тази особеност се използва за защита на входовете на някои усилватели. На фиг. 2.1*б* е показано такова включване на диодите, а също и

резултатната им входна характеристика. Виждаме, че при напрежение между $-0,4$ и $+0,4$ V диодите са запушени и практически не влияят на входа на усилвателя. При входни напрежения, по-големи от $\pm 0,4$ V, диодите се отпушват и шунтират входа, в резултат на което значителни напрежения не могат да се подадат към усилвателя.



Фиг. 2.2

2. Прагово напрежение. При увеличаване на напрежението над 0,4 V (фиг. 2.1*а*) токът през диода нараства отначало бавно, а след това бързо, като при напрежение U_F (или $U_{праг}$), наречено прагово, диодът е вече напълно отпушен. Нека напомним, че по дефиниция U_F е онова напрежение, което трябва да се приложи към диода в права посока, за да протече през него максимално допустимият ток $I_{F\,\max}$. И понеже токът през диода не трябва да е по-голям от $I_{F\,\max}$, над него характеристиката на фиг. 2.1*а* е начертана с прекъсната линия.

3. Различия между маломощни и средномощни диоди. На фиг. 2.2*а* са показани волт-амперните характеристики на един маломощен и един средномощен изправителен диод. Вижда се, че те се различават главно по пробивното си напрежение и по максимално допустимия си ток в права посока. Освен това изправителният диод има по-стръмна характеристика в права посока (което означава, че омическото съпротивление на N областта му е по-малко, а площта на прехода му е по-голяма), като и двата диода започват да се отпушват при напрежение около 0,4 V. Тъй като първият диод има $I_{F\,\max} = 300$ mA, а вторият — $I_{F\,\max} = 45$ mA, от характеристиките може да се отчете, че в права посока напрежението върху единия и другия диод не може да е по-голямо от около $0,7 \div 1$ V.

4. Динамично съпротивление в права посока. Тъй като полупроводниковите диоди са нелинейни елементи, съпротивлението им за променлив ток в *дадена точка* е различно от това за постоянен ток. Например в работната точка A, определена от постоянното напрежение $U = 0,5$ V и постоянния ток $I = 1$ mA (фиг. 2.2*б*), постояннотоковото съпротивление на диода 2Д5605 в права посока е $R = \dfrac{U}{I} = \dfrac{0,5}{1.10^{-3}} = 500\ \Omega$, а променливотоковото (динамичното, диференциалното) му съпротивление в същата точка е $R_{\text{дин}} = \dfrac{\Delta U}{\Delta I} = \dfrac{0,015}{0,5.10^{-3}} = 30\ \Omega$. Както е известно, ако постоянният ток през диода в права посока е I, променливотоковото му съпротивление се намира по формулата

$$R_{\text{дин}} = \frac{\Delta U}{\Delta I} = \frac{\varphi_{\text{т}}}{I} = \frac{0,026}{I}, \qquad (2.1)$$

където $\varphi_{\text{т}}$ е температурният потенциал (вж. част I, т. 2.1).

От тази формула следва, че *колкото постоянният ток през диода е по-голям, толкова променливотоковото му съпротивление е по-малко.* Формула (2.1) е в сила изобщо за всеки PN преход, поляризиран в права посока. Затова тя може да се използва за определяне променливотоковото съпротивление на емитерния преход в биполярните транзистори.

Пример 2.1. Да се намери променливотоковото съпротивление на един диод в права посока, ако през него протича постоянен ток $I = 1$ mA.

Заместваме в (2.1) и получаваме

$$R_{\text{дин}} = \frac{0,026}{I} = \frac{0,026}{1.10^{-3}} = 26\ \Omega.$$

Ако постоянният ток през диода е 1 μA, променливотоковото му съпротивление ще бъде 26 kΩ, а при ток 5 mA то ще е 4,2 Ω. Нека добавим, че формула (2.1) се отнася за *идеален диод*, т.е. тя не отчита влиянието на омическото съпротивление $r_{\text{б}}$ на диодите (вж. част I, т. 3.3). При средномощните диоди това съпротивление може да има големина $1 \div 10\ \Omega$, а при маломощните може да достигне $50 \div 150\ \Omega$, като силно зависи от технологията на производство. Ето защо, когато (2.1) се използва при относително малки токове в права посока, влиянието на $r_{\text{б}}$ може да се пренебрегне. Когато обаче токът през диода е над 10–20 mA, съпротивлението $r_{\text{б}}$ не бива да се пренебрегва и трябва да се добавя към резултата, получен по формула (2.1). Например при ток в права посока $I = 300$ mA диодът Д226Б (фиг. 2.2*а*) има $R_{\text{дин}} \approx 1\ \Omega$, докато от (2.1) се получава $0,088\ \Omega$.

В дадена работна точка *променливотоковото съпротивление е значително по-малко от това за постоянен ток.* Например в работната точка A ($U = 0,5$ V, $I = 1$ mA) променливотоковото съпротивление на диода 2Д5605 (фиг. 2.2*б*) е

$$R_{\text{дин}} = \frac{\Delta U}{\Delta I} = \frac{0,010}{0,3.10^{-3}} = 33\ \Omega,$$

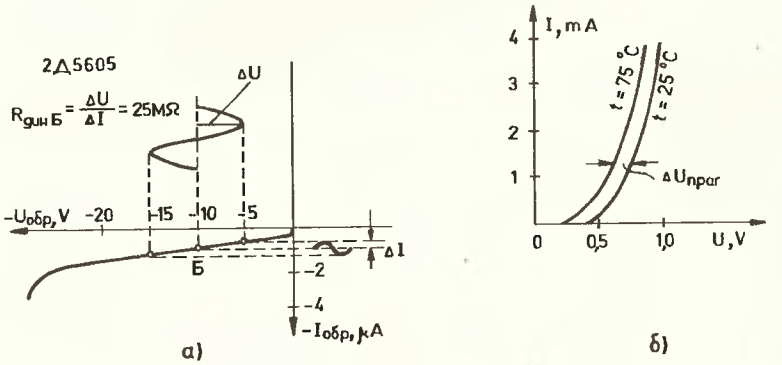
а стойността на постояннотоковото съпротивление в същата работна точка е

$$R = \frac{U}{I} = \frac{0,5}{1.10^{-3}} = 500\ \Omega.$$

Както ще видим по-нататък, тази особеност на диодите се използва в редица електронни схеми.

5. Динамично съпротивление в обратна посока. При включване в обратна посока както постояннотоковото, така и променливотоковото съпротивление на диода са много големи. Например в работната точка $Б$ ($U_{\text{обр}} = 10$ V, $I_{\text{обр}} = 1\ \mu$A) постояннотоковото съпротивление на диода 2Д5605 (фиг. 2.3*а*) е

$$R = \frac{U}{I} = \frac{10}{1.10^{-6}} = 10\ \text{M}\Omega,$$



Фиг. 2.3

а стойността на променливотоковото съпротивление в същата точка е

$$R_{\text{дин}} = \frac{\Delta U}{\Delta I} = \frac{5}{0,2.10^{-6}} = 25\ \text{M}\Omega.$$

Голямата стойност на променливотоковото съпротивление в обратна посока е важна особеност не само на диодите, но и на всеки обратно поляризиран PN преход. Както ще се види по-нататък, тази особеност се отнася напр. за колекторния преход на биполярния транзистор, благодарение на което усиленият променлив изходен сигнал не попада обратно на входа на транзистора.

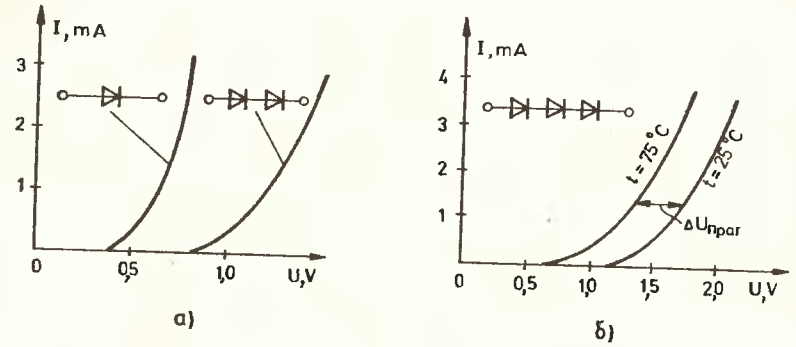
6. Влияние на температурата върху волт-амперната характеристика на диодите. При повишаване на температурата правият клон на характеристиката на диодите се отмества наляво (фиг. 2.3*б*). В количествено отношение това се характеризира с т.нар. *температурен коефициент на отместване на праговото напрежение* ($TKU_{праг}$), който при всички силициеви диоди е равен средно на $\varepsilon = 2$ mV/° C (вж. част I, т. 3.5).

Следователно за отместване на характеристиката спрямо положението ѝ при $t = 25°$ C може да се напише

$$\Delta U_{праг} = -\varepsilon.\Delta t = -2.10^{-3}(t - 25). \qquad (2.2)$$

Знакът минус се поставя, защото *при увеличаване на температурата праговото напрежение намалява.* От (2.2) следва, че при нагряване на диода например от 25° C до 35° C правият клон на характеристиката ще се отмести наляво с 20 mV, а при нагряване от 25° C до 100° C тя ще се отмести със 100 mV. Както ще видим по-нататък, тази особеност на диодите се използва за *температурна стабилизация* в някои електронни схеми.

7. Последователно свързване на диоди. При последователно съпосочно свързване на няколко еднакви силициеви диоди резултатното отпушващо $U_{отп}$ и прагово $U_{праг}$ напрежение съответно нарастват. Например при два диода ток в права посока практически започва да тече при напрежение около 0,8 V, а пълното отпушване на диодите става при около 1,4 V (фиг. 2.4*а*). При три последователно свързани диода тези напрежения са съответ-



Фиг. 2.4

но 1,2 V и 2,1 V и т.н. Трябва веднага да се каже, че при последователно съпосочно свързване на диодите *тяхното резултатно променливотоково съпротивление се явява сума от променливотоковите съпротивления на отделните диоди.* (Сравни наклона на двете характеристики от фиг. 2.4*а*.) По тази причина няколко последователно свързани диода в никакъв случай *не могат да*

заместят един стабилитрон, чиято характеристика, както е известно, е твърде стръмна.

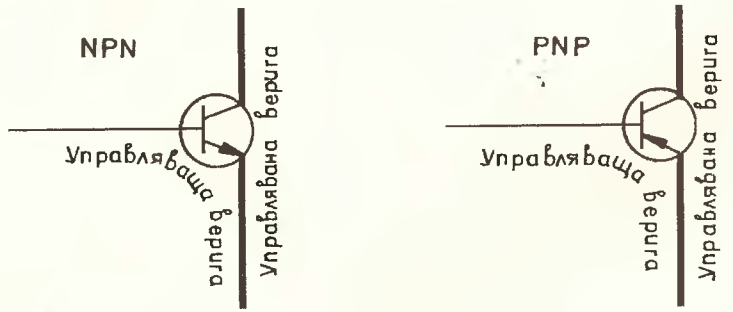
При последователното свързаните диоди резултатният коефициент на отместване на характеристиката ще бъде съответно поголям. Например при два диода този коефициент ще е $\varepsilon_{рез} = 2.\varepsilon = 2.2 = 4$ mV/° C, при три диода ще е $\varepsilon_{рез} = 3.\varepsilon = 3.2 = 6$ mV/° C и т.н. Оттук например може да се изчисли, че ако има три последователно свързани диода (фиг. 2.4*б*), при нагряване от 25 до 75° C тяхната резултатна характеристика ще се отмести наляво с 300 mV.

2.2. НЯКОИ ОСОБЕНОСТИ НА БИПОЛЯРНИТЕ ТРАНЗИСТОРИ

Свойствата на дискретните (единични, неинтегрални) биполярни транзистори бяха разгледани подробно в част I на настоящата книга. Затова в тази точка накратко ще се спрем само на някои техни особености, свързани с използването им в линейните усилватели.

1. Основно свойство на транзистора. Биполярният транзистор е усилвателен прибор, който при подходящ постояннотоков режим *може да усилва по мощност* електрически сигнали. Това основно свойство се проявява при три основни схеми на включване: общ емитер (ОЕ), обща база (ОБ) и общ колектор (ОК). Тези основни схеми имат различни свойства, поради което и трите се използват в практиката.

2. Управляваща и управлявана верига. Независимо от схемата на включване (ОЕ, ОБ, ОК) *управляващата верига на биполярния транзистор е преходът база—емитер, а управляваната*

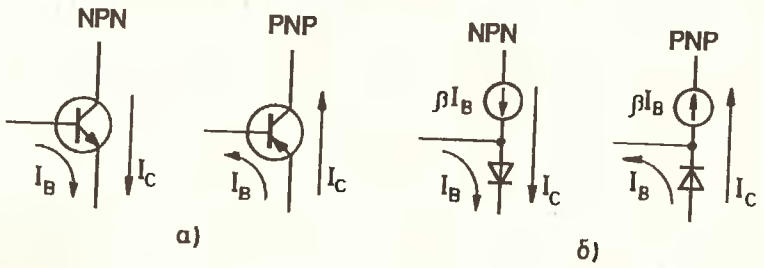


Фиг. 2.5

верига е колектор—емитер. (На фиг. 2.5 веригата, по която тече големият изходен ток, е начертана с дебела линия.)

3. Постояннотоков режим. При линейно усилване постояннотоковият режим на биполярния транзистор (независимо от схемата на свързване — ОЕ, ОБ, ОК) се характеризира с това, че *емитерният преход трябва да бъде поляризиран в права посока, а колекторният — в обратна.* Това изискване може да се формулира и така: на транзистора трябва да се осигури такова захранване, че постоянните токове през него (независимо от схемата на свързване — ОЕ, ОБ, ОК) да имат посоките, показани на фиг. 2.6*а*. Това може лесно да се запомни, ако се вземе под внимание, че стрелките на двата тока съвпадат със стрелката на емитера.

4. Входна характеристика. На фиг. 2.6*б* е показан опростен модел на биполярен транзистор, като усилвателните свойства са изразени чрез *зависим генератор на ток* с големина βI_B. Виждаме, че управляващата верига на транзистора (емитерният преход)

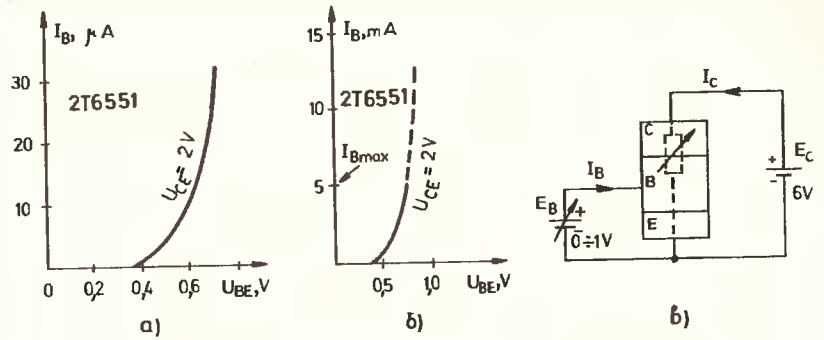


Фиг. 2.6

по същество представлява един диод, т.е. *тя е едно нелинейно съпротивление.* Затова, когато трябва да се намери I_B при зададено U_{BE}, използва се не формула, а входната характеристика на транзистора. При схема ОЕ тя изразява зависимостта на базовия ток от напрежението база—емитер. От нейния ход (фиг. 2.7*а*) могат да се направят следните заключения:

а. При всички силициеви транзистори базов ток започва да тече при напрежение около 0,4 V. Отначало входната характеристика е закривена, след което става стръмна и приблизително линейна. Наклонът на горната част на характеристиката зависи от производствената технология, т.е. при различните транзистори този наклон е различен.

б. При напрежение над 0,6–0,8 V базовият ток *рязко нараства.* Това води до рязко нарастване и на колекторния ток, което при определени условия (напр. липса на ограничително съпротивление в колекторната верига) може да повреди транзистора. Например за българския силициев NPN маломощен транзистор 2Т6551 експериментите показват, че при $U_{BE} = 0,5$ V базовият ток е $I_B = 10$ μA, при 0,6 V той е 600 μA, а при 0,7 V той нараства на 13 mA (фиг. 2.7*б*). За този транзистор заводът производител препоръчва $I_{B\,max} = 5$ mA (в импулсен режим!), затова горната част на входната характеристика на фиг. 2.7*б* е начертана



Фиг. 2.7

с прекъсната линия. От тази характеристика следва, че *между емитера и базата на този транзистор не бива да се подава напрежение, по-голямо от около* 0,7 *V*, тъй като базовият ток ще стане по-голям от допустимия и транзисторът може да излезе от строя. (В импулсен режим напрежението U_{BE} и токът I_B могат да бъдат и по-големи.)

в. По време на работа входното напрежение при силициевите маломощни транзистори *обикновено не надвишава* 0,6–0,7 V, а при мощните $0,9 \div 1,5$ V. Следователно входната верига на мощните транзистори се различава от тази на маломощните не толкова по допустимите входни напрежения, колкото по допустимите базови токове. Например мощният съветски силициев NPN транзистор КТ902А има максимално допустим базов ток $I_{B\,max} = 100$ mA, на което отговаря $U_{BE\,max} = 1,1$ V.

5. Усилвателни свойства. Усилвателните свойства на биполярния транзистор могат накратко да се обяснят така: *входният базов ток силно влияе върху съпротивлението на обратно поляризирания колекторен преход, което поражда съответни изменения на колекторния ток* (фиг. 2.7*в*). Влиянието е такова, че в активната област зависимостта между колекторния и базовия ток е практически линейна в широки граници и се изразява с известната формула

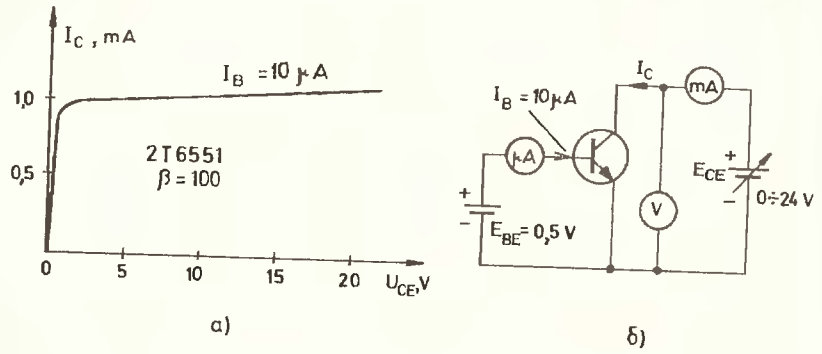
$$I_C = \beta I_B = h_{11e} I_B. \qquad (2.3)$$

В действителност това равенство е приблизително, понеже тук е пренебрегната неуправляемата компонента на колекторния ток.

При маломощните силициеви транзистори обаче (вж. част I, т. 4.6) тя е твърде малка — напр. $0,1 \div 5$ μA.

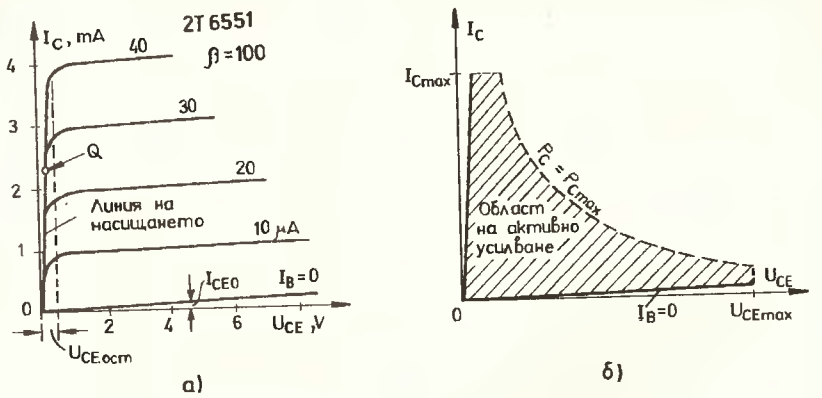
Обръщаме специално внимание върху факта, че при даден транзистор коефициентът β може да се приема за константа само ако колекторният ток не е прекомерно малък (напр. $I_C > 20 \div 100\ \mu A$) и ако колекторното напрежение не е твърде ниско (напр. $U_{CE} > 0,4 \div 0,8$ V). Това е така, понеже при малки колекторни токове (т.нар. микрорежим) и при ниски колекторни напрежения коефициентът β силно намалява (вж. част I, т. 11.6 и 11.8).

6. Изходни характеристики. Изходната верига на биполярния транзистор *е също нелинейна*, т.е. при $I_B = \text{const}$ зависимостта между I_C и U_{CE} е нелинейна. Това се вижда добре на фиг. 2.8*а*, където е начертана изходна характеристика на един конкретен транзистор при *неизменен базов ток*. На фиг. 2.8*б* е дадена и схемата, чрез която тя може да бъде снета. Обръщаме специално внимание върху хода на тази характеристика, като при малки колекторни напрежения (напр. до $0,4 \div 0,8$ V) колекторният ток силно зависи от колекторното напрежение. При увеличаване на напрежението над тази граница колекторният ток остава почти неизменен. Следователно *при фиксиран базов ток колекторният ток на всеки биполярен транзистор* (при $U_{CE} > 0,1 \div 0,8$ V) *почти не зависи от колекторното напрежение*. Това е много важно за практиката, понеже някои любители на електрониката погрешно мислят, че като се увеличи колекторното напрежение, ще се увеличи и колекторният ток, като забравят, че *транзисторът се управлява не от изхода, а от входа*. Във връзка с това нека напомним, че биполярният транзистор е "еднопосочен" прибор, т.е. изходният сигнал практически не влияе върху входа и това се дължи на факта, че обратно поляризираният колекторен преход има много голямо променливотоково съпротивление (вж. фиг. 2.3*а*).



Фиг. 2.8

Формулата, чрез която се изразява зависимостта на колекторния ток от колекторното напрежение (при даден базов ток), е неудобна за практически изчисления. Затова си служим със *статичните изходни характеристики* на биполярния транзистор. От техния ход (фиг. 2.9*а*) се вижда, че при големи базови токове



Фиг. 2.9

закривяването на изходните характеристики настъпва при по-големи колекторни напрежения. Това напрежение на закривяване на характеристиките се нарича *напрежение на насищане* и както е известно (вж. т. 2.8), се бележи с $U_{CE\,ост}$ или $U_{CE\,sat}$. Този параметър е особено важен при работа на транзистора в импулсен режим, като повтаряме, че неговата точна стойност зависи от съответния базов ток, като най-често $U_{CE\,sat} = 0,1 \div 0,8$ V. В усилвателната техника за тази величина понякога се използва терминът *остатъчно колекторно напрежение* $U_{CE\,ост}$, с който се означава онова най-малко колекторно напрежение, *надясно от което изходните характеристики са линейни*. Очевидно този параметър също зависи от съответния базов ток, като при по-голям базов ток той нараства. При маломощни усилвателни стъпала обикновено се приема, че $U_{CE\,ост} = 0,5 \div 1$ V (фиг. 2.9*а*). Така се осигурява определен запас с оглед работната точка да не попадне в нелинейния участък от изходните характеристики.

7. Област на активно усилване. От изходните характеристики на биполярния транзистор могат да се направят следните заключения:

а. При колекторни напрежения, по-малки от $U_{CE\,ост}$, биполярният транзистор не е управляем прибор, защото в този случай различните базови характеристики *практически се сливат в една линия*, която се нарича *линия на насищането*. На тази линия транзисторът вече не е усилвателен прибор. И наистина за точката Q от фиг. 2.9*а* не може да се каже на какъв базов ток съответству-

ва: на 30 или 40 μA. От това следва важният извод, че *в линеен усилвателен режим колекторното напрежение нито за момент не трябва да е по-малко от* $U_{CE\,\text{ост}}$, тъй като в противен случай ще настъпи ограничаване на сигнала отдолу, т.е. ще се породят големи изкривявания (вж. т. 2.8).

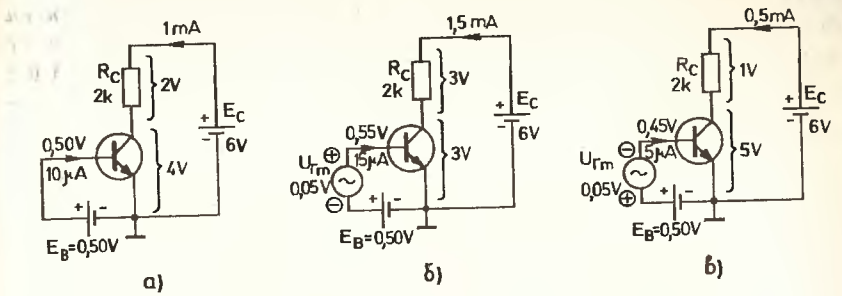
б. При колекторни напрежения, по-големи от $U_{CE\,\text{ост}}$, транзисторът се намира в *областта на активно усилване* (т.нар. активна област). Тази област се ограничава от линията на насищането, от правите $I_B = 0$, $U_{CE} = U_{CE\,\max}$, $I_C = I_{C\,\max}$ и от хиперболата $P = U_C I_C = P_{C\,\max}$ (фиг. 2.9*б*). От физическа гледна точка само в тази област емитерният преход е отпушен в права посока, а колекторният — в обратна посока. Излизането на работната точка извън тази област не се препоръчва, понеже това може да доведе до повреда на транзистора.

в. В активната област колекторният ток на биполярния транзистор *почти не се влияе от колекторното напрежение, обаче силно зависи от базовия ток* (фиг. 2.9*а*). Тази особеност е твърде важна, тъй като потвърждава, че транзисторът наистина се управлява не от изходното напрежение, а от входния ток. Или казано по друг начин, ако желаем да увеличим колекторния ток на един транзистор (в активната област!), това може да стане не чрез увеличаване на колекторното напрежение, а само чрез увеличаване на базовия ток.

2.3. ФИЗИЧЕСКО ОБЯСНЕНИЕ НА УСИЛВАТЕЛНИТЕ СВОЙСТВА НА ТРАНЗИСТОРИТЕ

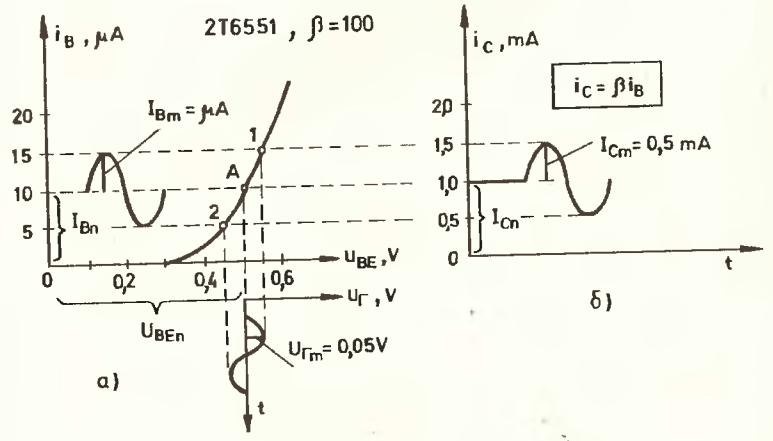
Както вече се спомена, усилвателните свойства на биполярния транзистор се дължат на това, че с относително *маломощен сигнал*, действуващ в емитерния преход, може да се изменя съпротивлението на обратно поляризирания колекторен преход, при което в изходната верига се поражда сигнал *с многократно по-голяма мощност*. За да се изясни тази особеност от физическа гледна точка, нека разгледаме един конкретен пример.

На фиг. 2.10*а* е показан транзистор, включен по схема ОЕ, в управляващия преход на който е свързана батерия E_B за преднапрежение, а в колекторната верига са включени захранваща батерия E_C и товарен резистор R_C. (За простота е прието, че захранващите токоизточници и генераторите имат $R_i = 0$.) Тук за удобство е избран транзистор с коефициент на усилване по ток $\beta = 100$. За да има колекторният ток на покой големина $I_{C\,\text{п}} = 1$ mA, базовият ток на покой очевидно трябва да е $I_{B\,\text{п}} = \dfrac{I_{C\,\text{п}}}{\beta} = 10$ μA. (Тук и нататък индексът "п" означава покой.) От входната характеристика



Фиг. 2.10

на транзистора отчитаме (фиг. 2.11*а*), че за да бъде базовият ток на покой $I_{B\,\text{п}} = 10$ μA, преднапрежението на транзистора трябва да има стойност $E_B = U_{BE\,\text{п}} = 0{,}50$ V. Следователно в режим на покой работната точка A върху входната характеристика се определя от величините $U_{BE\,\text{п}} = 0{,}50$ V и $I_{B\,\text{п}} = 10$ μA.



Фиг. 2.11

Щом колекторният ток на покой е $I_{C\,\text{п}} = 1$ mA, напрежителният пад върху колекторния резистор ще бъде $U_R = I_{C\,\text{п}} R_C = 1.10^{-3} \times 2.10^3 = 2$ V (фиг. 2.10*а*), а колекторното напрежение ще е $U_{CE} = E - U_R = 6 - 2 = 4$ V. (Напомняме, че съгласно втория закон на Кирхоф $u_R + u_{CE} = E_C$.)

Нека в управляващата верига на транзистора да включим генератор на синусоидално напрежение с $R_i = 0$ и амплитуда $U_{rm} = 50$ mV. През положителния полупериод (фиг. 2.10*б*) напрежението на генератора се сумира с преднапрежението E_B и когато $u_г = U_{rm}$, резултатното базово напрежение става 0,55 V. При то-

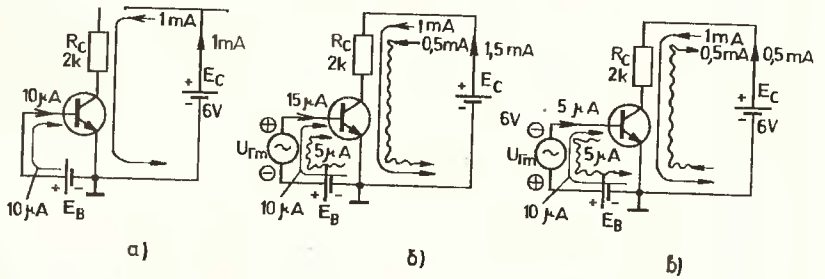
ва базовият ток нараства от 10 μA на 15 μA (вж. т. *1* на фиг. 2.11*а*), като съответно нараства и колекторният ток от 1 mA на 1,5 mA (вж. фиг. 2.10*б*). При това положение падът върху резистора R_C нараства от 2 V на 3 V, а падът върху транзистора намалява от 4 V на 3 V (вж. фиг. 2.10*б*).

През отрицателния полупериод (фиг. 2.10*в*) напрежението на генератора се изважда от преднапрежението E_B и когато $u_г = -U_{гm}$, базовото напрежение става 0,45 V, а базовият ток намалява от 10 μA на 5 μA (вж. т. *2* на фиг. 2.11*а*). В резултат на това намалява и колекторният ток от 1 mA на 0,5 mA. При това положение падът върху резистора R_C намалява от 2 V на 1 V, а падът върху транзистора нараства от 4 V на 5 V (вж. фиг. 2.10*в*).

Като се вземе под внимание големината на променливия входен сигнал ($U_{гm} = 50$ mV, $I_{Bm} = 5$ μA) и големина на променливия изходен сигнал в товарното съпротивление ($U_{Rm} = 1$ V, $I_{Cm} = 0,5$ mA), лесно се намира, че в нашия случай коефициентите на усилване на стъпалото ще бъдат съответно $K_u = \dfrac{U_{Rm}}{U_{гm}} = 20$, $K_i = \dfrac{I_{Cm}}{I_{Bm}} = 100$ и $K_p = K_u K_i = 2000$.

От разгледания пример може да се направят следните важни заключения:

1. Постояннотоковият режим на биполярния транзистор се обуславя от преднапрежението $U_{BEп}$ (което определя *базовия ток на покой* $I_{Bп}$ и съответно *колекторния ток на покой* $I_{Cп}$) и от колекторното напрежение $U_{CEп}$. В режим на покой в колекторната верига протича само постоянната съставка $I_{Cп}$ на колекторния ток (фиг. 2.12*а*).



Фиг. 2.12

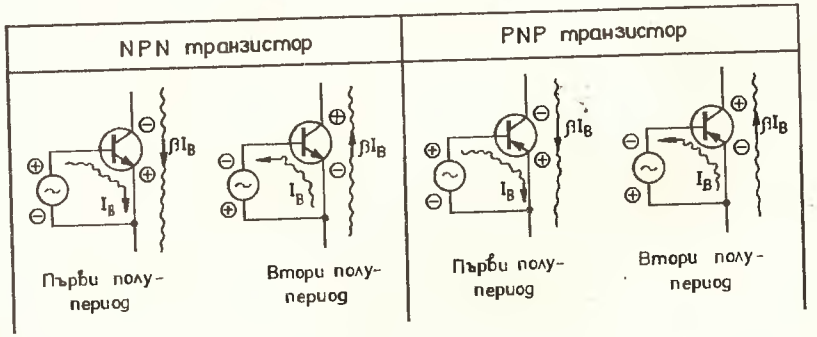
2. При наличие на променлив входен сигнал (т.нар. колебателен режим) съпротивлението на обратно поляризирания колекторен преход се изменя и това поражда съответни изменения на колекторния ток, т.е. в *изходната верига протичат едновременно постоянна и променлива съставка. Източник на постоянната съставка е батерията, а източник (генератор) на променливата съставка е транзисторът. (Това е особено важно!)*

3. Изходната верига на транзистора представлява генератор на променлив ток и поради факта, че при нарастване на тока напрежението колектор-емитер намалява, а при намаляване на тока то расте. (При активните съпротивления, които консумират енергия, напрежението и токът растат и намаляват едновременно съгласно закона $U = IR$.)

4. Без колекторно (товарно) съпротивление изходната верига на транзистора е *генератор на ток*, чиято големина е βI_B. При наличие на товарно съпротивление транзисторът "става" и генератор на променливо изходно напрежение, което се получава *в двата края на товарното съпротивление.*

5. По време на работа постоянната съставка както в базовата, така и в колекторната верига не променя посоката си (фиг. 2.12). Променливата съставка обаче *непрекъснато променя посоката си, като през единия полупериод протича в една посока, а през другия — в друга посока.* По такъв начин през единия и другия полупериод постоянната и променливата съставка са *еднопосочни* и базовият, респ. колекторният ток нарастват по големина (фиг. 2.12*б*). През другия полупериод постоянната и променливата съставка са *противопосочни* и базовият, респ. колекторният ток, намаляват (фиг. 2.12*в*).

6. На фиг. 2.13 са показани посоките на *променливите токове* в управляващата и управляваната верига на биполярния транзистор. Тъй като *управляваната верига се явява генератор на усиления изходен променлив ток, в малки кръгчета с отбелязана полярността на този генератор* през единия и през другия полупериод. (Това трябва да се запомни!)



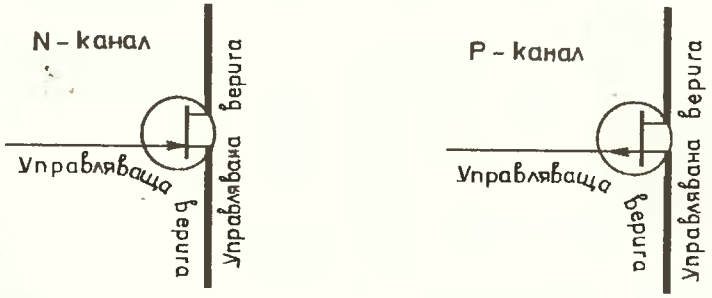
Фиг. 2.13

Означените на фиг. 2.13 *реални посоки* на променливите токове *се отнасят и за трите основни схеми на свързване* (ОЕ, ОБ,

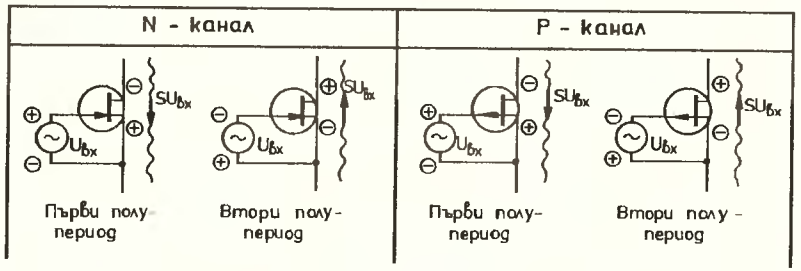
ЛИЧНА БИБЛИОТЕКА Тодор Недялков

ОК) и са твърде важни, тъй като по-нататък много често ще бъдат използувани приобясняване действието на редица схеми. Ето защо предлагаме да се запомни следното практическо правило, валидно за променливата съставка при всички случаи (ОЕ, ОБ, ОК, NPN, PNP): **базата и емитерът винаги имат една и съща полярност, а колекторът — противоположна.**

При полевите транзистори (PN и MOS) явленията са аналогични с тази разлика, че в управляващата им верига *ток практически не тече, а действува само напрежение.* Тук и при трите схеми на свързване (ОС, ОГ, ОД) управляващата верига е гейт-сорс, а управляваната е дрейн-сорс (фиг. 2.14).



Фиг. 2.14



Фиг. 2.15

Когато в управляващата верига на полевия транзистор действува *променливо напрежение*, управляваната верига се явява *генератор на изходния променлив ток.* Това е показано на фиг. 2.15 при полевите транзистори с PN преход, както е означена полярността на напреженията и реалните посоки на променливите токове. И тук е добре да се запомни следното практическо правило, валидно за променливата съставка при всички случаи (ОС, ОГ, ОД, Р

или N канал, PN, MOS): **гейтът и сорсът винаги имат една и съща полярност, дрейнът — противоположна.**

Тъй като полевите транзистори се управляват с напрежение и променливият дрейнов (изходен) ток при малки сигнали зависи от променливото входно напрежение, съгласно формулата

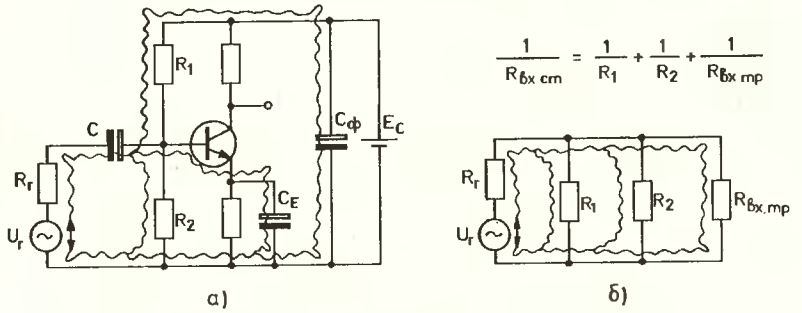
$$I_D = SU_{GS}, \tag{2.4}$$

където S е стръмността на полевия транзистор в избраната работна точка (вж. част I, т. 13.5).

Изходната верига на полевия транзистор е генератор на ток с големина SU_{GS}, като и тук променливото изходно напрежение се получава *в двата края на товарното съпротивление.*

2.4. ОСНОВНИ ВЕЛИЧИНИ И ПОНЯТИЯ ПРИ АНАЛИЗИРАНЕ НА УСИЛВАТЕЛНИТЕ СТЪПАЛА

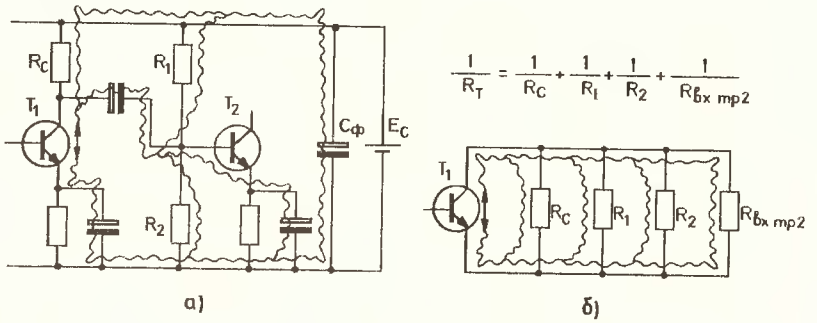
Входно съпротивление на стъпалото. Това е променливотоковото съпротивление на стъпалото и не бива да се смесва с входното променливотоково съпротивление на транзистора. Например от фиг. 2.16, като се проследят веригите на променливия сигнал, произвеждан от генератора, се установява, че входното съпротивление на стъпалото $R_{\text{вх ст}}$ е равно на паралелно свързаните R_1, R_2 и $R_{\text{вх тр}}$. От тези три съпротивления най-малка стойност има $R_{\text{вх тр}}$ и това е логично, тъй като именно токът през него представлява "полезната" част от входния сигнал.



Фиг. 2.16

Товарно съпротивление на транзистора. Това е товарното съпротивление на транзистора за променлив ток и не бива да се смесва с колекторното съпротивление R_C. Например от фиг. 2.17, като се проследят веригите на променливия сигнал, произвеждан от транзистора T_1, се установява, че товарното съпротивление $R_т$

на транзистора T_1 е равно на паралелно свързаните R_C, R_1, R_2 и $R_{\text{вх тр 2}}$. От тези четири съпротивления и тук най-малка стойност трябва да има $R_{\text{вх тр 2}}$, т.е R_C, R_1 и R_2 трябва да се избират възможно по-големи. Но прекомерно голямата стойност на R_C (при избран $I_{C\text{п}}$) води до увеличаване на захранващото напрежение, а прекомерно големите стойности на R_1 и R_2 намаляват температурната стабилност на стъпалото (вж. част I, т. 6.5).



Фиг. 2.17

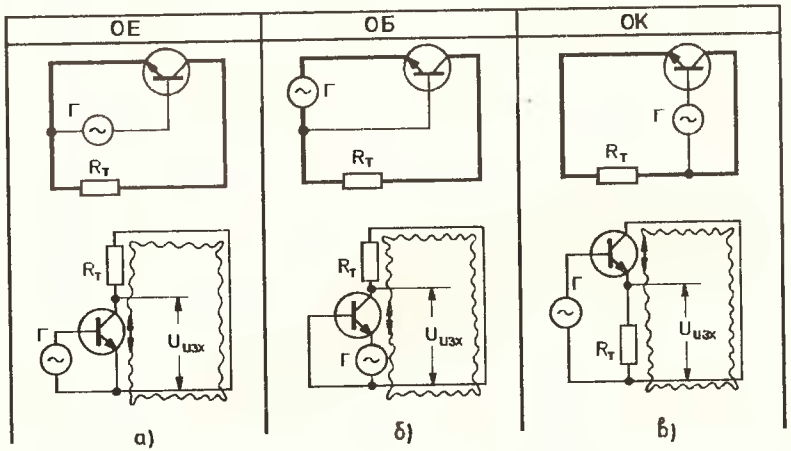
Изходно съпротивление на стъпалото. Това е променливотоковото съпротивление на стъпалото и не бива да се смесва с изходното съпротивление на транзистора. Например при схемата от фиг. 2.17 изходното съпротивление на първото стъпало е равно на паралелно свързаните R_C и $R_{\text{изх тр}}$.

Основни схеми на включване на биполярния транзистор. При анализиране на усилвателите с директна връзка и на интегралните схеми невинаги е лесно да се установи по коя основна схема (ОЕ, ОБ, ОК) е включен транзисторът. За целта *трябва да се начертае еквивалентната схема по променлив ток*, т.е. мислено "плюсът" и "минусът" на захранването (а също и всички кондензатори, ако има такова) трябва да се дадат накъсо.

И при трите основни схеми (ОЕ, ОБ, ОК) входният сигнал преминава през управляващия преход база—емитер, а товарът е включен във веригата на усиления ток, т.е. между емитера и колектора. Трите основни схеми обаче се различават по следните особености (фиг. 2.18).

Схема ОЕ. Тук единият край на генератора е включен непосредствено към базовия електрод, а другият — към емитера. В резултат на това входният сигнал *действува направо в управляващия преход, без да преминава през товара.* Също така *усиленият изходен ток не преминава през генератора.* Тук общата точка между генератора и товара е свързана с емитера. Изходното напрежение се получава между колектора и емитера.

Схема ОБ. Тук единият край на генератора е включен непосредствено към емитерния електрод, а другият — към базата. В резултат на това *входният сигнал действува направо в управляващия преход, без да преминава през товара.* Обаче *усиленият изходен ток преминава през генератора* (това е особено важно!). Тук общата точка между генератора и товара е свързана с базата. Изходното напрежение се получава между колектора и базата.



Фиг. 2.18

Схема ОК (емитерен повторител). Тук единият край на генератора е включен непосредствено към базата, а другият — към колектора. В резултат на това *входният сигнал действува на управляващия преход, като преминава през товара* (това е особено важно!). Обаче усиленият изходен ток не преминава през генератора. Усиленото изходно напрежение се получава между емитера и колектора.

При обяснение на действието на схема ОК може да бъде зададен въпросът: защо сигналът на генератора действува на управляващия преход, като преминава през товара? Не действува ли този сигнал директно на колекторния преход? (Вж. фиг. 2.18*в*.)

Разбира се, сигналът на генератора действува и на колекторния преход, но както е известно, той не е управляващ преход. Освен това *той е обратно поляризиран и съпротивлението му за променлив ток е много голямо* — напр. 10–20 MΩ (вж. фиг. 2.3*а*), поради което ток през него практически няма да протече. Тази особеност е свързана със споменатия вече факт (вж. фиг. 2.8*а*), че колекторният ток се управлява не от колекторното напрежение, а от тока в управляващия преход. Поради това при схема ОК сигналът от

генератора действува на емитерния преход, като преминава през товара, който не е високоомен (най-често $R_т < 5 \div 8$ kΩ).

Малосигнални параметри на биполярния транзистор. При анализиране на усилвателните стъпала в областта на звуковите честоти обикновено се използват h-параметрите на транзистора (вж. част I, т. 7.6). Напомняме, че те (както и всички други малосигнални параметри) се отнасят *само за променливите съставки*, като конкретната им стойност зависи както от транзистора, така и от избраната работна точка (т.е. от $I_{Cп}$ и $U_{CEп}$). Например силициевият NPN транзистор 2Т3108 при работна точка $I_{Cп} = 1$ mA и $U_{CEп} = 2$ V при схема ОЕ, ОБ и ОК има съответно следните параметри:

ОЕ	ОБ	ОК
$h_{11e} = 3000\ \Omega$	$h_{11b} = 30\ \Omega$	$h_{11c} = 3000\ \Omega$
$h_{12e} = 5.10^{-4}$	$h_{12b} = 5.10^{-4}$	$h_{12c} = 1$
$h_{21e} = 100$	$h_{21b} = 0,99$	$h_{21c} = 101$
$h_{22e} = 3.10^{-5}$ S	$h_{22b} = 3.10^{-7}$ S	$h_{22c} = 3.10^{-5}$ S

Стръмност S на биполярния транзистор (предавателна проводимост g_m). Това е стръмността на предавателната характеристика в определена работна точка (вж. фиг. 2.27*в*). Този параметър показва с колко ще се измени колекторният ток, ако управляващото входно напрежение се измени с един волт. Измерва се в сименси, милисименси или mA/V. При избрана работна точка стръмността има *една и съща стойност* и при трите основни схеми (ОЕ, ОБ, ОК) и това е едно предимство пред другите малосигнални параметри. Тя може да се намери[1] от изразите

$$S = \frac{\Delta I_C}{\Delta U_{BE}} = \frac{h_{21e}}{h_{11e}} = \frac{h_{21b}}{h_{11b}} = \frac{h_{21c}}{h_{11c}} \approx 30 I_{Cп}. \qquad (2.5)$$

От (2.5) следва, че колкото е по-голям колекторният ток на покой, толкова е по-голяма стръмността на биполярния транзистор. (В активната област стръмността практически не зависи от колекторното напрежение.) Формула (2.5) показва още, *че при даден колекторен ток на покой транзисторите с различно β имат*

[1] Зависимостта на I_C от U_{BE} е $I_C = \alpha I_E = \alpha I_{EBO} e^{\frac{U_{BE}}{\varphi_т}}$, където I_{EBO} е обратният емитерен ток, а $\varphi_т = \frac{kT}{q} = \frac{T}{11600}$. Оттук при стайна температура $T = 300°$ C за стръмността на идеалния транзистор се получава $S = \frac{\partial I_C}{\partial U_{BE}} = \frac{I_C}{\varphi_т} = 38 I_C$. При реалните транзистори обемното съпротивление на базата оказва влияние и коефициентът пред I_C е 28–30, т.е. средно 30.

една и съща стръмност. Това е така, понеже при дадено $I_{Cп}$, транзисторите с по-голямо β имат по-малък базисен ток на покой, т.е. имат по-голямо h_{11e}. От (2.5) например следва, че при $I_{Cп} = 1$ mA стръмността на биполярните транзистори е около 30 mA/V, при ток 2 mA тя е около 60 mA/V, при ток 0,1 mA тя е около 3 mA/V и т.н. Както ще се убедим по-нататък, стръмността се използва особено много при изчисление на транзисторните стъпала.

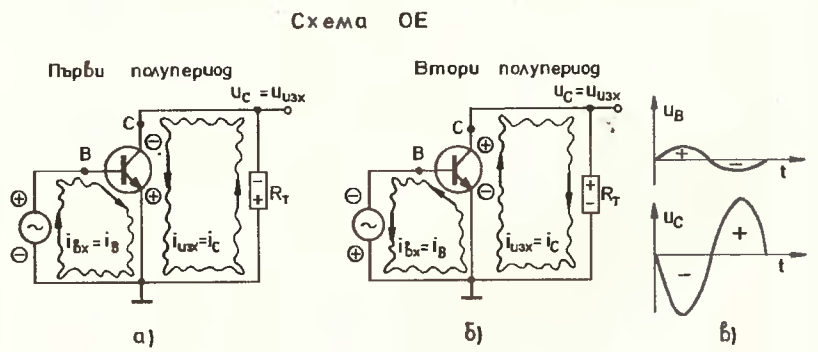
В дадена работна точка стръмността на биполярния транзистор е свързана с входното *променливо* напрежение и *променливия* базов и колекторен ток чрез зависимостите

$$S U_{BE} = h_{21e} I_B = I_C. \qquad (2.6)$$

Малосигнални параметри на полевите транзистори. Основните малосигнални параметри на полевите транзистори (PN и MOS) при ниски честоти са стръмност S, вътрешно (изходно) съпротивление R_i и статичен коефициент на усилване по напрежение μ, които при звукови честоти са реални числа. Стойностите на тези параметри зависят както от транзистора, така и от избраната работна точка (вж. част I, т. 13.5). Например N каналният PN транзистор КП303 при $I_{Dп} = 1$ mA и $U_{DSп} = 5$ V има $S = 2$ mA/V, $R_i = 30$ kΩ и $\mu = 60$. Напомняме, че при дадена работна точка тези параметри са свързани чрез равенството $\mu = S R_i$.

2.5. УСИЛВАТЕЛНИ СВОЙСТВА НА СХЕМАТА ОБЩ ЕМИТЕР

На фиг. 2.19 са показани полярността на напреженията в схема ОЕ за двата полупериода на променливия ток. Вижда се, че ко-

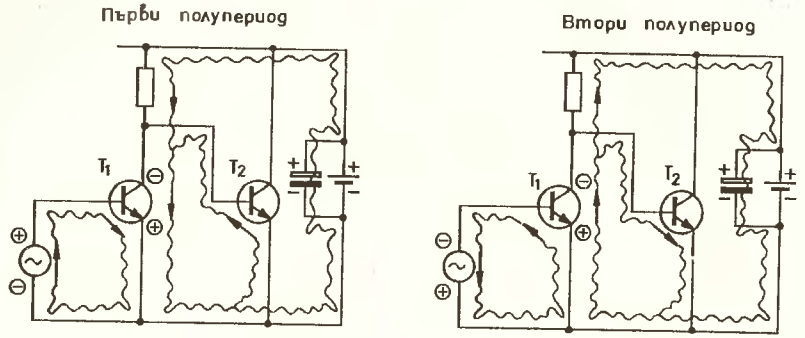


Фиг. 2.19

гато точката B (базата) е положителна спрямо шаси, точката C (колекторът) е отрицателен и обратно. Следователно при схема

ОЕ променливото изходно напрежение u_C е дефазирано на 180° спрямо променливото входно напрежение u_B (фиг. 2.19*в*). Именно поради това коефициентът на усилване по напрежение K_u при схема ОЕ е отрицателен.

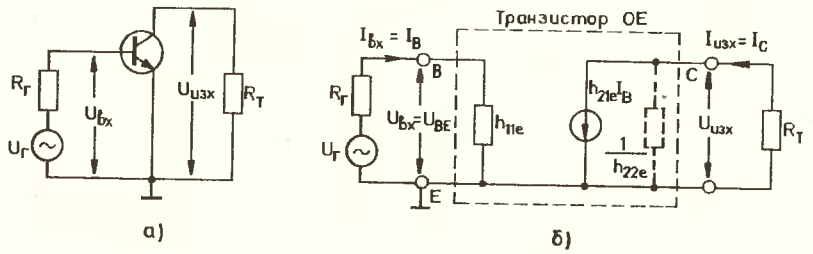
Дефазиращите свойства на схемата ОЕ може да се илюстрират, като се проследи променливият сигнал при един двустъпален усилвател. Това е показано на фиг. 2.20, където са начертани посоките на променливите токове през двата полупериода. Вижда



Фиг. 2.20

се, че когато генераторът на входния сигнал действува "отпушващо" на T_1, в същия момент усиленият сигнал, генериран от изхода на T_1, действува "запушващо" на T_2 и обратно.

Обобщеният вид на схемата ОЕ е показан на фиг. 2.21*а*, където е означено и вътрешното съпротивление на генератора. Тази схема може да се анализира, ако транзисторът се представи чрез



Фиг. 2.21

неговата опростена еквивалентна схема (фиг. 2.21*б*), валидна при звукови честоти. Тук изходното съпротивление $\dfrac{1}{h_{22e}}$ на транзистора е начертано с прекъсната линия, тъй като при извеждане на някои формули то не се взема под внимание. Основание

за това ни дава фактът, че в практиката най-често $R_т = 1 \div 5$ kΩ, докато $\dfrac{1}{h_{22e}} = 30 \div 50$ kΩ.

От фиг. 2.21*б* могат да се получат следните основни параметри на схемата ОЕ.

Входно променливотоково съпротивление на биполярния транзистор. Неговата големина е равна на

$$R_{\text{вх тр}} = h_{11e}. \tag{2.7}$$

При схема ОЕ входното съпротивление на биполярния транзистор може да се определи и от следната приблизителна формула:

$$R_{\text{вх тр}} \approx \frac{0,03}{I_{B\text{п}}} = \frac{0,03\beta}{I_{C\text{п}}}. \tag{2.8}$$

(При идеалния транзистор коефициентът в числителя има големина $\varphi_{\text{п}} = 0,026$, обаче поради влиянието на обемното съпротивление на базата при реалните транзистори неговата стойност е $0,028 \div 0,033$.)

От (2.8) следва, че *колкото е по-малък базовият ток на покой, толкова входното съпротивление на транзистора е по-голямо.* Например, ако $I_{B\text{п}} = 10$ μA, входното съпротивление ще е $R_{\text{вх тр}} = 3$ kΩ, а при 1 μA то ще е 30 kΩ.

От (2.8) следва още, че *при един и същи колекторен ток на покой транзисторите с по-голямо β ще имат по-голямо входно съпротивление.*

Пример 2.2. Да се намери променливотоковото входно съпротивление на един транзистор с $\beta = 50$, ако $I_{C\text{п}} = 1$ mA.

Заместваме във формула (2.8) и получаваме

$$R_{\text{вх тр}} \approx \frac{0,03\beta}{I_{C\text{п}}} = \frac{0,03.50}{1.10^{-3}} = 1,5 \text{ kΩ}.$$

При същия колекторен ток друг транзистор с $\beta = 200$ би имал $R_{\text{вх тр}} = 6$ kΩ. Както ще видим по-нататък, *тази особеност е решаваща, за да се предпочитат като усилвателни елементи транзисторите с по-голямо β.*

Изходно променливотоково съпротивление на биполярния транзистор. В общия случай изходното съпротивление на транзистора се влияе от вътрешното съпротивление на генератора, включен на входа му. Когато този генератор е значително високоомен (ако $R_г \gg h_{11e}$), изходното съпротивление на транзистора по схема ОЕ може да се определи по формулата

$$R_{\text{изх тр}} \approx \frac{1}{h_{22e}}. \tag{2.9}$$

Например, ако транзисторът има $h_{22e} = 3.10^{-5}$ S, това означава че $R_{\text{изх тр}} = \dfrac{1}{3.10^{-5}} = 33$ kΩ.

Коефициент на усилване по напрежение. Когато $R_т \leq 10$ kΩ, влиянието на $\frac{1}{h_{22e}}$ в еквивалентната схема може да се пренебрегне. Тогава коефициентът на усилване по напрежение при схема ОЕ се дава с изразите

$$K_u \approx -\frac{h_{21e}R_т}{h_{11e}} = -SR_т . \qquad (2.10)$$

Този коефициент е отрицателен, тъй като входният и изходният сигнал са дефазирани на 180°.

Като вземем под внимание формула (2.5), за коефициента на усилване може да се напише и изразът

$$K_u \approx 30I_{Cп}R_т . \qquad (2.11)$$

От този израз се получава следното практическо правило: **при $I_{Cп} = 1$ mA и $R_т = 1$ kΩ коефициентът на усилване K_u има стойност около 30.**

Пример 2.3. Да се намери коефициентът на усилване по напрежение на едно транзисторно стъпало, ако $I_{Cп} = 1$ mA и $R_т = 2,5$ kΩ.

Заместваме във формула (2.11):

$$K_u \approx 30I_{Cп}R_т = 30.1.10^{-3}.2,5.10^3 = 75 .$$

От (2.11) следва, че *за получаване на голям коефициент на усилване по напрежение трябва колекторният ток на покой и товарното съпротивление да са възможно по-големи.* Обаче увеличаването на $I_{Cп}$ не е целесъобразно, тъй като води до увеличаване на захранващото напрежение и изобщо до повишена консумация. Затова увеличаването на K_u се постига главно като се търсят начини за увеличаване на $R_т$. И понеже големината на $R_т$ се обуславя най-вече от $R_{вх\,тр\,2}$, въпросът се свежда до *използване (в следващото стъпало) на транзистори с голямо входно съпротивление.* А както се вижда от формула (2.8), това са транзисторите с по-голям коефициент β.

Коефициент на усилване по ток. При схема ОЕ, когато $R_т \leq 10$ kΩ, големината на коефициента на усилване по ток на едно усилвателно стъпало може да се намери по формулата

$$K_i \approx h_{21e} = \beta . \qquad (2.12)$$

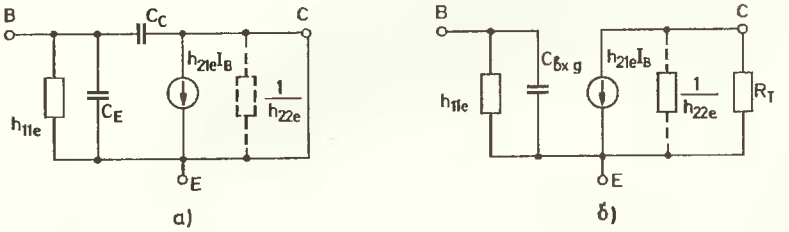
Коефициент на усилване по мощност. Когато $R_т \leq 10$ kΩ, от (2.10) и (2.12) се получава следният израз за коефициента на усилване по мощност на схемата ОЕ:

$$K_p \approx \frac{h_{21e}^2 R_т}{h_{11e}} = h_{21e}SR_т = \beta SR_т . \qquad (2.13)$$

Тази формула още веднъж потвърждава, че *транзисторите с по-голям коефициент β са по-добри усилватели на мощност.* Например, ако избраният транзистор има $\beta = 100$ и $h_{11e} = 3$ kΩ, при $R_т = 1,5$ kΩ се получава $K_p = 5000$.

Входен динамичен капацитет на транзистора при схема ОЕ. В т. 1.8 бе изяснено, че при увеличаване на честотата коефициентът на усилване K_u намалява, тъй като входът на усилвателя се шунтира от нежелани капацитети. Един от тях е *входният динамичен капацитет* на транзистора.

Както е известно (вж. част I, т. 9.1), двата прехода в транзистора притежават съответно капацитети C_E и C_C. В статичен режим (т.е. когато $R_т = 0$) по отношение на входа двата капацитета са свързани паралелно (фиг. 2.22*а*) и входният статичен коефициент има големина $C_{вх\,ст} = C_E + C_C$. (Нека припомним, че при маломощните високочестотни транзистори $C_E = 10 \div 100$ pF, а $C_C = 1 \div 10$ pF.)



Фиг. 2.22

В динамичен режим (т.е. при наличие на $R_т$) в усилвателното стъпало настъпват такива явления, като че ли капацитетът C_C е нараснал многократно (т.нар. ефект на Милер). В резултат на това входът на стъпалото бива шунтиран от т.нар. *динамичен капацитет* (фиг. 2.22*б*). Неговата големина се дава с израза

$$C_{вх\,д} = C_E + (1 + K_u)C_C , \qquad (2.14)$$

където K_u е коефициентът на усилване на стъпалото.

Пример 2.4. Да се намери входният динамичен капацитет на едно стъпало, ако $K_u = 100$ и транзисторът има $C_E = 40$ pF и $C_C = 10$ pF.

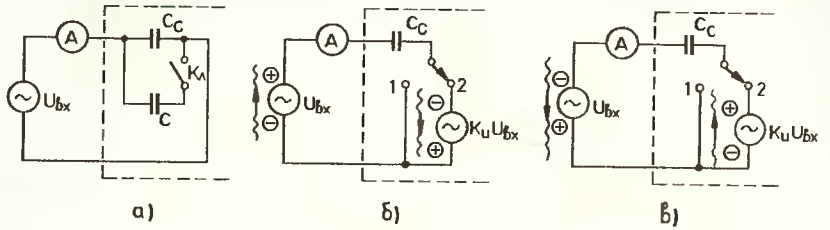
Заместваме във формула (2.14)

$$C_{вх\,д} = C_E + (1 + K_u)C_C = 40 + (1 + 100).10 = 1050 \text{ pF} .$$

Ако същият транзистор участвуваше в усилвателно стъпало с $K_u = 10$, тогава $C_{вх\,д} = 150$ pF.

За да се обясни нарастването на C_C, нека разгледаме фиг. 2.23*а*, където на входа на едно стъпало действува генератор с напрежение $U_{вх}$ и честота f. При затваряне на ключа $K_л$ амперметърът

ще покаже увеличаване на тока, което е указание за нарастване на резултатния вътрешен капацитет.



Фиг. 2.23

Освен чрез включване на допълнителен кондензатор C големината на вътрешния капацитет може да бъде изменена по "динамичен" начин с помощта на *вътрешен генератор*, както е показано на фиг. 2.23*б* и *в*. Тук последователно на C_C може да се включва генератор с напрежение $K_u U_{вх}$ и *противофазен* на външния (точно такива свойства има изходната верига при схема ОЕ). Важното в случая е, че *спрямо капацитета C_C двата генератора са съпосочни*, т.е. върху C_C действува променливо напрежение с големина $U_{вх} + K_u U_{вх} = (1 + K_u) U_{вх}$. Това поражда $(1 + K_u)$-пъти по-голям ток във входната верига, който ще бъде отчетен от амперметъра. И тъй като при превключване на ключа напрежението $U_{вх}$ на входа не се е изменило, а входният ток е нараснал $(1 + K_u)$-пъти, това показва, че вътрешният капацитет е нараснал $(1 + K_u)$-пъти, което е ефектът на Милер.

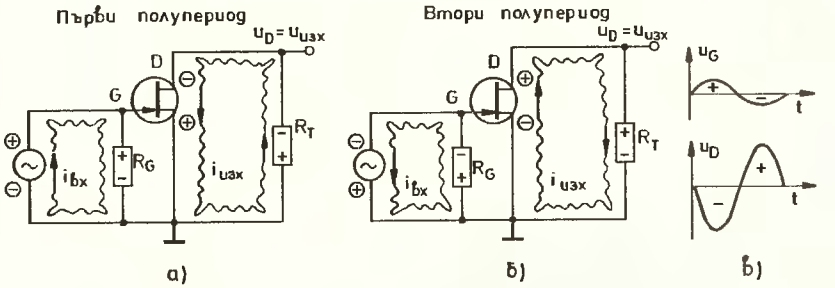
От формула (2.14) следва, че *стъпалата с голям коефициент на усилване ще имат и голям входен динамичен капацитет*, който от своя страна ще намалява горната им гранична честота. Следователно *трудно е да се направи усилвател, който едновременно да има и голям коефициент на усилване, и широка честотна лента.*

2.6. УСИЛВАТЕЛНИ СВОЙСТВА НА СХЕМА ОБЩ СОРС

В линейните усилватели полевите транзистори *работят в пентоден режим, тъй като в този случай S и R_i са най-големи* (вж. част I, т. 13.4). Те се включват най-често по схемата общ сорс ОС, понеже тя има сравнително голям коефициент на усилване по напрежение и голямо входно съпротивление.

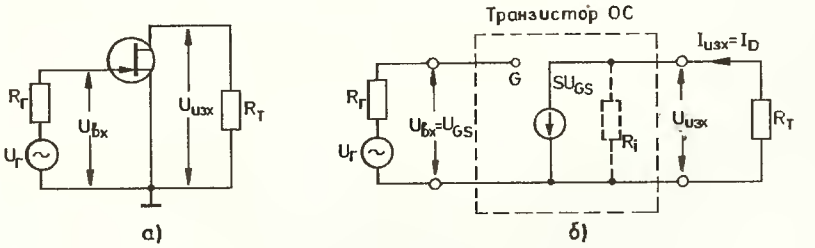
На фиг. 2.24 е показана схема ОС за двата полупериода на променливото входно напрежение. Виждаме, че когато точката G (гейтът) е положителна спрямо шаси, точката D (дрейнът) е отрицателен и обратно. Следователно *схемата ОС дефазира на 180° изходния сигнал спрямо входния* (фиг. 2.24*в*). Поради това при схема ОС коефициентът на усилване по напрежение K_u е отрицателен.

Схема ОС



Фиг. 2.24

Обобщеният вид на схемата ОС е показан на фиг. 2.25*а*. Тя може да се анализира, ако полевият транзистор може да се представи чрез неговата опростена еквивалентна схема (фиг. 2.25*б*), валидна при звукови честоти. Тук липсва входен ток, а усилвателните свойства на полевия транзистор са отразени чрез *зависим генератор на ток*, управляван от входното напрежение. Изходното съпротивление на транзистора R_i е начертано с прекъсната линия, понеже при $R_T \ll R_i$ в някои формули то може да се пренебрегне.



Фиг. 2.25

При звукови честоти се приема, че $R_{вх\,тр} = \infty$, а $R_{изх\,тр} = R_i$. В пентоден режим стойностите на S, R_i и μ зависят от работната точка и формулите за тяхното изчисление бяха дадени в част I, т. 13.5. Тъй като при схема ОС се приема, че във входната верига на полевия транзистор ток не тече, от трите величини K_u, K_i и K_p в практиката се използва само K_u. Когато $R_T \leq 10$ kΩ, той

може да бъде намерен по формулата

$$K_u \approx -SR_\text{т}, \tag{2.15}$$

която е аналогична с израза (2.10).

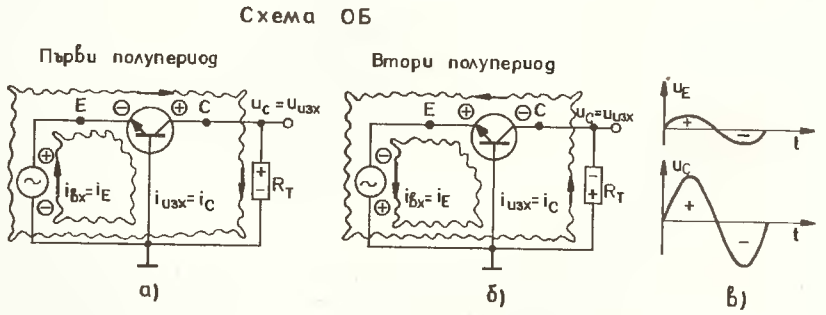
Коефициентът K_u е отрицателен, тъй като при схема ОС изходният сигнал е дефазиран на 180° спрямо входния. Като се вземе под внимание, че при $I_{D\text{п}} = 1$ mA, стръмността на полевите транзистори обикновено има големина $1 \div 3$ mA/V, очевидно, че при равни други условия техният коефициент на усилване по напрежение е средно 10 пъти по-малък от този на биполярните транзистори. Тяхното основно предимство обаче е *голямото им входно съпротивление и малкият им собствен шум* (вж. част I, т. 13.14).

При нарастване на честотата коефициентът на усилване на схемата ОС намалява поради влиянието на входния динамичен капацитет. Неговата големина може да се намери по формула (2.14), като C_E и C_C се заменят съответно с капацитетите C_{GS} и C_{GD} (вж. част I, т. 13.7).

2.7. УСИЛВАТЕЛНИ СВОЙСТВА НА СХЕМА ОБЩА БАЗА

В усилвателите с директна връзка схемата ОБ се използва сравнително рядко. Причината за това е твърде малкото ѝ входно съпротивление (10–100 Ω). Нейно предимство е *голямото изходно съпротивление на транзистора (0,5–2 MΩ) и добрите ѝ честотни свойства.*

На фиг. 2.26 е показана еквивалентна схема по променлив ток на стъпалото, когато биполярният транзистор е включен по схема



Фиг. 2.26

ОБ. Ако проследим променливите токове във входната и изходната верига, ще установим, че когато точката E (емитерът) е положителна, точката C (колекторът) е също положителна и обратно.

Следователно при схема ОБ променливото изходно напрежение u_C *е синфазно* с променливото входно напрежение u_E (фиг. 2.26*в*). Затова коефициентът на усилване по напрежение K_u при схема ОБ е положителен.

Входно променливотоково съпротивление на транзистора. Неговата големина (при $R_\text{т} \leq 10$ kΩ) се намира по формулата

$$R_{\text{вх тр}} = h_{11b} \approx \frac{h_{11e}}{h_{21e}} = \frac{1}{S}. \tag{2.16}$$

Стръмност. Тя може да се определи по формула (2.5).

Изходно променливотоково съпротивление на транзистора. При $R_r \gg h_{11b}$ може да се намери от израза

$$R_{\text{изх тр}} = \frac{1}{h_{22b}} \approx \frac{h_{21e}}{h_{22e}}. \tag{2.17}$$

Получените резултати показват, че при схема ОБ входното съпротивление на транзистора е β-пъти по-малко, отколкото при схема ОЕ, а изходното — β-пъти по-голямо.

Коефициент на усилване по напрежение. При $R_\text{т} \ll 10$ kΩ той може да се определи от изразите

$$K_u \approx \frac{h_{21b}R_\text{т}}{h_{11b}} = SR_\text{т}. \tag{2.18}$$

Получената формула е аналогична на израза (2.10).

Напомняме, че K_u е положително число, тъй като при схема ОБ липсва дефазиране между изходния и входния сигнал. От сравняването на формули (2.10) и (2.18) следва, че при равни други условия (т.е. $I_{C\text{п}}$ и $R_\text{т}$) *схемите ОЕ и ОБ имат еднаква коефициент на усилване по напрежение.*

Коефициент на усилване по ток. При $R_\text{т} \ll 10$ kΩ той се дава с израза

$$K_i = h_{21b} = \frac{h_{21e}}{1 + h_{21e}} = \alpha. \tag{2.19}$$

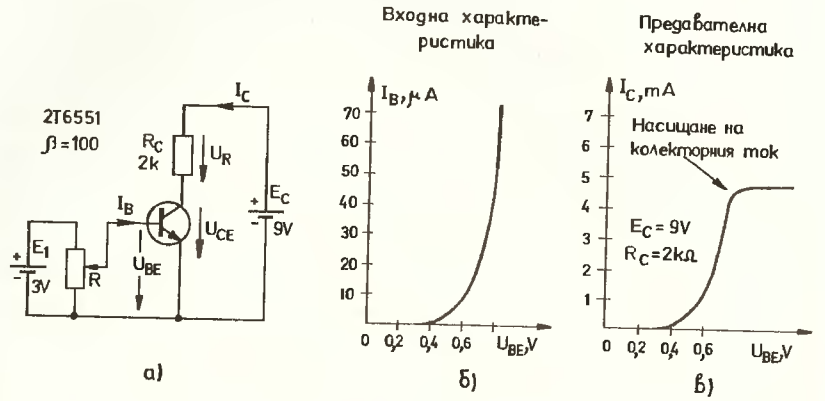
Коефициент на усилване по мощност. При $R_\text{т} \leq 10$ kΩ той може да се намери по формулата

$$K_p \approx \frac{h_{21b}^2 R_\text{т}}{h_{11b}}. \tag{2.20}$$

2.8. НАСИЩАНЕ И ЗАПУШВАНЕ НА БИПОЛЯРНИЯ ТРАНЗИСТОР

Насищането на транзистора е характерно при работа в ключов режим. В линейните усилватели насищането на транзистора се среща тогава, когато *работната точка е избрана неправилно или входните сигнали са прекомерно големи.*

За да се обясни същността на насищането, нека си зададем въпроса: при определена големина на колекторния резистор R_C и на захранващото напрежение E_C (фиг. 2.27*а*), каква най-голяма стойност може да има колекторният ток?



Фиг. 2.27

Краткият отговор е следният: максимален ток в колекторната верига ще протече тогава, когато транзисторът е напълно отпушен. Ако приемем, че съпротивлението колектор—емитер на напълно отпушения транзистор е нула, максималният ток във веригата ще има големина

$$I_{C\,\max} = \frac{E_C}{R_C} = \frac{9}{2.10^3} = 0,0045\ \text{A} = 4,5\ \text{mA}\,.$$

Въпросът за насищането може да бъде изучен, ако чрез потенциометъра R (фиг. 2.27*а*) постепенно се увеличава входното напрежение U_{BE}. Тъй като емитерният преход има свойствата на диод, при увеличаване на U_{BE} базовият ток също ще нараства (фиг. 2.27*б*). Това нарастване ще продължи дотогава, докато емитерният преход се загрее над допустимата температура и се повреди.

При увеличаване на входното напрежение *колекторният ток обаче ще нараства само до определена граница*, след което практически ще остане един и същи (фиг. 2.27*в*). Тази граница се нарича *колекторен ток на насищане*. Това е токът във веригата при напълно отпушен транзистор и както видяхме по-горе, може да се определи по формулата

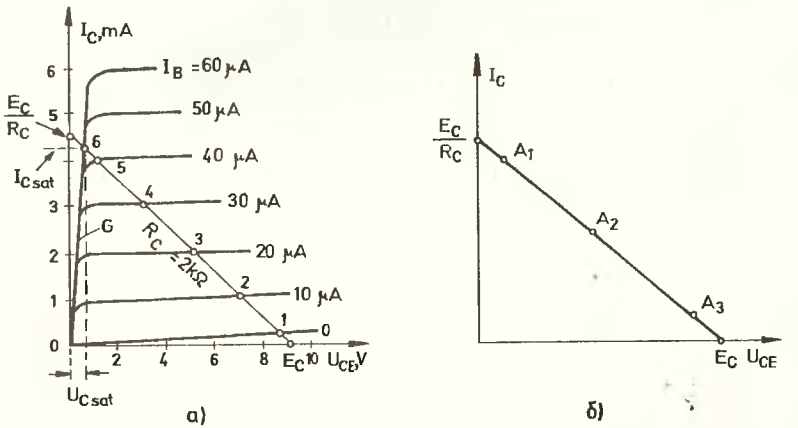
$$I_{C\,\text{sat}} \approx \frac{E_C}{R_C}\,. \qquad (2.21)$$

Кривата, показана на фиг. 2.27*в*, се нарича *предавателна характеристика* на биполярния транзистор, като наклонът ѝ в различните точки съответствува на стръмността S (вж. формула 2.5).

Нека отбележим, че базовият ток, при който настъпва насищането на транзистора, има големина

$$I_{B\,\text{sat}} \approx \frac{I_{C\,\text{sat}}}{\beta} = \frac{E_C}{\beta R_C}\,. \qquad (2.22)$$

Ако използваме тези формули за нашия конкретен случай (фиг. 2.27*а*), ще получим, че $I_{C\,\text{sat}} = 4,5$ mA и $I_{B\,\text{sat}} = 45\ \mu$A. Това означава, че при увеличаване на базовия ток от нула до 45 μA колекторният ток също ще нараства от нула до 4,5 mA, след което практически ще остане един и същи. Тази особеност е изяснена нагледно на фиг. 2.28*а*, като при увеличаване на базовия ток работната точка се движи от положение *1* до положение *6*, където настъпва насищането. При по-нататъшното увеличаване на базовия ток работната точка практически ще се "задържи" в положение *6*.



Фиг. 2.28

Съпротивлението колектор-емитер на максимално отпушения транзистор (т.нар. съпротивление на насищане R_{sat} или $R_{CE\,\text{нас}}$) *зависи само от конструкцията на транзистора*. То е негов важен параметър и може графически да се определи от наклона на *граничната линия* G, в която се сливат всички изходни характеристики (фиг. 2.28*а*). При маломощни транзистори $R_{\text{sat}} = 20 \div 100\ \Omega$, а при мощни то е $1 \div 10\ \Omega$.

Тъй като съпротивлението на отпушения транзистор е малко, напрежението между колектора и емитера ($U_{CE\,\text{sat}}$, $U_{CE\,\text{нас}}$,

$U_{CE\,\text{ост}}$) е също малко — напр. 0,05–0,5 V, като при даден транзистор точната му големина зависи от $I_{C\,\text{sat}}$.

Обръщаме внимание, че в *режим на насищане основната зависимост* $I_C = \beta I_B$ *повече не е в сила*. Освен това големината на колекторния ток на насищане (вж. формула 2.21) не зависи от транзистора, а само от E_C и R_C.

На фиг. 2.28*б* работната точка A_1 на транзистора е избрана твърде близко до областта на насищане. В този случай, ако сигналите са относително големи, през положителния период ще настъпи насищане и ще се появят големи нелинейни изкривявания.

Освен насищане другото крайно състояние на транзистора е "запушване". То настъпва, когато базовият ток става равен на нула. В усилвателен режим това може да се получи, когато работната точка A_3 (фиг. 2.28*б*) е избрана твърде близко до характеристиката $I_B = 0$. В този случай, ако сигналите са относително големи, през отрицателния полупериод ще настъпи запушване на транзистора и ще се появят големи нелинейни изкривявания.

От горното става ясно, че при усилване на *значителни сигнали* от стъпало, работещо в *клас A*, като оптимален трябва да се счита случаят, когато работната точка в покой се намира в *средата на работния участък* на товарната права (на фиг. 2.28*б* точката A_2). Очевидно работният участък на товарната права е толкова по-голям, колкото захранващото напрежение E_C е по-високо.

2.9. ОТРИЦАТЕЛНА ОБРАТНА ВРЪЗКА

Отрицателната обратна връзка намира много широко приложение във всички видове усилватели. Затова нека да разгледаме нейните най-важни особености.

Подаването на сигнал от *изхода към входа* на даден усилвател се нарича обратна връзка. В зависимост от това, дали върнатият сигнал съвпада по фаза или е обратен по фаза с входния сигнал, различаваме положителна и отрицателна обратна връзка.

Положителната обратна връзка (ПОВ) се използва например в автогенераторите с цел да се създадат условия за възникване на незатихващи трептения. Понякога в усилвателите възниква паразитна положителна обратна връзка, която е едно нежелано явление.

Отрицателната обратна връзка (ООВ) намира широко приложение във всички видове усилватели, тъй като *тя е най-ефикасното средство за подобряване на техните параметри*. По-конкретно използването на ООВ води до следните резултати:

1. Позволява в широки граници да се изменя коефициентът на усилване.

2. Намалява нелинейните изкривявания.

3. Позволява моделиране (т.е. разширяване, стесняване, повдигане, спадане) на честотната характеристика.

4. Осигурява възможност за намаляване и увеличаване на входното и изходното съпротивление.

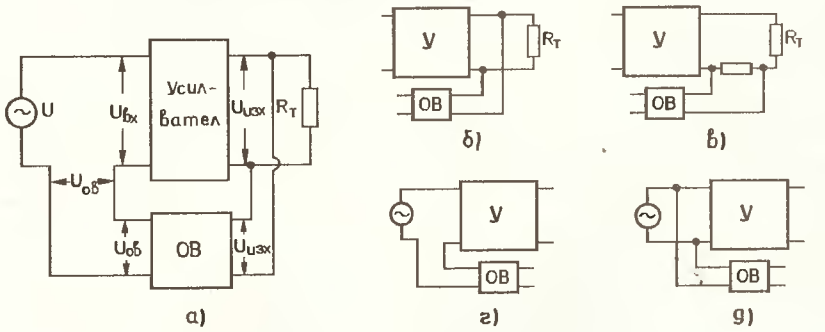
5. Подобрява температурната нестабилност, а също нестабилността, породена от стареене на елементите или замяна с нови такива.

Нека накратко да разгледаме действието на отрицателната обратна връзка при ниски честоти. (При високи честоти анализът се усложнява поради комплексния характер на основните параметри.)

На фиг. 2.29*а* е показана блокова схема на усилвател, обхванат от отрицателна обратна връзка. Тук с ОВ е означен най-общо четириполюсникът, чрез който част от изходния сигнал се подава обратно на входа. Този четириполюсник (или верига на ООВ) се характеризира с величината $\beta_{\text{ов}}$, която показва *каква част от сигнала се връща обратно на входа*, т.е.

$$\beta_{\text{ов}} = \frac{U_{\text{ов}}}{U_{\text{изх}}}. \tag{2.23}$$

Тази величина се нарича *коефициент на обратната връзка* и представлява число, по-малко или равно на единица.



Фиг. 2.29

От фиг. 2.29*а* следва, че коефициентът на усилване по напрежение на усилвателя без ООВ е

$$K = \frac{U_{\text{изх}}}{U_{\text{вх}}}, \tag{2.24}$$

а при наличие на ООВ неговата стойност е

$$K_{\text{ов}} = \frac{U_{\text{изх}}}{U}. \tag{2.25}$$

При ООВ по условие върнатият сигнал $U_{ов}$ е противофазен на входния сигнал U, т.е. $U_{вх}$ се явява разлика между тях и следователно може да се напише

$$U_{вх} = U - U_{ов}. \tag{2.26}$$

От тези равенства за коефициента на усилване при наличие на ООВ се получава изразът

$$K_{ов} = \frac{K}{1 + \beta_{ов} K}. \tag{2.27}$$

Тази формула е *основна в теорията на отрицателната обратна връзка* и се използва при редица изчисления. Величината

$$F = 1 + \beta_{ов} K \tag{2.28}$$

се нарича *дълбочина на отрицателната обратна връзка*. Това е число без измерение, което показва колко пъти намалява усилването при наличие на ООВ. При липса на обратна връзка $F = 1$.

В зависимост от начина, по който се формира върнатият сигнал, различаваме следните видове ООВ:

1. *Обратна връзка по напрежение.* В този случай сигналът, който се получава, е равен на пада върху товарното съпротивление $R_т$ (фиг. 2.29*б*).

2. Обратна връзка по ток. В този случай сигналът, който се получава, е пропорционален на тока през товара (фиг. 2.29*в*).

3. *Смесена обратна връзка.* Тя представлява комбинация от горните две.

В зависимост от начина, по който върнатият сигнал се подава към входа на усилвателя, различаваме следните видове ООВ:

1. *Последователна обратна връзка.* В този случай върнатият сигнал и сигналът от източника действуват последователно по отношение входа на усилвателя (фиг. 2.29*г*).

2. *Паралелна обратна връзка.* В този случай върнатият сигнал и сигналът от източника действуват паралелно по отношение на входа на усилвателя (фиг. 2.29*д*).

3. *Смесена обратна връзка.* Тя представлява комбинация от горните две.

В зависимост от характера на веригата, чрез която сигналът от изхода се подава към входа, различаваме следните видове ООВ:

1. *Честотно независима обратна връзка.* В този случай веригата за обратна връзка (четириполюсникът ОВ — вж. фиг. 2.29) съдържа само активни съпротивления, т.е. коефициентът $\beta_{ов}$ не зависи от честотата.

2. *Честотно зависима обратна връзка.* В този случай веригата за обратна връзка съдържа реактивни съпротивления (C и L), т.е. коефициентът $\beta_{ов}$ зависи от честотата.

Когато имаме ООВ само за постоянната съставка на тока (т.е. температурно стабилизиране на режима), тя се нарича още *режимна*.

Когато е налице ООВ само за променливата съставка (сигналът), тя се нарича още *сигнална*.

2.10. ВЛИЯНИЕ НА ООВ ВЪРХУ ПАРАМЕТРИТЕ НА УСИЛВАТЕЛЯ

Преди да разгледаме как ООВ влияе върху основните параметри на усилвателя, нека изясним физическата същност на явленията.

Внимателният анализ на формула (2.27) показва, при прилагане на ООВ коефициентът на усилване по принцип намалява. Но в случая важното е, че *намаляването не е константа, а е функция от усилването*. Това се вижда от следните разсъждения. При реалните усилватели коефициентът K не е постоянен (зависи от честотата, от стръмността и т.н.), което означава, че и дълбочината на обратната връзка $F = 1 + \beta_{ов} K$ не е постоянна величина. Например при честотно независима обратна връзка (т.е. $\beta_{ов} = \text{const}$), колкото е по-голям коефициентът на усилване K, толкова е по-голяма и дълбочината F. Следователно *ООВ има "изравнителен ефект"*, защото намалението на усилването е по-голямо там, където самото усилване (преди прилагане на ООВ) е било по-голямо.

След тези бележки нека да разгледаме как ООВ влияе върху основните параметри на усилвателите.

Коефициент на усилване. Както беше изяснено, при прилагане на ООВ коефициентът на усилване по напрежение намалява F-пъти, т.е.

$$K_{ов} = \frac{K}{F}. \tag{2.29}$$

Пример 2.5. Един усилвател без ООВ при честота 1 kHz има коефициент на усилване $K = 100$. Да се намери коефициентът му на усилване с ООВ при същата честота, ако само 1/100 част от изходното напрежение се връща обратно на входа.

Очевидно в случая $\beta_{ов} = 0,01$, при което $F = 1 + \beta_{ов} K = 1 + 0,01.100 = 2$. Като се използва формула (2.29), се получава $K_{ов} = 50$. Ако при същия усилвател към входа към входа се връщаше 10 % от изходния сигнал, то $K_{ов} = 9$.

Когато към входа на усилвателя се подава целият изходен сигнал, тогава $\beta_{ов} = 1$ (вж. формула 2.23). В такъв случай се казва, че *усилвателят е обхванат от 100-процентова ООВ*, при което винаги коефициентът му на усилване е по-малък от единица.

Когато при даден усилвател е изпълнено условието $\beta_{ов}K \gg 1$, казва се, че усилвателят е обхванат от *дълбока ООВ*, тъй като величината F е много по-голяма от единица. При това положение може да се напише

$$K_{ов} = \frac{K}{1+\beta_{ов}K} \approx \frac{K}{\beta_{ов}K} = \frac{1}{\beta_{ов}}. \qquad (2.30)$$

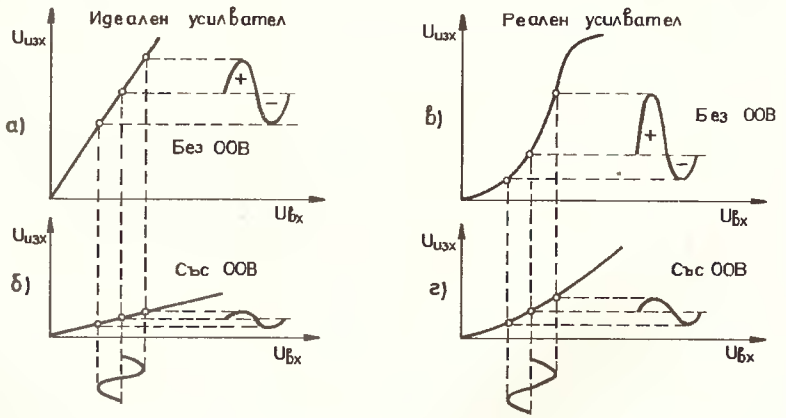
Вижда се, че в този случай *коефициентът на усилване не зависи от параметрите на усилвателя (респ. от транзисторите), а се определя само от веригата на обратната връзка.* (Напр., ако $K = 1000$ и $\beta_{ов} = 1/10$, то $K_{ов} \approx 10$.) Тази особеност се използва в специалните усилватели, които трябва да притежават много голяма стабилност.

ООВ *подобрява стабилността* на коефициента на усилване съгласно зависимостта

$$\frac{\Delta K_{ов}}{K_{ов}} = \frac{1}{F} \cdot \frac{\Delta K}{K}, \qquad (2.31)$$

т.е. *относителните изменения* на този коефициент (напр. поради стареене, температура, изменение на захранващи напрежения и др.) при прилагане на ООВ *намаляват* F-пъти.

Нелинейни изкривявания. При прилагане на ООВ се намаляват нелинейните изкривявания на усилвателя, т.е. *линеализира се неговата амплитудна характеристика* (вж. т. 1.13). За да се обясни това, на фиг. 2.30*а* е показана амплитудната характеристика



Фиг. 2.30

на *идеален* усилвател без ООВ. Вижда се, че тук положителната и отрицателната полувълна на входния сигнал се усилват еднакво. Поради това при прилагане на ООВ намалението на усилването

ще бъде еднакво и за двете полувълни. Следователно амплитудната характеристика след прилагане на ООВ ще бъде пак права линия, но с по-малък наклон, т.е. по-малък K_u (фиг. 2.30*б*).

На фиг. 2.30*в* е показана амплитудната характеристика на един *реален* усилвател без ООВ, който значителни нелинейни изкривявания. Вижда се, че тук положителната полувълна се усилва повече от отрицателната. При прилагане на ООВ съгласно казаното по-горе намалението на усилването на положителната полувълна ще е по-голямо от това на отрицателната. Следователно след прилагане на ООВ амплитудната характеристика ще има вида, показан на фиг. 2.30*г*, т.е. тя е значително линеаризирана. Тук наклонът ѝ е по-малък, тъй като коефициентът на усилване е намалял.

При прилагане на ООВ коефициентът на нелинейните изкривявания k_x (клирфакторът) намалява съгласно израза

$$k_{x\,ов} = \frac{k_x}{F}. \qquad (2.32)$$

От този израз може да се определи дълбочината на ООВ, необходима за получаване на предварително зададен $k_{x\,ов}$.

Пример 2.6. Даден е един НЧ усилвател с коефициент на усилване без ООВ $K = 20$. Когато на входа му се подава входно напрежение $U_{вх} = 0,3$ V, номиналната му изходна мощност е $P_н = 5$ W при коефициент на нелинейни изкривявания $k_x = 3$ %. Колко дълбока ООВ трябва да се приложи, за да се получи $k_x = 1$ %, като се запази изходната мощност.

От (2.32) се намира, че ООВ трябва да има дълбочина $F = \frac{k_x}{k_{x\,ов}} = \frac{0,03}{0,01} = 3$. За да се запази същата изходна мощност обаче, необходимо е напрежението, постъпващо от сигналния източник, да се увеличи F-пъти, т.е. $U = FU_{вх} = 3.0,3 = 0,9$ V.

Резултатът от горния пример е много важен, тъй като показва, че *качеството се "откупува" с количество* и това е съществена особеност на всяка ООВ.

Честотна характеристика. При въвеждане на ООВ едновременно с намаляване на коефициента на усилване се получава *разширяване на честотната лента* (фиг. 2.31*а*). Може да се докаже, че при един RC-усилвател с честотно независима ООВ са в сила зависимостите

$$f_{н\,ов} \approx \frac{f_н}{F} \quad \text{и} \quad f_{в\,ов} \approx F f_в. \qquad (2.33)$$

Разширяването на честотната лента при ООВ се дължи на споменатия вече "изравнителен" ефект. Нека имаме усилвател, който при липса на ООВ при $f_1 = 200$ Hz и $f_2 = 1000$ Hz да има съответно коефициенти на усилване $K_{200} = 40$ и $K_{1000} = 100$ (вж. фиг. 2.31*б*,

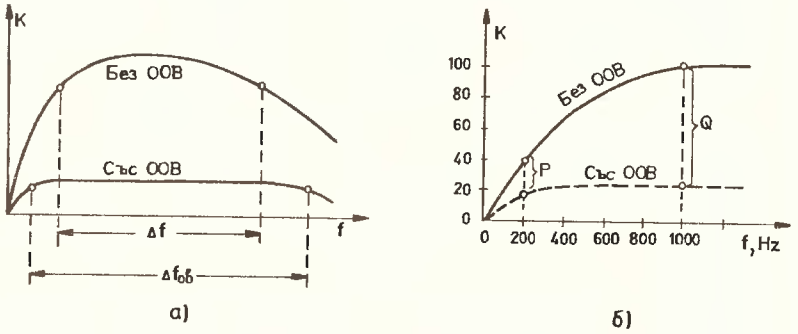
АЙНА БИБЛИОТЕКА

където за удобство честотата е дадена в линеен мащаб). Ако се приложи ООВ с $\beta_{ов} = 0,03$, то при същите честоти новите коефициенти на усилване ще бъдат съответно

$$K_{200\,ов} = \frac{40}{1+0,03.40} = \frac{40}{2,2} = 18 \qquad \text{и}$$

$$K_{1000\,ов} = \frac{100}{1+0,03.100} = \frac{100}{4} = 25.$$

Вижда се, че при $f_1 = 200$ Hz усилването намалява 2,2 пъти, а при $f_2 = 1000$ Hz усилването намалява 4 пъти (сравни отсечките P и Q на фиг. 2.31*б*). Или казано накратко: разширяването на честотната лента се дължи на това, че дълбочината на ООВ при различно усилване наистина е различна, т.е. *там, където усилването е било по-голямо, намалението е по-голямо.*



Фиг. 2.31

Особено големи възможности за коригиране на честотната характеристика се получават при използване на *честотно зависима ООВ*. При това положение характеристиката на усилвателя закривява в обратна посока в сравнение закривяването на характеристиката на веригата за обратна връзка (фиг. 2.32*а*). Това има голямо значение за практиката, понеже позволява да се получи усилвател с предварително зададена честотна характеристика. На фиг. 2.32*б* и *в* са показани два конкретни примера на честотно зависими вериги за ООВ заедно с честотните характеристики на тези вериги.

Входно съпротивление. Доказва се, че ако ООВ е последователна (по ток и напрежение), входното съпротивление на усилвателя *нараства* съгласно формулата

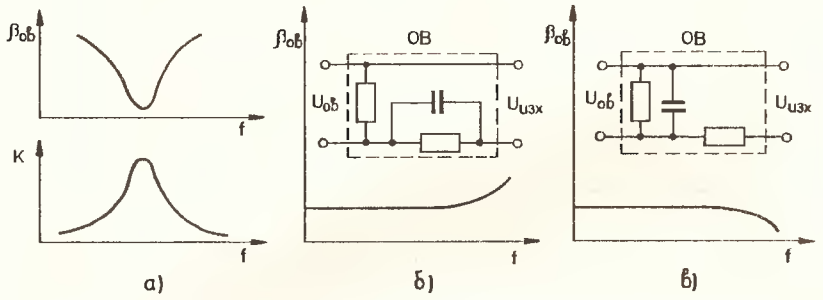
$$R_{\text{вх ов}} = FR_{\text{вх}}. \qquad (2.34)$$

По такъв начин чрез подбор на дълбочината на ООВ може да се изменя входното променливотоково съпротивление на усилвателя,

което има голямо значение при стъпалата с биполярни транзистори. (Входното съпротивление на усилвателните стъпала с полеви транзистори при ниски честоти е по принцип голямо.) Едновременно с това последователната ООВ *намалява входния динамичен капацитет* на стъпалото (вж. т. 2.5) в съответствие с формулата

$$C_{\text{вх д ов}} = \frac{C_{\text{вх д}}}{F}, \qquad (2.35)$$

което обуславя разширяването на честотната лента в областта на високите честоти.



Фиг. 2.32

Нека добавим, че паралелната ООВ (по ток и по напрежение) намалява входното съпротивление на усилвателя F-пъти.

Изходно съпротивление. Доказва се, че ако ООВ (последователна и паралелна) е по напрежение, тя *намалява* изходното съпротивление на усилвателя F-пъти. Когато ООВ (последователна и паралелна) е по ток, тя *увеличава* изходното съпротивление на усилвателя F-пъти.

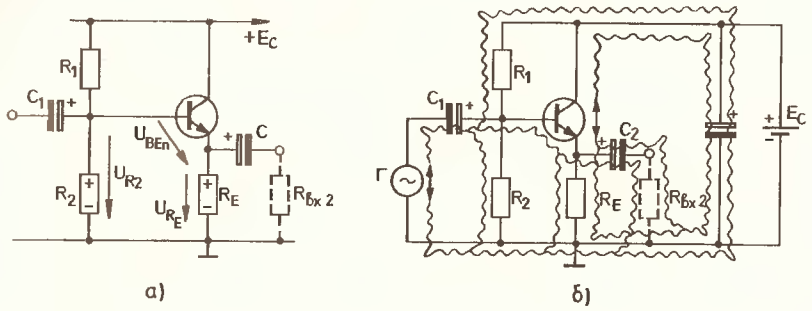
От всичко казано дотук се вижда, че ООВ е наистина *универсално средство за подобряване на всички параметри на усилвателите*. Като недостатък може да се посочи фактът, че се намалява коефициентът на усилване, но това лесно се компенсира, като се добавят още няколко стъпала.

2.11. УСИЛВАТЕЛНИ СВОЙСТВА НА СХЕМА ОБЩ КОЛЕКТОР (ЕМИТЕРЕН ПОВТОРИТЕЛ)

Поради ценните си свойства емитерният повторител (схема ОК) намира много широко приложение в усилвателите и интегралните схеми. Неговите най-важни особености са *голямо входно и малко изходно съпротивление*, поради което той се използва като съгласуващо звено.

На фиг. 2.33*а* е показана типична схема на емитерен повторител. Особеното е, че колекторът е свързан директно към захранващия източник (т.е. по променлив ток е свързан към шаси), а изходното напрежение се получава в краищата на емитерния резистор R_E, който не е шунтиран с кондензатор. Като се проследят веригите на променливия ток във входа (фиг. 2.33*б*), за входното съпротивление на стъпалото може да се запише

$$\frac{1}{R_{\text{вх ст}}} = \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_{\text{вх тр}}}. \qquad (2.36)$$



Фиг. 2.33

От същата фигура следва, че товарното съпротивление на транзистора за променлив ток е

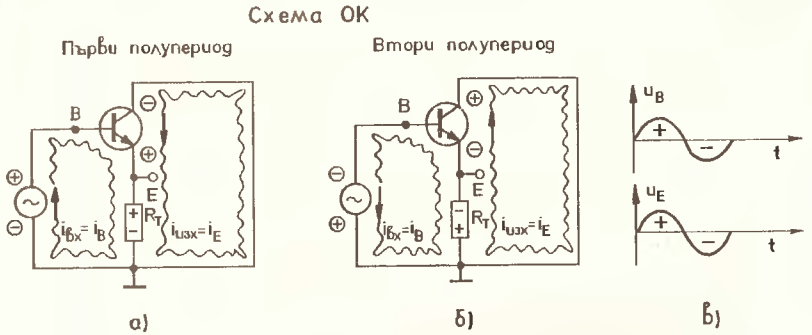
$$R_{\text{т}} = \frac{R_E R_{\text{вх}\,2}}{R_E + R_{\text{вх}\,2}}. \qquad (2.37)$$

Коефициентът на усилване по напрежение на емитерния повторител е *винаги по-малък от единица* (най-често $K_u = 0,90 \div 0,99$) и освен това тук *няма дефазиране между изходния и входния сигнал*. Следователно изходното напрежение "повтаря" входното по амплитуда и по фаза, откъдето е дошло името на тази схема. Тук веднага възниква въпросът: целесъобразно ли е такова стъпало, на входа на което, ако се подаде напрежение примерно 100 mV, на изхода му да се получи 95 mV?

Работата е там, че входният ток на емитерния повторител е нищожно малък, докато токът в изходната му верига е около β-пъти по-голям. Следователно емитерният повторител е добър усилвател на ток и на мощност.

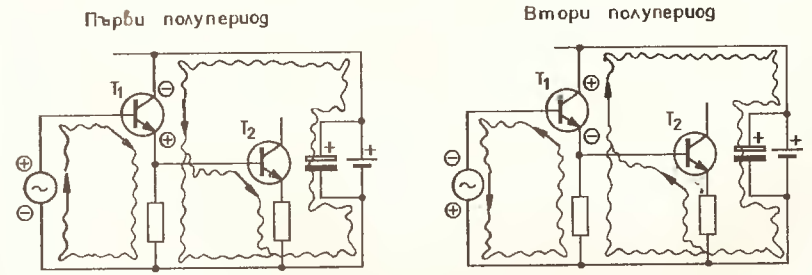
На фиг. 2.34 е показана еквивалентна схема на емитерния повторител за двата полупериода на променливия ток. Вижда се, че когато точката B (базата) е положителна спрямо шаси, точката E (емитерът) е положителна и обратно. Следователно при

схема ОК променливото изходно напрежение $u_E = u_{\text{изх}}$ е *синфазно* спрямо променливото входно напрежение u_B (фиг. 2.34*в*). Поради това коефициентът на усилване по напрежение K е положителен.



Фиг. 2.34

Липсата на дефазиране при схема ОК може да се илюстрира, като се проследи променливият сигнал при един двустъпален усилвател. Това е показано на фиг. 2.35, където са начертани посоките на променливите токове през двата полупериода. Вижда се, че когато генераторът на входния сигнал действува "отпушващо" на T_1, сигналът, генериран от изхода на T_1, действува също "отпушващо" на T_2 и обратно.



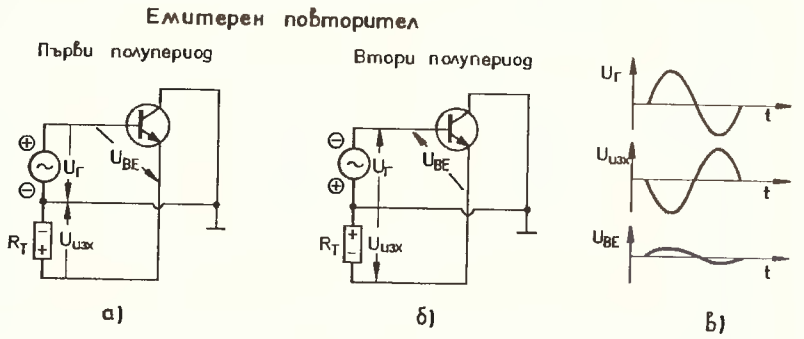
Фиг. 2.35

Както вече се спомена, входното съпротивление на транзистора $R_{\text{вх тр}}$ при схема ОК е голямо. Причината за това е, че товарното съпротивление $R_{\text{т}}$ (през което протича усиленият променлив изходен сигнал), е свързано във входа на стъпалото (вж. фиг. 2.34) и *поражда последователна ООВ по напрежение*. За да се изясни това, споменатата схема (фиг. 2.34) е начертана по друг начин на фиг. 2.36. В случая най-важно е това, че *цялото изходно*

напрежение се оказва включено във входната верига на транзистора, при това с противоположна фаза спрямо източника на сигнали, т.е. $U_{BE} = U_г - U_{изх}$. Следователно тук имаме 100-процентова ООВ по напрежение, защото $\beta_{ов} = 1$. Като се вземат под внимание формули (2.10) и (2.28), за дълбочината на ООВ при емитерния повторител се получава изразът

$$F = 1 + \beta_{ов}K = 1 + SR_т . \qquad (2.38)$$

(Минусът във формула 2.10 отпада, тъй като при схема ОК липсва дефазиране.)



Фиг. 2.36

При физическо обяснение на действието на емитерния повторител трябва да се помни, че *сигналът от генератора действува върху управляващия преход, като преминава през товара* (фиг. 2.34*а* и *б*). При това преминаване сигналът на генератора се "намалява" твърде много от противофазния напрежителен пад върху товара и на управляващия преход остава да действува малка част от него. (Например, ако $U_г = 100$ mV и $U_{изх} = 95$ mV то $U_{BE} = 5$mV, вж. фиг. 2.36*а*.) Ето защо, ако сравнят схемите ОЕ и ОК, *за получаване на един и същ базов ток стъпалото ОК трябва да се задействува с далеч по-големи напрежения, отколкото стъпалото ОЕ*. А щом за получаване на един и същ ток е необходимо по-голямо напрежение, това значи, че входното съпротивление е по-голямо.

Входното съпротивление на транзистора при схема ОК се дава с израза

$$R_{вх\,тр\,ОК} = R_{вх\,тр\,ОЕ}.F = h_{11e}F = h_{11e}(1 + SR_т) . \qquad (2.39)$$

Пример 2.7. Транзисторът 2Т3108 при $I_{Cп} = 1$ mA и $U_{CEп} = 2$ V има $h_{11e} = 3$ kΩ и $S = 30$ mA/V. Да се намери входното му съпротивление при схема ОК, ако $R_т = 1,5$ kΩ.

Заместваме във формула (2.39) и получаваме

$$R_{вх\,тр\,ОК} = h_{11e}(1 + SR_т) = 3.10^3(1 + 30.10^{-3}.1,5.10^3) = 138\ \text{kΩ}.$$

От (2.39) следва, че за да бъде $R_{вх\,тр\,ОК}$ голямо, необходимо е товарното съпротивление $R_т$ да е възможно по-голямо. Освен това *делителят* R_1–R_2 (фиг. 2.33) *трябва да е относително високоомен* с оглед да не шунтира голямото входно съпротивление на транзистора.

При схема ОК изходното съпротивление *на транзистора* силно зависи от съпротивлението на генератора, включен на входа, и може да се намери от формулата

$$R_{изх\,тр\,ОК} \approx \frac{h_{11e} + R_г}{h_{21e}} . \qquad (2.40)$$

Изходното съпротивление *на стъпалото* при схема ОК се дава с израза

$$R_{изх\,ст\,ОК} = \frac{R_E R_{изх\,тр\,ОК}}{R_E + R_{изх\,тр\ ОК}} . \qquad (2.41)$$

В практиката изходното съпротивление на маломощните стъпала при схема ОК е най-често $R_{изх\,ст} = 100\ \Omega \div 2$ kΩ, а при мощните то е $1 \div 20\ \Omega$.

Коефициентът на усилване по напрежение на емитерният повторител при ниски честоти може да бъде определен от израза

$$K_{u\,ОК} = \frac{K_{u\,ОЕ}}{F} \approx \frac{SR_т}{1 + SR_т} , \qquad (2.42)$$

от който наистина следва, че $K_{u\,ОК} < 1$. Например, ако се използва транзисторът 2Т3108 ($I_{Cп} = 1$ mA, $U_{CE} = 2$ V; $h_{11e} = 3000\ \Omega$, $h_{21e} = 100$, $S = 30$ mA/V), при товарно съпротивление $R_т$ 1 kΩ и 10 kΩ коефициентът на усилване по напрежение се получава съответно 0,97 и 0,99.

Коефициентът на усилване по ток на емитерния повторител (при $R_т \leq 10$ kΩ) е

$$K_i \approx h_{21e} = \beta . \qquad (2.43)$$

Като се вземе под внимание фактът, че при емитерния повторител $K_i \approx 1$, за големината на коефициента на усилване по мощност ще имаме $K_p = K_u K_i \approx \beta$.

Поради ООВ входният динамичен капацитет на транзистора при схема ОК е относително малък и се дава с израза

$$C_{вх\,д\,ОК} = C_C + (1 - K_{u\,ОК})C_E . \qquad (2.44)$$

Тъй като $K_{u\,ОК}$ е почти равен на 1, от формула (2.44) следва, че при схема ОК влиянието на емитерния капацитет е нищожно. Благодарение на това *емитерният повторител има много добри честотни свойства*.

Физическото обяснение на (2.44) може да се направи въз основа на фиг. 2.23*б* и *в* с тази разлика, че вътрешният генератор е синфазен на външния, тъй като схемата ОК не дефазира сигналите.

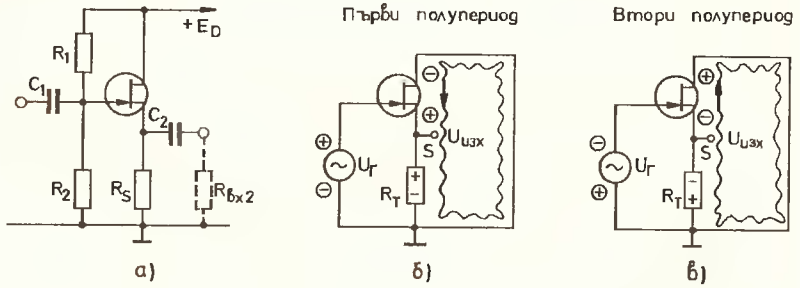
Емитерният повторител се използва не само за съгласуване на импеданси, но и за *съгласуване на постояннотокови нива*. За да се обясни това, нека припомним, че постояннотоковият режим на схемата от фиг. 2.33*а* се определя от големината на резисторите R_1, R_2 и R_E. В режим на покой за потенциала на базата U_B спрямо шаси е в сила равенството

$$U_B = U_{R_2} = U_{BE\text{п}} + U_{R_E}. \qquad (2.45)$$

Величината $U_{BE\text{п}}$ при всички случаи има големина 0,7 V, докато U_{R_E} зависи от избора на R_E и може да има големина например от 1 до 8÷10 V. Това е особено важно за постояннотоковите усилватели и интегралните схеми, тъй като чрез подбор на големината на резистора R_E се дава възможност да се осигури необходимият потенциал на емитера или базата (спрямо шаси).

2.12. УСИЛВАТЕЛНИ СВОЙСТВА НА СХЕМА ОБЩ ДРЕЙН (СОРСОВ ПОВТОРИТЕЛ)

На фиг. 2.37 полевият транзистор е включен по схема общ дрейн (ОД). За тази схема е характерно това, че дрейнът е свързан директно към захранващия източник, а изходното напрежение се получава от сорса. Постояннотоковият режим на сорсовия повторител се избира така, че транзисторът да работи в *пентодната област* (вж. част I, т. 13.5). Схемата ОД има много *голямо входно и малко изходно съпротивление*. Причината за това е, че стъпалото е обхванато от 100-процентова ООВ по напрежение с дълбочина $F = 1 + SR_\text{т}$. Затова коефициентът на усилване по напрежение е *по-малък от единица*. Както се вижда от фиг. 2.37*б* и *в*,



Фиг. 2.37

изходното напрежение е *синфазно* с това на генератора. Ето защо коефициентът на усилване по напрежение е положителен.

При звукови честоти се приема, че $R_{\text{вх тр}} = \infty$, а изходното съпротивление се определя от

$$R_{\text{изх тр}} = \frac{R_i}{1+\mu} \approx \frac{1}{S}. \qquad (2.46)$$

На практика най-често $S = 1 \div 3$ mA/V, при което $R_{\text{изх тр}} = 300 \div 1000\ \Omega$.

Тъй като $R_{\text{вх тр}} = \infty$, от фиг. 2.37*а* се вижда, че входното съпротивление на стъпалото *се определя от делителя във входа*, т.е.

$$R_{\text{вх ст}} = \frac{R_1 R_2}{R_1 + R_2}. \qquad (2.47)$$

Например, ако $R_1 = 5$ MΩ и $R_2 = 2$ MΩ, то $R_{\text{вх ст}} = 1{,}4$ MΩ.

За товарното съпротивление може да се напише

$$R_\text{т} = \frac{R_S R_{\text{вх}\,2}}{R_S + R_{\text{вх}\,2}}. \qquad (2.48)$$

Коефициентът на усилване по напрежение на сорсовия повторител се дава с израза

$$K_{u\,\text{ОД}} = \frac{K_{u\,\text{ОС}}}{F} = \frac{SR_\text{т}}{1+SR_\text{т}}. \qquad (2.49)$$

Както вече се спомена, той е винаги *по-малък от единица* и е положителен.

Изходното съпротивление *на стъпалото* може да се намери от формулата

$$R_{\text{изх ст}} \approx \frac{R_\text{т}}{1+SR_\text{т}}. \qquad (2.50)$$

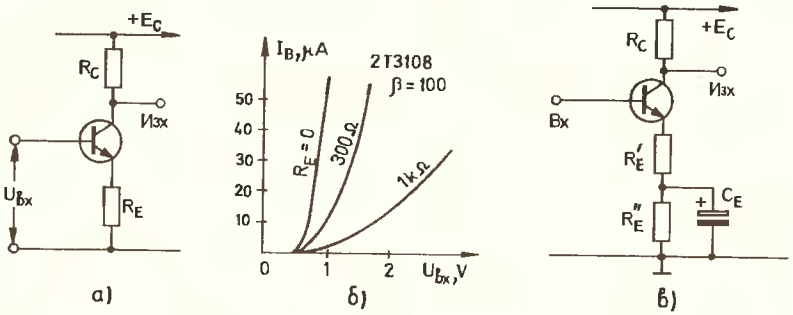
Например, ако $R_\text{т} = 2$ kΩ и $S = 1$ mA/V, то $R_{\text{изх ст}} = 660\ \Omega$.

Както е известно, ООВ намалява входния динамичен капацитет на полевия транзистор. (При схема ОД той може да бъде намерен от формула (2.44), като C_C и C_E се заменят съответно с капацитетите C_{GD} и C_{GS}.) Благодарение на тази особеност *сорсовият повторител има много добри честотни свойства*.

2.13. ОСНОВНИ УСИЛВАТЕЛНИ СХЕМИ С МЕСТНА ООВ

В практиката съществува голямо разнообразие на схеми с ООВ. Тук ще разгледаме най-разпространените случаи с местна (локална) ООВ, като анализираме основните им параметри.

Стъпало с резистор в емитера. На фиг. 2.38*а* е показано усилвателно стъпало, като в емитера на транзистора е включен резисторът R_E. Тъй като в някои отношения това стъпало прилича на емитерен повторител, възможно е у читателите с по-малка подготовка да възникне въпросът, по коя схема е включен транзисто-



Фиг. 2.38

рът — ОЕ или ОК. Понеже колекторът не е свързан директно към захранващия източник и освен това изходният сигнал се получава не от емитера, а от колектора, транзисторът е включен по схема ОЕ. Резисторът R_E обаче поражда ООВ, защото променливият изходен ток образува върху него напрежителен пад. Този пад е включен последователно в управляващата верига на транзистора и е противофазен на входния сигнал. Следователно дотук явленията са аналогични както при емитерния повторител (вж. фиг. 2.34*а* и *б*). Разликата обаче е тази, че към входа на емитерния повторител е включено цялото изходно напрежение, а в разглежданията случай (фиг. 2.38*а*) към входа на стъпалото се подава *само една част* от изходното напрежение, която се образува като пад върху R_E. Поради това може да се напише $U_{BE} = U_{\text{вх}} - U_{R_E}$, като напрежението $U_{R_E} = R_E I_{\text{изх}}$ е пропорционално на променливия изходен ток. Следователно тук имаме *последователна ООВ по ток.*

Анализът показва, че в този случай ООВ има дълбочина

$$F = 1 + \frac{h_{21e} R_E}{h_{11e}} = 1 + SR_E, \tag{2.51}$$

където S (вж. формула 2.5) се отнася за избраната работна точка. Оттук следва, че колкото R_E е по-голямо, толкова дълбочината на ООВ е по-голяма. Например, ако $S = 30$ mA/V и стойността на R_E е съответно 100 Ω и 1 kΩ, за големината на F се получава съответно 4 и 31.

Тъй като ООВ е последователна, входното съпротивление на транзистора (между база и шаси — фиг. 2.38*а*) *нараства* и може

да се намери по формулата

$$R_{\text{вх тр ООВ}} = F R_{\text{вх тр}} = h_{11e}(1 + SR_E). \tag{2.52}$$

Поради ООВ коефициентът на усилване по напрежение на стъпалото *намалява* и големината му може да се определи от израза

$$K_{\text{ООВ}} = \frac{K}{F} \approx -\frac{SR_{\text{т}}}{1 + SR_E}. \tag{2.53}$$

Например, ако $S = 30$ mA/V, $R_{\text{т}} = 4$ kΩ и $R_E = 100$ Ω, за коефициента на усилване се получава $K_{\text{ООВ}} = 30$. Ако обаче $R_E = 500$ Ω, тогава $K_{\text{ООВ}} = 7$.

Когато $I_{C\text{п}} = 1$ mA и $R_E > 200$–300 Ω, единицата в знаменателя на формула (2.53) може да се пренебрегне и за коефициента на усилване се получава простия израз

$$K_{\text{ООВ}} \approx -\frac{R_{\text{т}}}{R_E}. \tag{2.53а}$$

Включването на R_E практически не променя коефициента на усилване по ток на стъпалото, т.е. $K_i \approx \beta$. Също така почти не се променя и изходното съпротивление на транзистора (т.е. $R_{\text{изх тр}} \approx \dfrac{1}{h_{22e}}$), обаче се увеличава изходното съпротивление на стъпалото съгласно формулата

$$R_{\text{изх ст}} \approx \frac{h_{21e} R_E}{h_{22e}(R_E + R_C)}. \tag{2.54}$$

Поради ООВ входният динамичен капацитет на стъпалото намалява и е

$$C_{\text{вх д ООВ}} = \frac{C_{\text{вх д}}}{F} = \frac{C_E + (1 + SR_{\text{т}})C_C}{1 + SR_E}. \tag{2.55}$$

Резисторът R_E *стабилизира* температурно стъпалото (ООВ е и по постоянен ток) и в това отношение е желателно неговата стойност да е възможно по-голяма (вж. част I, т. 6.5). С увеличаване на R_E обаче силно намалява коефициентът на усилване по напрежение. От формула (2.53) следва, че за да бъде $K_{\text{ООВ}}$ по-голям от единица, стойността на R_E трябва да отговаря на условието

$$R_E < R_{\text{т}} - \frac{1}{S}. \tag{2.56}$$

Например, ако $S = 30$ mA/V и $R_{\text{т}} = 2$ kΩ, за да бъде $K_{\text{ООВ}} > 1$, трябва $R_E < 1960$ Ω.

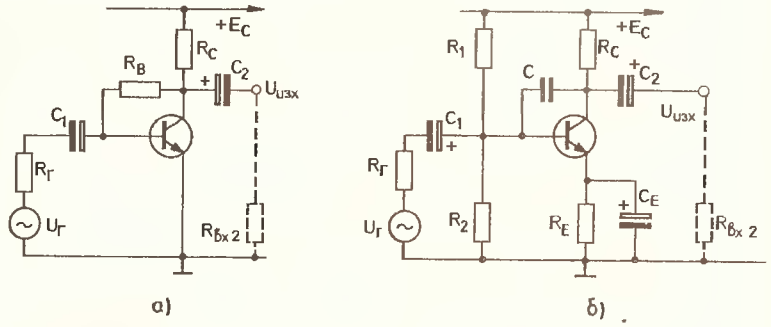
Резисторът R_E *линеализира* входната характеристика на стъпалото (не на транзистора!). Това се вижда от фиг. 2.38*б*, където е показана зависимостта на базовия ток на един конкретен транзистор от входното напрежение на стъпалото. Виждаме, че колкото

е по-голямо R_E, толкова по-голямо входно напрежение е необходимо за получаване на определен базов ток. Линеализирането на входната характеристика на стъпалото намалява нелинейните изкривявания, но разбира се, това е за сметка на необходимостта от по-голямо входно напрежение (качеството се печели с количество).

При стъпалото от фиг. 2.38*а* резисторът R_E е честотно независим, поради което ООВ се отнася както за постоянната, така и за променливата съставка. Едновременно с това R_E спомага да се осигури необходимият потенциал на базата, което е особено важно при стъпалата с директна връзка.

Когато е необходима дълбока ООВ по постоянен ток (добра температурна стабилност) и не много дълбока ООВ по променлив ток (голям коефициент на усилване по напрежение), може да се използва схемата, показана на фиг. 2.38*в*. В този случай температурната стабилност зависи от $R'_E + R''_E$, докато ООВ за променливия сигнал се обуславя само от R'_E.

Стъпало ОЕ с резистор между колектора и базата. На фиг. 2.39*а* резисторът R_B осигурява постояннотоков режим на транзистора. Едновременно с това стъпалото е обхванато от



Фиг. 2.39

ООВ както по постоянен, така и по променлив ток. И наистина посредством R_B част от усиления изходен сигнал (който при схема ОЕ е противофазен на входния) се подава паралелно към входа на стъпалото, т.е. имаме *честотно независима паралелна ООВ по напрежение*. Когато $R_г \gg h_{11e}$, дълбочината на ООВ има големина

$$F = 1 + \frac{R_т h_{21e}}{R_B}. \qquad (2.57)$$

Например, ако $R_т = 2$ kΩ, $R_B = 500$ kΩ и $h_{21e} = 100$, за дълбочината се получава $F = 1,4$. В практиката най-често $R_B =$

$100 \div 800$ kΩ и $R_т = 1 \div 5$ kΩ, поради което при схемата от фиг. 2.39*а* дълбочината не надвишава $F = 4 \div 5$. (При схемата от фиг. 2.38*а* е възможно $F = 50 \div 100$.)

При схемата от фиг. 2.39*а* входното съпротивление на транзистора практически не се изменя, т.е. $R_{вх\,тр} = h_{11e}$, обаче изходното му съпротивление нараства съгласно израза

$$R_{изх\,тр} \approx \frac{R_B}{h_{21e} + R_B h_{22e}}. \qquad (2.58)$$

Коефициентът на усилване по напрежение на стъпалото (фиг. 2.39*а*) *намалява* и може да се определи от формулата

$$K_{ООВ} = \frac{K}{F} \approx \frac{S R_т R_B}{R_B + h_{21e} R_т}. \qquad (2.59)$$

Тъй като ООВ е паралелна, входното съпротивление на стъпалото *намалява* и може да се намери от израза

$$R_{вх\,ст} \approx \frac{h_{11e}}{F}. \qquad (2.60)$$

Коефициентът на усилване по ток на стъпалото *намалява* съгласно зависимостта

$$K_i \approx \frac{h_{21e}}{F}. \qquad (2.61)$$

Изходното съпротивление на стъпалото също *намалява* и е

$$R_{изх\,ст} \approx \frac{R_C R_B}{h_{22e} R_B^2 + h_{21e} R_C}. \qquad (2.62)$$

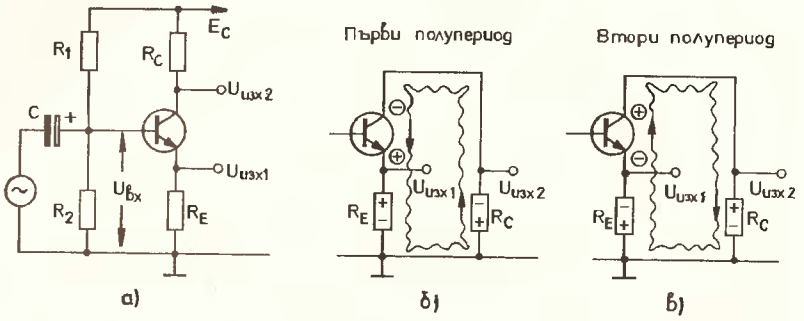
Стъпало ОЕ с кондензатор между колектора и базата. В този случай (фиг. 2.39*б*) има *честотно зависима* паралелна ООВ по напрежение. Тя действува така, че силно намалява коефициента на усилване при високи честоти. Тази ООВ (при $R_г \gg h_{11e}$) има дълбочина

$$F = 1 + \frac{S R_т}{\sqrt{1 + \dfrac{1}{(\omega\tau)^2}}}, \qquad (2.63)$$

където $\omega = 2\pi f$, а $\tau = h_{11e} C$. Оттук се вижда, че с увеличаване на честотата дълбочината F нараства, т.е. има *потискане на високите честоти*.

Стъпало с разделен товар. С помощта на тази схема (фиг. 2.40*а*) могат да се получат две еднакви по големина, но противоположни по фаза изходни напрежения. Следователно тя е едно фазоинверсно стъпало, което може да се използва за задействуване на двутактни крайни стъпала. За да бъдат двете

изходни напрежения еднакви по големина, трябва резисторите R_C и R_E да имат еднаква стойност. На фиг. 2.40*б* и *в* е показана еквивалентна схема на изходната верига по променлив ток, откъдето се вижда се, че двете изходни напрежения (спрямо шаси!) наистина са противофазни. Понеже емитерният резистор не е шунтиран с кондензатор, променливият пад върху него (т.е. $U_{изх\,1}$) се оказ-



Фиг. 2.40

ва включен във входната верига. Така че по отношение на $U_{изх\,1}$ стъпалото може да се разглежда като емитерен повторител, тъй като имаме 100-процентова последователна ООВ по напрежение. Поради това $U_{изх\,1} < U_{вх}$. По отношение на $U_{изх\,2}$ стъпалото представлява схема ОЕ с последователна ООВ по ток, породена от R_E. В случая, когато $R_E = R_C$, то $U_{изх\,1} = U_{изх\,2} < U_{вх}$. Следователно коефициентът на усилване по напрежение на това стъпало (по отношение и на двата изхода) е *по-малък от единица*. При това нека добавим, че $U_{изх\,1}$ е във фаза с $U_{вх}$, а $U_{изх\,2}$ е в противофаза. В практиката големината на R_C и R_E зависи от захранващото напрежение и входното съпротивление на следващите стъпала, като най-често $R_C = R_E = 1 \div 5$ kΩ.

Основно предимство на стъпалото с разделен товар (сравнено напр. с трансформаторните фазоинверсни стъпала) е неговата простота и липсата на обемисти детайли, което в някои случаи (напр. в интегралните схеми) е от голямо значение. Негов недостатък е, че няма усилване по напрежение, а само по ток и по мощност. Друг недостатък е този, че изходното съпротивление на емитерния изход е по-малко от това на колекторния, което може да породи нелинейни изкривявания. За изравняване на тези съпротивления последователно на изхода $U_{изх\,1}$ се свързва резистор с подходяща стойност или пък към изход $U_{изх\,2}$ се включва емитерен повторител.

3

НИСКОЧЕСТОТНИ УСИЛВАТЕЛИ С ДИРЕКТНА ВРЪЗКА

3.1. ОБЩИ СВЕДЕНИЯ

Основните предимства на директната връзка са известни: простота (отпадат свързващите кондензатори) и широка честотна лента, напр. от $f_н = 0$ до някаква стойност $f_в$ (вж. фиг. 1.16*б*). Поради това директната връзка се използва широко в отделните стъпала на различни видове усилватели. Например в много устройства на битовата електроника (радиоприемници, магнетофони, телевизори, усилвателни уредби и др.) се използват усилватели с директна връзка, които само на входа или изхода си имат свързващ кондензатор. Това води не само до икономия на елементи и опростяване на схемите, но главното е, че се получават усилватели с много добри качества.

Директната връзка лежи в основата на постояннотоковите усилватели. Както е известно, те могат да усилват и най-бавните изменения на напрежението и тока. Тяхната най-важна особеност е, че изобщо не съдържат кондензатори. Постояннотоковите усилватели се използват например в електронните термометри, в релетата за време, в измервателната техника, в автоматиката и т.н.

Директната връзка лежи в основата и на различните видове интегрални схеми, чиито особености ще бъдат разгледани по-нататък.

В тази глава основно внимание ще бъде отделено на *НЧ усилватели с дискретни елементи*, в които се използва директната връзка.

3.2. ОСОБЕНОСТИ НА УСИЛВАТЕЛИТЕ С ДИРЕКТНА ВРЪЗКА

Основен недостатък на всички усилватели с директна връзка (УДВ) е *температурната им нестабилност*, която води до т.нар. дрейф на нулата или само дрейф. За да обясним това, нека припомним, че под влияние на температурата параметрите на транзисторите се променят, в резултат на което в изхода на всяко стъпало се пораждат бавноизменящи се напрежения. При усилвателите с *RC*-връзка тези напрежения не се предават от едно стъпало на друго поради наличието на разделителни кондензато-

ри. При УДВ обаче тези бавноизменящи се напрежения се усилват от следващите стъпала. Например, ако в първото стъпало на един такъв усилвател с $K_u = 1000$ се появи напрежение от 1 mV, изходното напрежение ще се измени с 1 V! Поради тази причина в УДВ се вземат специални мерки против дрейфа, като *особено внимание се отделя на първите стъпала.* Към тези мерки спадат използването *само на силициеви* транзистори (те имат нищожно малък I_{CBO}), прилагане на ООВ, използване на диференциални и мостови схеми, въвеждане на стабилизиращи вериги и т.н. Поради това *важно качество на всеки усилвател с директни връзки е температурната му стабилност.*

Основно схемотехническо изискване при УДВ е на всеки транзистор да бъде осигурен подходящ постояннотоков режим. Когато транзисторът се използва като усилвател на малки сигнали, този режим се характеризира със следното:

1. На всеки транзистор трябва да се осигури преднапрежение с големина 0,5–0,8 V. (Средно се приема $U_{BE\text{п}} = 0,7$ V.)

2. Напрежението между колектора и емитера на всеки транзистор не бива да е под $0,5 \div 1$ V, тъй като ще настъпи насищане. (При усилване на малки сигнали средно се приема $U_{CE\text{п}} = 2 \div 3$ V, а при по-големи сигнали то трябва да е съответно по-високо.) Във връзка с това ще повторим, че дали колекторното напрежение $U_{CE\text{п}}$ ще е 2 или 5 V, това практически *не променя нито колекторния ток на покой (фиг. 2.8а), нито усилвателните качества на транзистора.* Това следва и от факта, че $U_{CE\text{п}}$ *не фигурира в основните формули за изчисление, като единственото изискване е работната точка да се намира в активната област, т.е.* $U_{CE\text{п}} > 0,5 \div 1$ V.

3. Големината на колекторния ток на покой $I_{C\text{п}}$ (за разлика от $U_{CE\text{п}}$) *твърде силно влияе* върху основните усилвателни параметри на биполярния транзистор (вж. формула 2.5, 2.8, 2.11), като в предусилвателните стъпала е целесъобразно да се избира в границите от 0,3 до 3 mA. При усилватели с дискретни елементи най-често се препоръчва $I_{C\text{п}} = 1$ mA, тъй като малосигналните h-параметри се дават в справочниците именно за такъв ток. Когато усилвателят трябва да е малошумящ, колекторният ток на покой на първия транзистор може да се избере 0,1–0,5 mA. Във връзка с това обаче не бива да се забравя, че с намаляване на $I_{C\text{п}}$ намалява не само S, но и β (вж. част I, т. 11.8).

4. Когато се проектира един многостъпален усилвател, най-често се използва схемата ОЕ, тъй като при нея има и усилване и по напрежение, и по ток. Благодарение на това е възможно да се направи многостъпален УДВ, в който всички транзистори да работят по схема ОЕ. В този случай за получаване на голямо усилване колекторните резистори трябва да имат възможно

по-голяма стойност. От друга страна, за получаване на по-голяма температурна стабилност емитерните резистори също трябва да се избират по-големи. Едновременното изпълнение на двете изисквания води до по-високи захранващи напрежения, което не е целесъобразно. Затова, когато е зададено захранващото напрежение, при определяне на големината на тези резистори се прави компромис.

5. Когато се налага съгласуване, в някои стъпала транзисторите се включват по схема ОК (по изключение и ОБ). Във връзка с това нека кажем, че не е възможно да се направи многостъпален УДВ, в който всички транзистори да работят по схема ОБ, поради голямата разлика между изходното съпротивление на предното стъпало (напр. $R_{\text{изх}} = 0,5 \div 1$ MΩ) и входно съпротивление на следващото (напр. $R_{\text{вх}} = 10$–100 Ω).

6. Възможностите на УДВ особено много нарастват, когато в тях се използват едновременно NPN и PNP (т.р. комплементарни) транзистори, а също и полеви транзистори. В резултат на това се получават усилватели с много високи показатели.

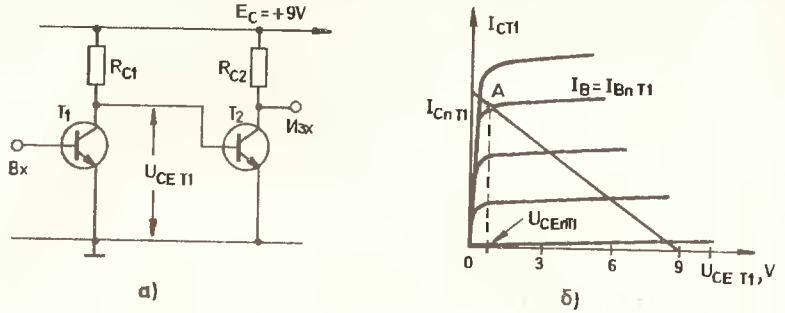
7. При анализиране на различните схеми да се помни, че изходната верига на транзисторите представлява генератор за променливата съставка, а захранващият източник (т.е. "плюсът" и "минусът") представлява късо съединение за нея.

3.3. ПРЕДУСИЛВАТЕЛНИ СТЪПАЛА С ДИРЕКТНА ВРЪЗКА БЕЗ ЕМИТЕРНИ КОНДЕНЗАТОРИ

В тази точка ще разгледаме някои основни схеми на многостъпални усилватели с директна връзка. Схемите не съдържат нито свързващи, нито блокиращи кондензатори, т.е. по същество това са постояннотокови усилватели. Те имат много добри честотни свойства, поради което се използва не само в НЧУ, но и в интегралните схеми.

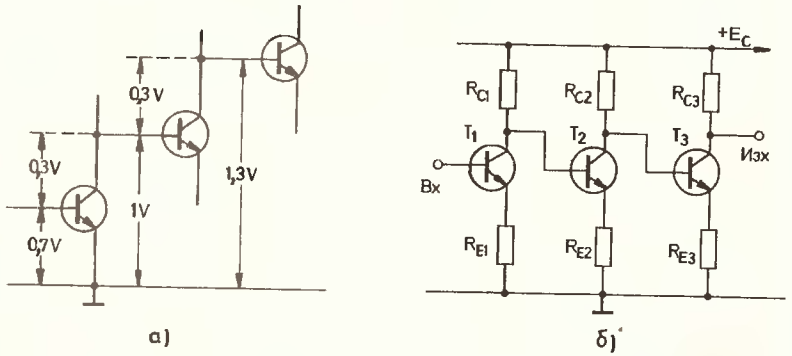
Свързване ОЕ–ОЕ с еднотипни транзистори. На фиг. 3.1*а* е показана схема на прост УДВ с еднотипни транзистори. Тук липсват емитерни резистори, поради което схемата е проста, но температурно нестабилна (няма ООВ). Освен това колекторното напрежение U_{CET_1} на първия транзистор се явява преднапрежение за втория, от което следва, че то трябва да има големина около 0,7 V. При такова малко колекторно напрежение работната точка A на T_1 ще се намира твърде близко до областта на насищане (фиг. 3.1*б*). Следователно такъв усилвател може да работи само при малки сигнали, без да има запас по отношение на колекторното напрежение.

Ако приемем, че за правилната работа на един подобен многостъпален УДВ на всеки транзистор трябва да се осигури преднап-



Фиг. 3.1

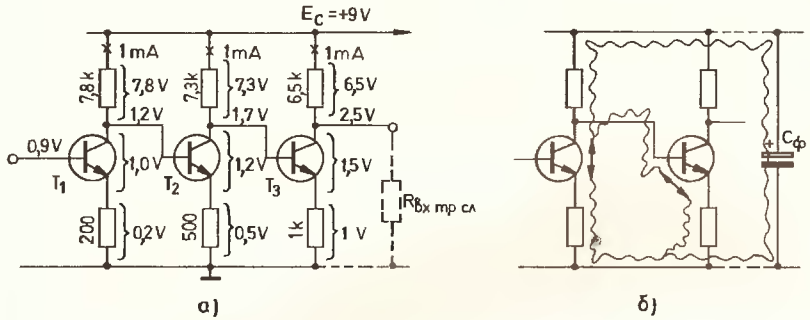
режение $U_{BEп} = 0,7$ V и колекторно напрежение $U_{CEп} = 1$ V, от фиг. 3.2*а* се вижда, че напрежението колектор-база на всеки транзистор ще има големина $U_{CBп} = U_{CEп} - U_{BEп} = 1 - 0,7 = 0,3$ V. И понеже връзката е директна, очевидно *базата на всеки следващ транзистор трябва да има поне с* 0,3 V *по-висок потенциал от базата на предния транзистор*. Това изискване може да се реализира, ако в емитерите на транзисторите се включат резистори с подхо-



Фиг. 3.2

дяща стойност (фиг. 3.2*б*). Тъй като потенциалът на базата на всеки следващ транзистор нараства, стойностите на емитерните резистори (при един и същ $I_{Cп}$) трябва съответно да нарастват, а тези на колекторните — да намаляват. Емитерните резистори пораждат ООВ по постоянен и по променлив ток, която стабилизира режима, но едновременно с това, ако тяхната стойност надвиши определена граница (вж. формула 2.56), коефициентът на усилване K_u става по-малък от единица. Следователно при такива схеми (фиг. 3.2*б*) емитерните резистори по принцип трябва да имат относително малки стойности.

На фиг. 3.3*а* е показана схема на един конкретен УДВ, като са означени постояннотоковите режими на транзисторите. (Базовите токове на покой са значително по-малки от колекторните и са пренебрегнати.) Освен това напреженията $U_{CEп}$ при всяко следващо стъпало нарочно са избрани по-големи поради увеличаването на амплитудата на сигнала. По такъв начин се избягва попадането на работната точка в режим на насищане.



Фиг. 3.3

Резултатният коефициент на усилване по напрежение на един многостъпален усилвател е равен на произведението от коефициентите на усилване на отделните стъпала:

$$K_{u\,общ} = K_{u1}K_{u2}K_{u3}\ldots K_{un}\,. \tag{3.1}$$

За намиране на тези коефициенти трябва да се определи товарното съпротивление за променлив ток на всеки транзистор. Като се има предвид фиг. 3.3*б*, за товарното съпротивление на всеки транзистор може да се напише

$$R_т = \frac{R_C R_{вх\,тр\,сл}}{R_C + R_{вх\,тр\,сл}}\,. \tag{3.2}$$

Тъй като всички стъпала са обхванати от ООВ, стойността на $R_{вх\,тр\,сл}$ може да се определи от формула (2.52). След като се знае $R_т$, коефициентът на усилване по напрежение на всяко стъпало се намира по (2.53). Понеже при всяко следващо стъпало R_E нараства, а R_C намалява, при еднакви транзистори и еднакъв $I_{Cп}$ най-голям коефициент на усилване ще има първото стъпало, а най-малък — последното.

Пример 3.1. Да се намери коефициентът на усилване по напрежение на транзистора T_1 (фиг. 3.3*а*), ако всички транзистори имат $h_{11e} = 3$ kΩ.

Тъй като всички транзистори имат $I_{Cп} = 1$ mA, от (2.5) следва, че стръмността им има големина $S \approx 30I_{Cп} = 30.1 = 30$ mA/V $= 0,03$ A/V.

От формула (2.52) се намира входното съпротивление на T_2

$$R_{\text{вх}\,T2\,\text{ООВ}} \approx h_{11e}(1 + SR_{E2}) = 3.10^3(1 + 0,03.500) = 48\ \text{k}\Omega\,.$$

Тогава товарното съпротивление на T_1 ще е

$$R_{T_1\,\text{ООВ}} \approx \frac{R_{C1}R_{\text{вх}\,T2}}{R_{C1} + R_{\text{вх}\,T2}} = \frac{7,8.10^3.48.10^3}{7,8.10^3 + 48.10^3} = 6,7\ \text{k}\Omega\,.$$

От формула (2.53) за големината на коефициента на усилване на T_1 получаваме

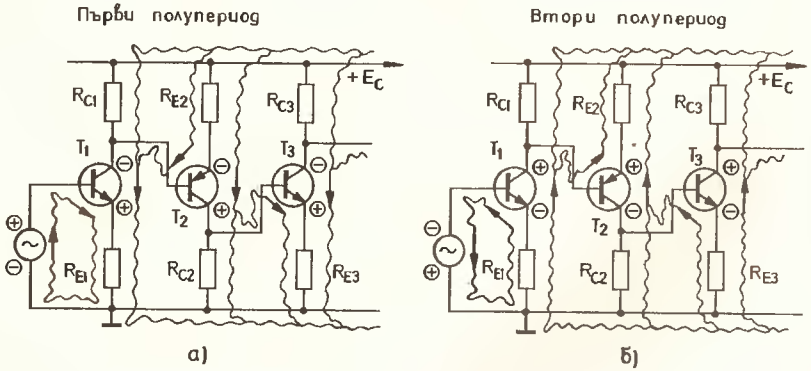
$$K_{u\,\text{ООВ}} = \frac{SR_{\text{т}}}{1 + SR_{E1}} = \frac{0,03.6,7.10^3}{1 + 0,03.200} \approx 28\,.$$

Чрез подобни изчисления се установява, че ако $R_{\text{вх}\,T4} = 50\ \text{k}\Omega$, третото стъпало ще има коефициент на усилване $K_u = 4$. Това намаляване на коефициента на усилване се дължи главно на увеличената стойност на R_{E3}.

Тъй като схемата ОЕ дефазира на 180°, в колектора на T_1 (фиг. 3.3*а*) сигналът ще е дефазиран на 180°, в колектора на T_2 той няма да е дефазиран, а в колектора на T_3 той пак ще е дефазиран на 180°.

Друга особеност на този вид УДВ, породена от нарастването на потенциалите на базите, е, че *входът и изходът не е възможно да имат еднакви потенциали.*

Свързване ОЕ–ОЕ с комплементарни транзистори (от англ. complementary — допълнителен). На фиг. 3.4 е показан многостъпален УДВ с NPN и PNP транзистори, като са означени и промените токове през двата полупериода. Транзисторът T_2 е от типа PNP и също е включен по схема ОЕ, тъй като входният сигнал действува в емитерния преход, без да минава през товара,



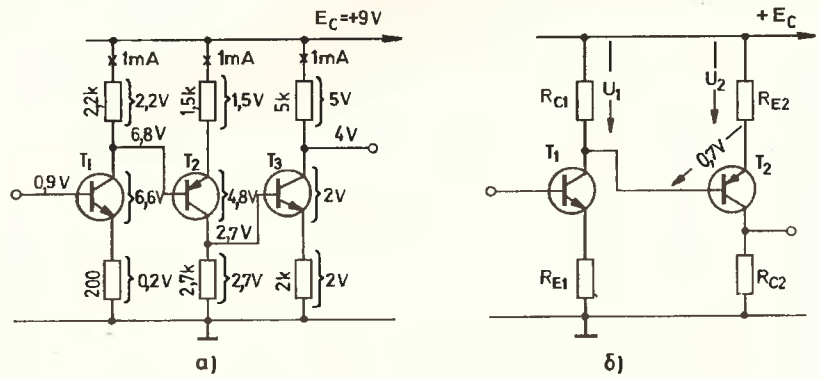
Фиг. 3.4

а изходният сигнал се получава от колектора. Обръщаме внимание, че и тук е в сила споменатото вече универсално правило относно променливите съставки: при всеки транзистор базата и емитерът имат еднаква полярност, а колекторът — противоположна (фиг. 3.4).

Тъй като и трите транзистора са включени по схема ОЕ, сигналът в колектора на T_1 е дефазиран на 180°, в колектора на T_2 той не е дефазиран, а в колектора на T_3 той пак е дефазиран на 180°.

Усилвателят, в който се редуват NPN и PNP транзистори в температурно отношение (при равни други условия), е по-нестабилен от усилвателя с еднотипни транзистори. Причината за това е, че ефектът от температурните промени на токове и напрежения в предното стъпало се сумират със същия ефект в следващото стъпало.

На фиг. 3.5*а* е показана конкретна схема на един такъв усилвател, като са означени постояннотоковите режими на транзисторите. Тук коефициентите на усилване на отделните стъпала се

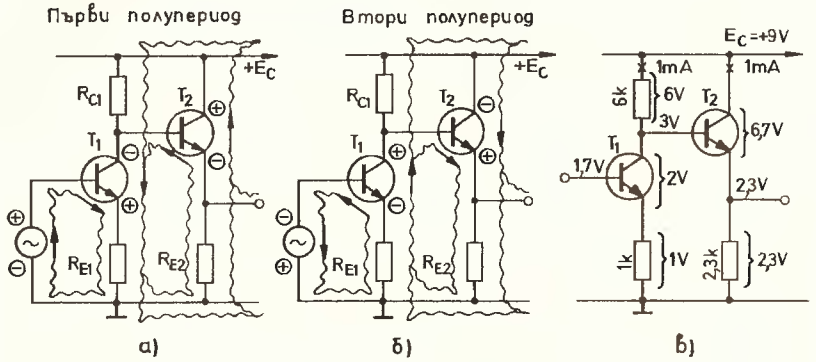


Фиг. 3.5

намират чрез същите формули както при усилвателите с еднотипни транзистори. Обаче при равни други условия усилвателите с редуващи се комплементарни транзистори имат по-малък коефициент на усилване. Причината за това е, че колекторните резистори не могат да имат относително голяма стойност, тъй като това налага съответно увеличаване и на емитерните резистори (фиг. 3.5*б*). По тази причина например второто стъпало на фиг. 3.5*а* има коефициент на усилване по напрежение $K_u = 1,7$.

Свързване ОЕ–ОК с еднотипни транзистори. На фиг. 3.6*а* и *б* е показан двустъпален УДВ с еднотипни транзистори, като първият е включен по схема ОЕ. Вторият транзистор е включен по

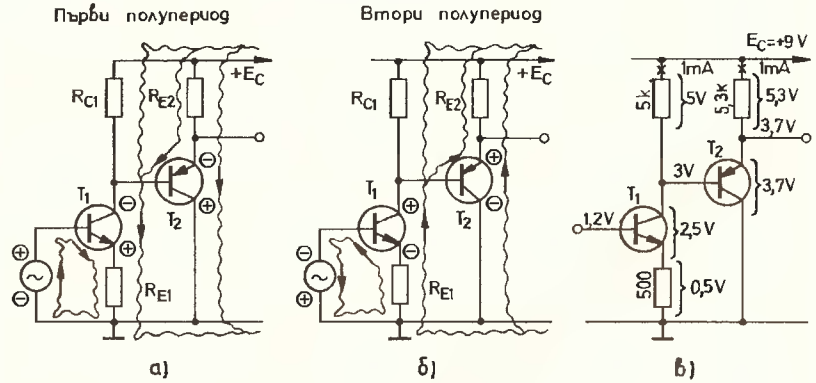
схема ОК, тъй като входният сигнал действува на управляващия преход, като минава през товара, а изходният сигнал се получава в емитера. Усилвателят има малко изходно съпротивление. Неговият коефициент на усилване по напрежение практически е равен на коефициента на усилване на първото стъпало. (Емитерният повторител има $K_u \approx 1$.) Сигналът се дефазира от първото стъпало на 180°, а от второто не се дефазира.



Фиг. 3.6

На фиг. 3.6*б* е показана схема на един конкретен усилвател от този вид, като са означени постояннотоковите режими на транзисторите. При тази схема е възможно входът и изходът да имат еднакъв потенциал.

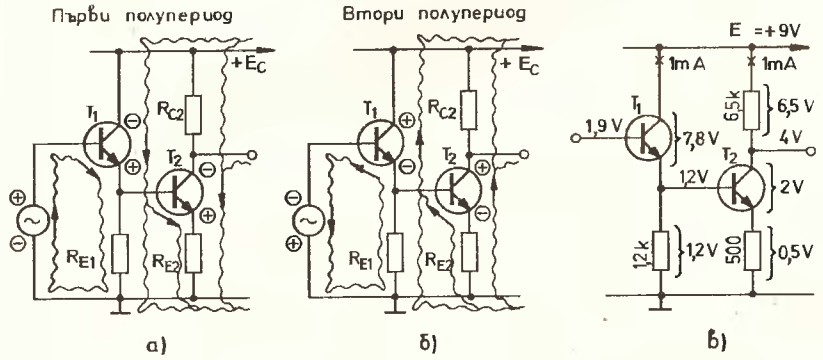
Свързване ОЕ–ОК с комплементарни транзистори. На фиг. 3.7*а* и *б* е показан двустъпален УДВ с комплементарни транзистори. Първият транзистор е включен по схема ОЕ, а вторият — по схема ОК. Изходното съпротивление на усилвателя е малко, а коефициентът му на усилване по напрежение практически е равен на коефициента на усилване на първото стъпало. Сигналът се дефазира на 180° от първото стъпало, а второто стъпало е емитерен повторител и не дефазира.



Фиг. 3.7

На фиг. 3.7*в* е показана конкретна схема на усилвател от този вид, като са означени постояннотоковите режими на транзисторите. При този усилвател е възможно входът и изходът да имат еднакъв потенциал.

Свързване ОЕ–ОК с еднотипни транзистори. На фиг. 3.8*а* и *б* е показан двустъпален УДВ с еднотипни транзистори, като първият е включен по схема ОК, а вторият — по схема ОЕ. Усилвателят има голямо входно съпротивление, като коефициентът му на усилване по напрежение практически е равен на коефициента на усилване на второто стъпало. Първото стъпало не дефазира входния сигнал, обаче второто го дефазира на 180°.



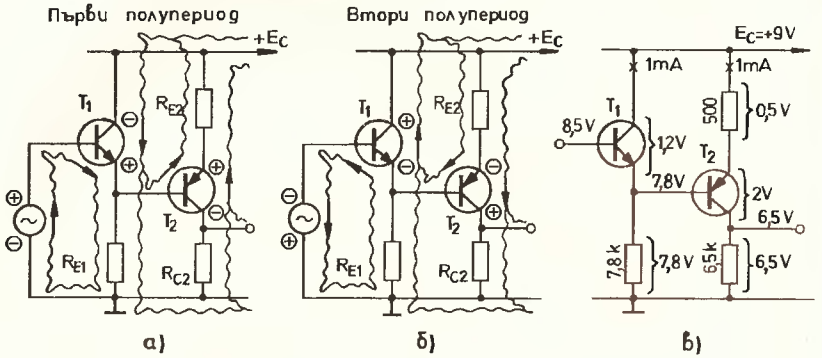
Фиг. 3.8

На фиг. 3.8*в* е показан един конкретен УДВ от този вид, като са означени постояннотоковите режими на транзисторите. Тук емитерният резистор на T_1 не може да се избере с относително по-голяма стойност, тъй като се налага съответно увеличаване и на емитерния резистор на T_2, а това ще намали коефициента на усилване на второто стъпало. При тази схема (фиг. 3.8) е възможно входът и изходът да имат еднакъв потенциал.

Свързване ОК–ОЕ с комплементарни транзистори. На фиг. 3.9*а* и *б* е показан двустъпален УДВ с транзистори с различна проводимост, като първият работи по схема ОК, вторият — по схема ОЕ. Тъй като първото стъпало е емитерен повторител, изходното съпротивление на усилвателя е голямо. Коефициентът

ЛИЧНА БИБЛИОТЕКА Георги Недялков

на усилване по напрежение практически е равен на коефициента на усилване на второто стъпало. Емитерният повторител не дефазира сигнала, а второто стъпало го дефазира на 180°.

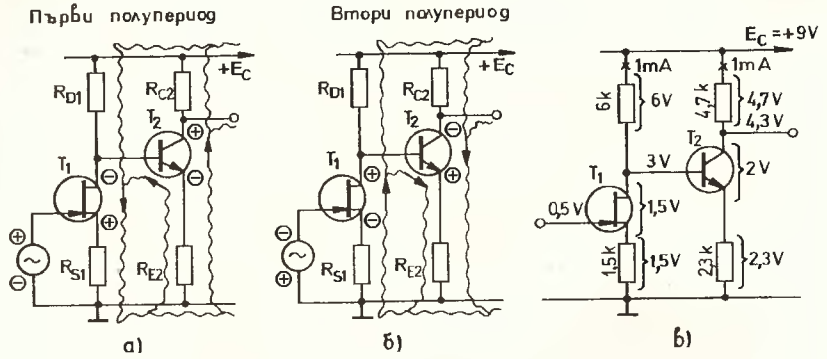


Фиг. 3.9

На фиг. 3.9*в* е показана конкретна схема на един подобен усилвател, като са означени постояннотоковите режими на транзисторите. Тук емитерният резистор на T_1 и колекторният на T_2 могат да имат относително големи стойности, с което се постига добра температурна стабилност и голям коефициент на усилване. При тази схема е възможно входът и изходът да имат еднакви потенциали.

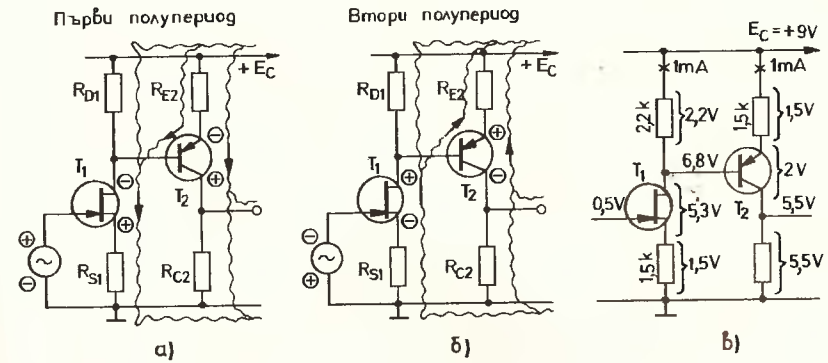
Свързване УНИБИП. При свързване на униполярни с биполярни транзистори (съкратено УНИБИП) може да се получат предусилватели с голямо входно съпротивление и малък собствен шум. Втори път напомняме, че всички транзистори трябва да бъдат силициеви.

На фиг. 3.10*а* и *б* е показан УНИБИП усилвател с директна връзка, като полевият транзистор е свързан по схема ОС и е с N-канал. (Този тип транзистори намират най-широко приложение в УНИБИП стъпалата с дискретни елементи, а също и в редица интегрални схеми.) Биполярният транзистор е от типа NPN и е свързан по схема ОЕ. В дрейна на T_1 сигналът е дефазиран на 180°, а в колектора на T_2 той не е дефазиран. На фиг. 3.10*в* е показана конкретна схема на подобен усилвател, като коефициентите на усилване на първото и второто стъпало са относително малки — напр. $2 \div 5$. Причината за това при първото стъпало е относително малката стръмност на полевите транзистори (вж. т. 2.4). А малкият коефициент на усилване на второто стъпало се дължи на относително голямата стойност на емитерния резистор, което е обусловено от изискването T_1 да работи в пентоден режим (т.е. $|U_{DS}| > |U_p| - |U_{GS}|$, вж. част I, т. 13.9) и да бъде температурно стабилизиран. При тази схема потенциалът на изхода е винаги по-висок от този на входа.



Фиг. 3.10

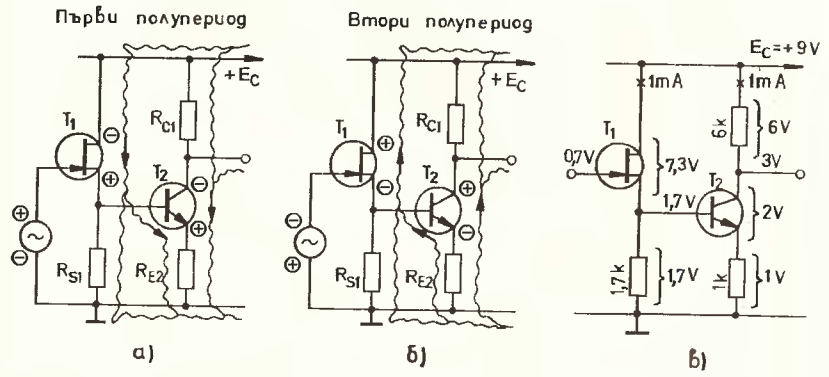
На фиг. 3.11*а* и *б* е показан УНИБИП усилвател с директна връзка, като полевият транзистор е с N канал и е свързан по схема ОС, а биполярният е от тип PNP и е включен по схема ОЕ. На изхода на T_1 сигналът е дефазиран на 180°, а на изхода на T_2 той е дефазиран на още 180°. На фиг. 3.11*в* е показана конкретна схема на подобен усилвател, като потенциалът на изхода е винаги по-висок от този на входа.



Фиг. 3.11

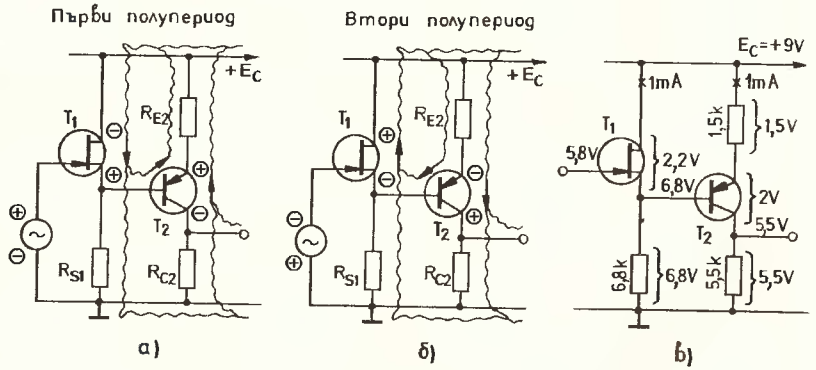
На фиг. 3.12*а* и *б* е показан УНИБИП усилвател с директна връзка, като полевият транзистор е с N канал и е включен по схема ОД (сорсов повторител). Биполярният транзистор е от типа NPN и е включен по схема ОЕ. Главна особеност на усилвателя е особено голямото му входно съпротивление и малкият му

собствен шум. На фиг. 3.12*в* е показана конкретна схема на един такъв усилвател, където са означени постояннотоковите режими на двата транзистора.



Фиг. 3.12

На фиг. 3.13*а* и *б* е показан УНИБИП усилвател с директна връзка, като полевият транзистор е с N канал и е свързан по схема ОД. Биполярният транзистор е от типа PNP и е свързан по схема ОЕ. Благодарение на това първото стъпало осигурява

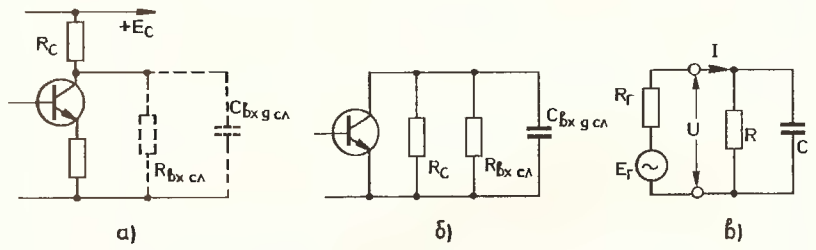


Фиг. 3.13

много голямо входно съпротивление, а второто — сравнително добър коефициент на усилване по напрежение. На фиг. 3.13*в* е показана конкретна схема на подобен усилвател, като са означени постояннотоковите режими на транзисторите.

3.4. ЧЕСТОТНИ СВОЙСТВА НА ПРЕДУСИЛВАТЕЛИТЕ С ДИРЕКТНА ВРЪЗКА

Известно е, че с увеличаване на честотата коефициентът на усилване на УДВ намалява. Главната причина за това е *влиянието на входната верига на следващото стъпало* (фиг. 3.14*а*). Този въпрос е важен не само за УДВ, но и за интегралните схеми, затова нека го разгледаме по-подробно.



Фиг. 3.14

Честотни свойства на паралелно свързани R и C. Както се вижда от фиг. 3.14*б* и *в*, изходната верига на транзистора е равностойна на паралелно свързани R и C, чийто импеданс е

$$Z = \frac{R}{\sqrt{1+(\omega RC)^2}}. \qquad (3.3)$$

Честотните свойства на тази верига могат да бъдат изследвани чрез схемата от фиг. 3.14*в*. Тук генераторът има неизменно е.д.н. с големина $E_г$, вътрешното му съпротивление отговаря на условието $R_г > R$ и честотата му f може да се измени от 0 до ∞. Въпросът, който ни интересува, е как изходното напрежение U на генератора зависи от честотата (фиг. 3.14*в*).

При $f = 0$ капацитивното съпротивление $X_C = 1/\omega C$ е безкрайно голямо, т.е. $Z = R$ и за напрежението може да се напише

$$U_0 = IR = \frac{E_г R}{R_г + R}. \qquad (3.4)$$

(Тук с U_0 е означено напрежението при $f = 0$.)

При увеличаване на честотата капацитивното съпротивление X_C намалява и идва момент, когато то става равно на R, т.е. $X_C = R$ или $1/2\pi fC = R$. Оттук за честотата, при която става това изравняване, се получава

$$f_1 = \frac{1}{2\pi RC}. \qquad (3.5)$$

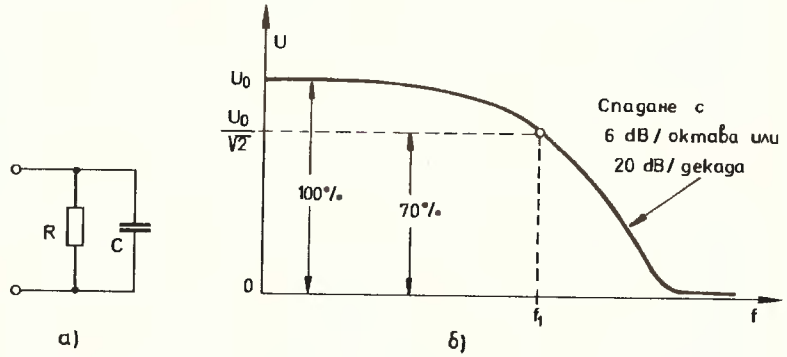
При тази честота очевидно $\omega_1 RC = 1$ и за импеданса на RC-веригата може да се напише

$$Z_1 = \frac{R}{\sqrt{1+(\omega_1 RC)^2}} = \frac{R}{\sqrt{1+1}} = \frac{R}{\sqrt{2}} \approx 0,7R. \qquad (3.6)$$

Оттук за изходното напрежение на генератора се получава

$$U_1 = IZ_1 = \frac{IR}{\sqrt{2}} = \frac{U_0}{\sqrt{2}} \approx 0,7U_0. \qquad (3.7)$$

Този резултат показва, че *честотата f_1 (нарича се честота на пречупване или честота на срязване) е характерен параметър на всяка верига, състояща се от паралелно свързани R и C* (фиг. 3.15*а*). Честотата на пречупване е онази честота, при която *съпротивлението на кондензатора става равно на съпротивлението на резистора.* Когато RC-групата се захранва от сравнително високоомен



Фиг. 3.15

генератор, честотата на пречупване е онази честота, при която изходното напрежение намалява с 30 % (3 dB) спрямо стойността си при съвсем ниски честоти (фиг. 3.15*б*).

Пример 3.2. Да се намери честотата f_1 на верига, състояща се от паралелно свързани $R = 2$ kΩ и $C = 100$ pF.

Заместваме във формула (3.5)

$$f_1 = \frac{1}{2\pi RC} = \frac{1}{2\pi.2.10^3.100.10^{-12}} = 800 \text{ kHz}.$$

Нека сега да изясним по какъв закон намалява напрежението U (фиг. 3.14*в*), когато честотата на генератора е по-голяма от f_1.

При увеличаване на честотата над f_1 капацитивното съпротивление започва да намалява и от даден момент нататък $X_C \ll R$. При това положение може да се приеме, че $Z \approx X_C = \frac{1}{2\pi fC}$. Тъй

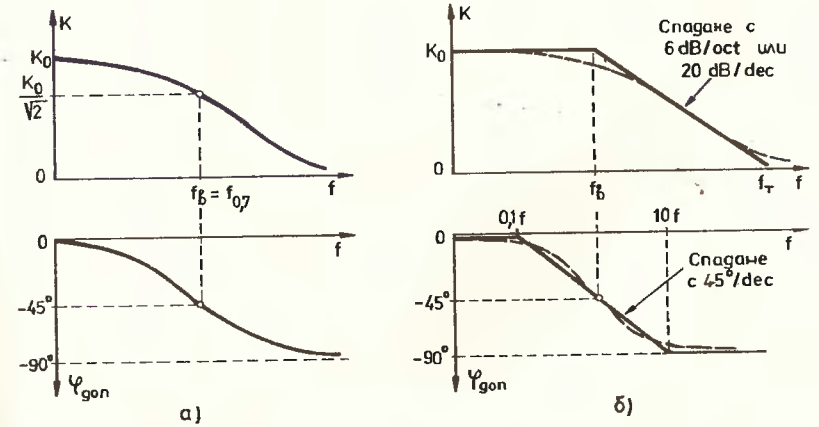
като по условие $X_C \ll R_г$, затова за тока във веригата може да се напише $I \approx \frac{E_г}{R_г}$. Въз основа на това за напрежението се получава изразът

$$U = IX_C \approx \frac{E_г}{\omega CR_г} = \frac{E_г}{2\pi fCR_г} = \frac{k}{f}, \qquad (3.8)$$

където за дадената схема k е константа. Полученият резултат показва, че при честоти, значително по-големи от f_1, *напрежението в краищата на паралелно свързаните R и C намалява обратно пропорционално на честотата.* Това означава, че при удвояване на честотата напрежението U намалява два пъти, т.е. 6 dB (вж. таблица 1.2). И понеже честотният диапазон между f и $2f$ се нарича октава, спадането на U става със скорост 6 dB на октава. От (3.8) следва също, че при десеторно увеличаване на честотата напрежението намалява 10 пъти, т.е. 20 dB на декада.

Разгледаният случай е важен, тъй като дава обяснение за намаляване на усилването както на усилвателите, така и на транзисторите и интегралните схеми.

Честотни свойства на едностъпален усилвател с директна връзка. При усилвателните стъпала с директна връзка липсват честотно зависими елементи. При тях главната причина за намаляване на усилването при увеличаване на честотата е шунтиращото действие на входния динамичен капацитет на следващото стъпало (фиг. 3.14*а*). Честотната характеристика на един едно-



Фиг. 3.16

стъпален УДВ е показана на фиг. 3.16*а*, като $f_н = 0$, а горната гранична честота (бележи се още с $f_{0,7}$) може да се определи от

израза

$$f_в = f_{0,7} = \frac{1}{2\pi R_т C_{вх\,дсл}} \qquad (3.9)$$

Тук $R_т$ е товарното съпротивление на стъпалото, а $C_{вх\,дсл}$ е входният динамичен капацитет на следващото стъпало, който може да бъде намерен по формула (2.55).

Пример 3.3. Да се определи горната гранична честота на първото стъпало от фиг. 3.3*а*, ако товарното му съпротивление е $R_т = 7,7$ kΩ, а входният динамичен капацитет на второто стъпало е $C_{вх\,дсл} = 100$ pF.

Заместваме във формула (3.9)

$$f_в = \frac{1}{2\pi R_т C_{вх\,дсл}} = \frac{1}{2\pi.7,7.10^3.100.10^{-12}} \approx 210 \text{ kHz}.$$

От израза (3.9) следва, за да има дадено стъпало висока гранична честота $f_в$, трябва $R_т$ и $C_{вх\,дсл}$ да са възможно по-малки. На практика това означава стъпалото да има малък коефициент на усилване по напрежение и да се използват високочестотни транзистори.

Коефициент на широколентност. Доказва се, че коефициентът на усилване K_u е свързан с широчината на честотната лента Δf чрез равенството

$$G = K_u \Delta f = \frac{S}{2\pi(C_E + C_C)} \qquad (3.10)$$

Вижда се, че величината G зависи само от параметрите на използвания транзистор. Тук S е стръмността на транзистора в избраната работна точка. При увеличаване на колекторния ток на покой едновременно с S нараства и C_E (вж. част I, т. 9.1), така че *за даден транзистор величината G е една константа*, която се нарича *коефициент на широколентност на транзистора* и се изразява в херци. Например, ако $S = 30$ mA/V, $C_E = 20$ pF и $C_C = 5$ pF, за коефициента на широколентност се получава $G = 20$ MHz. Добрите високочестотни транзистори имат $G = 50$–500 MHZ.

Диаграми на Бодѐ. На фиг. 3.16*а* е показана както амплитудно-честотната, така и фазово-честотната характеристика на едностъпален УДВ. Амплитудно-честотната характеристика се представя с израза

$$K = \frac{K_0}{\sqrt{1 + \left(\frac{f}{f_в}\right)^2}}, \qquad (3.11)$$

където K_0 е коефициентът на усилване по напрежение при съвсем ниски честоти, а f е текущата честота.

Пример 3.4. Едно усилвателно стъпало с директна връзка има $K_0 = 20$ и $f_в = 100$ kHz. Да се намери коефициентът му на усилване при $f = 1$ kHz.

Заместваме във формула (3.11)

$$K = \frac{K_0}{\sqrt{1 + \left(\frac{f}{f_в}\right)^2}} = \frac{20}{\sqrt{1 + \left(\frac{1}{100}\right)^2}} = 19,99.$$

По същия начин се установява, че при $f = 10$ kHz $K = 19,8$, а при $f = 100$ kHz $K = 14$.

Фазово-честотната характеристика на един едностъпален УДВ се представя с уравнението

$$\varphi = -\left(\varphi_0 + \operatorname{arctg}\frac{f}{f_в}\right) = -(\varphi_0 + \varphi_{доп}), \qquad (3.12)$$

където $\varphi_{доп}$ е ъгълът на допълнителното дефазиране на сигнала. В тази формула ъгълът $\varphi_0 = 180°$, ако стъпалото обръща фазата (напр. схема ОЕ) и $\varphi_0 = 0$, ако не обръща (напр. ОК и ОБ). Следователно фазово-честотната характеристика, показана на фиг. 3.16*а*, изразява само ъгъла на допълнителното дефазиране на сигнала при нарастване на честотата.

От фазово-честотната характеристика следва, че когато $f = f_в$, допълнителният ъгъл на закъснение на изходния сигнал е $-45°$ (защото $\operatorname{tg}45° = 1$), а когато $f \to \infty$, този ъгъл е $-90°$ ($\operatorname{tg}90° = \infty$). Практически това означава, че ако транзисторът е включен по схема ОЕ при съвсем ниски честоти, изходният сигнал е дефазиран на 180° спрямо входния; при $f = f_в$ той изостава на $180° + 45° = 225°$ спрямо входния, а при $f \to \infty$ изоставането е 270°. От казаното следва, че при едностъпалния усилвател ъгълът на допълнителното дефазиране може да бъде най-много 90° и това трябва да се запомни.

Амплитудно-честотната и фазово-честотната характеристика на реалните усилватели представляват криви линии, чиито уравнения не са удобни за работа. Затова при практически изчисления кривите се заместват с прави начупени линии (фиг. 3.16*б*), при което се получава т.нар. *диаграма на Бодѐ*. По такъв начин се приема, че коефициентът на усилване при честота от 0 до $f_в$ има големина K_0, след което големината му намалява с 6 dB/oct (или 20 dB/dec) чак до честотата $f_т$. Също така се приема, че при честоти от 0 до $0,1 f_в$ липсва допълнително дефазиране. От $0,1 f_в$ до $10 f_в$ ъгълът нараства с 45° на декада, а след $10 f_в$ се приема, че ъгълът е константен и равен на 90°. Граничната честота $f_в$ се нарича още *честота на пречупване* или *полюс* на едностъпалния усилвател , а честотата $f_т$ — *транзитна* или *единична честота*.

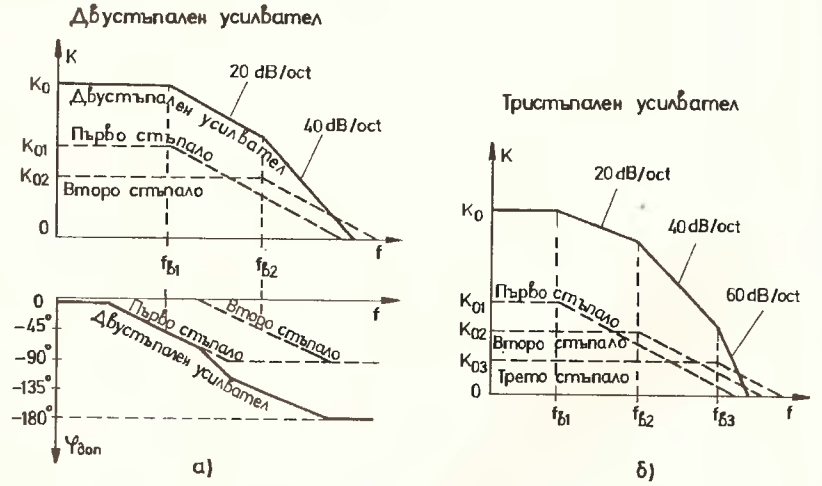
Най-голямата грешка, която се допуска, когато вместо реалната амплитудно-честотна характеристика се използва диаграмата на Бодѐ, е 3 dB и това е при честота $f_{\text{в}}$. При фазово-честотната характеристика най-голямата грешка е 5,7° и това е при честоти $0,1f_{\text{в}}$ и $10f_{\text{в}}$.

Честотни характеристики на многостъпален усилвател с директни връзки. Коефициентът на усилване по напрежение на един многостъпален усилвател при съвсем ниски честоти се намира чрез зависимостта (3.1). Долната гранична честота на един такъв усилвател е $f_{\text{н}} = 0$, докато горната гранична честота $f_{\text{в}}$ се дава чрез сложна формула, неудобна за практиката. Причината за това усложняване се дължи на взаимното влияние между стъпалата. Трябва да се знае обаче, че горната гранична честота на многостъпалния усилвател във *всички случаи е равна или по-ниска от тази на стъпалото с най-ниска честота.*

Когато многостъпалният усилвател се състои от n еднакви стъпала, които не си влияят помежду си, горната гранична честота може да се определи от формулата

$$f_{\text{в}n} = f_{\text{в}}\sqrt{\sqrt[n]{2} - 1}, \qquad (3.13)$$

където $f_{\text{в}}$ е горната гранична честота на едно от стъпалата. От тази зависимост следва, че при две стъпала $f_{\text{в}2} = 0,64f_{\text{в}}$, а при три стъпала се получава $f_{\text{в}3} = 0,51f_{\text{в}}$.



Фиг. 3.17

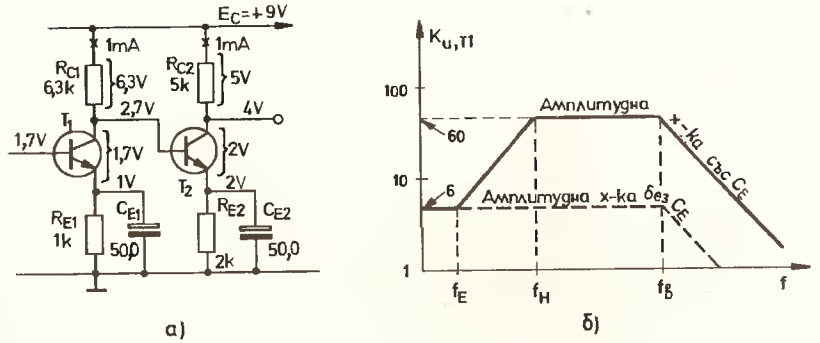
Когато коефициентите на усилване на отделните стъпала са изразени в логаритмичен мащаб (напр. в децибели), диаграмата

на Бодѐ на многостъпалния усилвател се получава чрез просто събиране на диаграмите на отделните стъпала. Например при двустъпален УДВ това е показано на фиг. 3.17*а*, където с прекъсната линия са начертани диаграмите на двете стъпала, а с плътна линия — резултатната диаграма на целия усилвател. Вижда се, че двустъпалният усилвател има *два полюса*: $f_{\text{в}1}$ (след който спадането на усилването е 20 dB/dec) и $f_{\text{в}2}$ (след който спадането е 40 dB/dec). На фиг. 3.17*б* съвсем аналогично е начертана диаграмата на Бодѐ при тристъпален усилвател, който има *три полюса*. Тук след всеки полюс коефициентът на усилване намалява с 20 dB/dec.

При многостъпалните усилватели фазовата диаграма на Бодѐ се получава чрез просто събиране на фазовите диаграми на отделните стъпала. При две стъпала това е показано на фиг. 3.17*а*. Обръщаме внимание, че при две стъпала ъгълът на допълнителното дефазиране $\varphi_{\text{доп}}$ може да достигне 180°, при три стъпала — 270° и т.н. Тези въпроси са особено важни, когато се изследва устойчивостта на един многостъпален УДВ, обхванат от ООВ. (вж. повече подробности в т. 6.19).

3.5. ПРЕДУСИЛВАТЕЛНИ СТЪПАЛА С ДИРЕКТНА ВРЪЗКА С ЕМИТЕРНИ КОНДЕНЗАТОРИ

Предусилвателните стъпала с директна връзка, които бяха разгледани в т. 3.3, намират широко приложение в съвременните НЧУ, като в някои случаи емитерните резистори се шунтират с кондензатори. Например такъв предусилвател е показан на



Фиг. 3.18

фиг. 3.18*а*. Кондензаторите не влияят върху постояннотоковия режим на транзисторите, обаче за променливата съставка пораж-

дат честотно зависима ООВ с дълбочина

$$F = 1 + SZ_E\,, \tag{3.14}$$

където

$$Z_E = \frac{R_E}{\sqrt{1 + (\omega R_E C_E)^2}}\,. \tag{3.15}$$

За да се изяснят явленията, нека да разгледаме по-подробно усилвателните свойства на първото стъпало на фиг. 3.18*а*.

При съвсем ниска честота влиянието на кондензаторите може да се пренебрегне и усилвателят е аналогичен на този, показан на фиг. 3.3, т.е. тук е налице ООВ по постоянен и по променлив ток с дълбочина $F = 1 + SR_E$. Ако транзисторите са еднакви и $h_{11e} = 3$ kΩ, като използваме формула (2.52), за входното съпротивление на T_2 (фиг. 3.18*а*) се намира

$$R_{\text{т}T2\text{ООВ}} \approx h_{11e}(1 + SR_E) = 3.10^3(1 + 0,03.2.10^3) \approx 180\ \text{kΩ}\,.$$

Тогава товарното съпротивление на T_1 ще е

$$R_{\text{т}T1\,\text{ООВ}} = \frac{R_{C1}R_{\text{т}T2\,\text{ООВ}}}{R_{C1} + R_{\text{т}T2\,\text{ООВ}}} = \frac{6,3.10^3.180.10^3}{6,3.10^3 + 180.10^3} \approx 6\ \text{kΩ}$$

и от (2.53) за големината на коефициента на усилване на първото стъпало се получава

$$K_{\text{ООВ}} \approx \frac{SR_{\text{т}}}{1 + SR_E} = \frac{0,03.6.10^3}{1 + 0,03.1.10^3} \approx 6\,.$$

При увеличаване на честотата съпротивлението на кондензаторите C_{E1} и C_{E2} започва да намалява. Това води до намаляване на импеданса Z_E, с което се намалява дълбочината на ООВ. При това положение се намалява входното съпротивление на T_1 и нараства коефициентът му на усилване.

При по-нататъшно увеличаване на честотата съпротивлението на кондензаторите става далеч по-малко от това на емитерните резистори, т.е. може да се приеме, че по променлив ток емитерите са свързани към шаси и за сигнала няма ООВ. При това положение входното съпротивление на T_2 (фиг. 3.18*а*) е равно на $R_{\text{вх}T2} = h_{11e} = 3$ kΩ, а товарното съпротивление на T_1 ще е

$$R_{\text{т}T1} = \frac{R_{C1}R_{\text{вх}T2}}{R_{C1} + R_{\text{вх}T2}} = \frac{6,3.10^3.3.10^3}{6,3.10^3 + 3.10^3} \approx 2\ \text{kΩ}\,.$$

Тогава от формула (2.10) за големината на коефициента на усилване на първото стъпало се намира $K_u \approx SR_{\text{т}T1} = 0,03.2.10^3 = 60$.

При още по-високи честоти започва да влияе входният динамичен капацитет на следващото стъпало, в резултат на което амплитудно-честотната характеристика започва да спада с 20 dB/dec.

На фиг. 3.18*б* е начертана амплитудно-честотната характеристика на първото стъпало от фиг. 3.18*а*, като с прекъсната линия е нанесена и характеристиката на същото стъпало без емитерен кондензатор. Горната гранична честота $f_{\text{в}}$ зависи от входния динамичен капацитет на второто стъпало и може да се намери по формула (3.9). Долната гранична честота $f_{\text{н}}$ се дава с израза

$$f_{\text{н}} = f_E\left(1 + \frac{SR_{E1}R_{\text{т}}}{R_{C1}}\right)\,, \tag{3.16}$$

където f_E е честотата на пречупване на групата R_EC_E и може да се изчисли от зависимостта

$$f_E = \frac{1}{2\pi R_{E1}C_{E1}}\,. \tag{3.17}$$

Тук $R_{\text{т}}$ е товарното съпротивление на T_1 при условие, че липсва ООВ.

Пример 3.5. Да се определят честотите f_E, $f_{\text{н}}$ и $f_{\text{в}}$ на първото усилвателно стъпало от фиг. 3.18*а*, ако $C_{\text{вх}\,\text{д}T2} = 100$ pF.

Заместваме във формула (3.17)

$$f_E = \frac{1}{2\pi R_{E1}C_{E1}} = \frac{1}{2\pi.1.10^3.50.10^{-6}} = 3,2\ \text{Hz}\,.$$

Тъй като $I_{C\text{п}} = 1$ mA, стръмността на транзистора е $S = 0,03$ A/V, а $R_{\text{вх}T} = h_{11e} = 3$ kΩ. За товарното съпротивление на T_1 (при липса на ООВ) се получава

$$R_{\text{т}} = \frac{R_{C1}R_{\text{вх}T2}}{R_{C1} + R_{\text{вх}T2}} = \frac{6,3.10^3.3.10^3}{6,3.10^3 + 3.10^3} = 2,1\ \text{kΩ}\,.$$

Заместваме във формула (3.16)

$$f_{\text{в}} = f_E\left(1 + \frac{SR_{E1}R_{\text{т}}}{R_{C1}}\right) = 3,2\left(1 + \frac{0,03.1.10^3.2,1.10^3}{6,3.10^3}\right) = 35\ \text{Hz}\,.$$

От формула (3.9) за горната гранична честота на стъпалото се намира

$$f_{\text{в}} = \frac{1}{2\pi R_{\text{т}}C_{\text{вх}\,\text{д}T2}} = \frac{1}{2\pi.2,1.10^3.100.10^{-12}} = 760\ \text{kHz}\,.$$

От този пример става ясно, че усилвателните стъпала с директна връзка и емитерни кондензатори имат голям коефициент на усилване по напрежение и широка честотна лента. И понеже стойността на $f_{\text{н}}$ е най-често 10–50 Hz, те намират голямо приложение в съвременните качествени НЧУ.

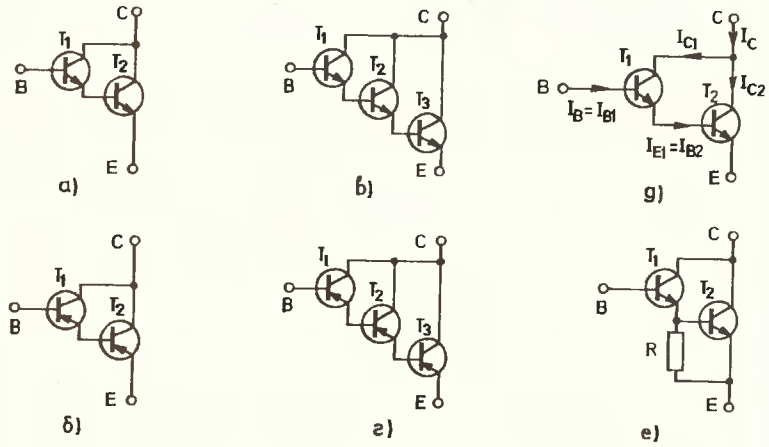
В заключение нека подчертаем, че в интервала между $f_{\text{н}}$ и $f_{\text{в}}$ разгледаното усилвателно стъпало практически не поражда допълнително дефазиране на сигнала. При честоти, по-ниски от $f_{\text{н}}$, ъгълът на допълнителното дефазиране е положителен, а при честоти над $f_{\text{в}}$ този ъгъл е отрицателен.

НАРОДНА БИБЛИОТЕКА

3.6. СЪСТАВНИ ТРАНЗИСТОРИ

Два или повече биполярни транзистори, свързани така, че като цяло да образват усилвателен прибор с три извода, се нарича *съставен транзистор*. Най-важната особеност на така получения прибор е големият му коефициент по ток β, който на практика може да достигне 1000–5000, а в някои специални случаи — до 30 000.

Схема Дарлингтон. В този случай съставният транзистор се състои от два или повече еднотипни транзистори, колекторите на които са свързани заедно (фиг. 3.19*а–г*).



Фиг. 3.19

Ако се пренебрегнат неуправляемите токове от фиг. 3.19*д*, може да се напише $I_{C1} = \beta_1 I_B$ и $I_{C2} = \beta_2 I_{B2} = \beta_2 I_{E1} = \beta_2(1+\beta_1)I_B$. Освен това $I_C = I_{C1} + I_{C2} = \beta_1 I_B + \beta_2 I_{E1} = (\beta_1 + \beta_2 + \beta_1\beta_2)I_B$. Оттук следва, че при два транзистора резултатният коефициент на усилване по ток е

$$\beta_D = \beta_1 + \beta_2 + \beta_1\beta_2 \approx \beta_1\beta_2 . \qquad (3.18)$$

По аналогичен начин се намира, че ако броят на транзисторите е три, резултатният коефициент на усилване по ток е $\beta_D \approx \beta_1\beta_2\beta_3$.

Важна особеност на схемата Дарлингтон е, че *отделните транзистори не работят при еднакъв режим*, тъй като колекторните им токове на покой се различават твърде много. Например при два транзистора, ако $I_{C\text{п}2} = 1$ mA и $\beta_2 = 100$, то $I_{C\text{п}1} \approx 10$ μA, т.е. T_1 ще работи в *микрорежим*, при което β_1 ще бъде твърде малко. Във връзка с това нека напомним, че при колекторни токове на покой под $20 \div 50$ μA коефициентът β силно намалява (вж. част I, т. 11.8), като това намаление е по-силно изразено при германиевите транзистори. Например транзисторът 2Т3511 при $I_{C\text{п}} = 1$ mA има $\beta = 100$. При $I_{C\text{п}} = 0{,}1$ mA коефициентът на усилване по ток има големина $\beta = 40$, а при $I_{C\text{п}} = 0{,}01$ mA той е $\beta = 8$. Поради тази причина *първият транзистор в схемата Дарлингтон трябва да се подбира с относително голям коефициент* β, който в микрорежим да има все още значителна стойност.

За да не работи T_1 в микрорежим, понякога в емитера му се включва *токоотвеждащ* резистор R (фиг. 3.19*е*). Той осигурява по-голям колекторен ток на покой на T_1, поради което коефициентът му β няма да е твърде малък. Едновременно с това обаче резисторът R шунтира входа на T_2 и намалява усилването. Затова стойността на R се подбира според вида на транзисторите (силициеви, германиеви, маломощни, мощни) с оглед получаване на оптимален ефект.

На практика схемата Дарлингтон се *състои най-често от нееднакви транзистори, като всеки следващ е по-мощен от предния*. Поради това тази схема е особено удобна за използване в мощни стъпала.

Недостатък на съставния транзистор е *недобрата температурна стабилност*, дължаща се на директната връзка между транзисторите. Например при два транзистора при плаваща база колекторният ток има големина $I_{CEOD} = I_{CEO2} + (1+\beta_2)I_{CEO1} = (1+\beta_2)I_{CBO2} + (1+\beta_2)(1+\beta_1)I_{CBO1} \approx \beta_2 I_{CBO2} + \beta_1\beta_2 I_{CBO1}$. Затова се препоръчва да се използват силициеви транзистори, които имат нищожно малки обратни токове.

Друга особеност на схемата Дарлингтон е, че граничната честота *е по-ниска* от граничната честота на най-нискочестотния транзистор, участвуващ в нея.

В схемно отношение схемата Дарлингтон може да се разглежда като обикновен биполярен транзистор с много голям коефициент на усилване по ток, с голямо входно и малко изходно съпротивление, който може да се включва и по трите основни схеми — ОЕ, ОБ и ОК (фиг. 3.20).

Входното съпротивление на схемата Дарлингтон (параметърът h_{11D}) е много голямо от това на отделните транзистори. Както ще видим по-нататък, причината за това е, че първият транзистор е включен по схема ОК, а вторият — по схема ОЕ. (При три транзистора първият и вторият са включени по схема ОК, а третият — по схема ОЕ.)

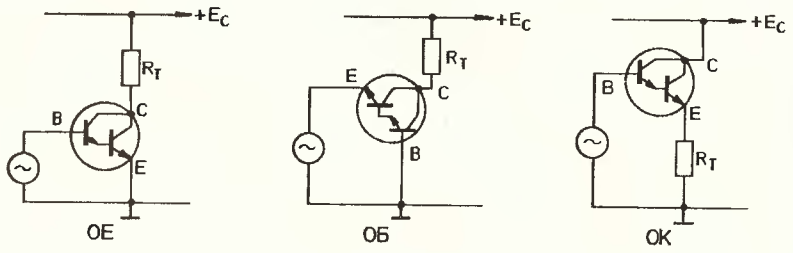
При два транзистора входното съпротивление на схемата Дарлингтон се дава с израза

$$R_{\text{вх}\,D} \approx R_{\text{вх}\,T1} + \beta_1 R_{\text{вх}\,T2} . \qquad (3.19)$$

Нека напомним, че ако първият транзистор работи в микрорежим, величината $R_{\text{вх}\,T1}$ също ще има голяма стойност.

Изходното съпротивление на схемата Дарлингтон (параметърът $\frac{1}{h_{22D}}$) е много по-малко от това на отделните транзистори. При два транзистора то може да се намери по формулата

$$R_{\text{изх}\,D} \approx \frac{R_{\text{изх1}}\,R_{\text{изх2}}}{R_{\text{изх1}} + \beta_2 R_{\text{изх2}}} \approx \frac{R_{\text{изх}}}{\beta_2}\,. \qquad (3.20)$$



Фиг. 3.20

При два транзистора стръмността на схемата Дарлингтон е равна на

$$S_D \approx \frac{h_{21\,T2}}{h_{11\,T2}} = S_{T2}\,. \qquad (3.21)$$

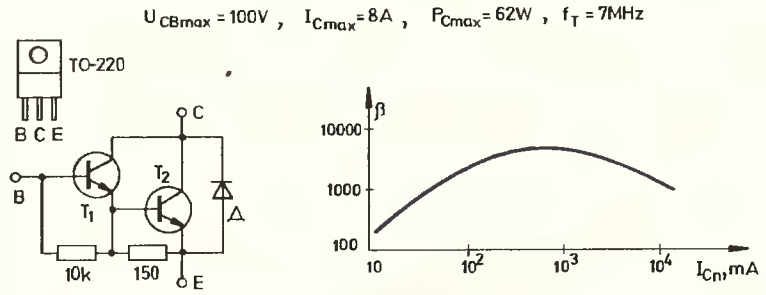
Тази формула е логично следствие от факта, че първият транзистор е включен по схема ОК и не усилва по напрежение.

В последно време се произвеждат както маломощни, така и мощни Дарлингтон-транзистори, оформени в корпус с три извода. Те се състоят най-често от два биполярни транзистора, свързани по схема Дарлингтон, и имат превъзходни параметри, доближаващи ги до тези на "идеалния" усилвателен прибор. Например такъв е маломощният силициев NPN транзистор BC 517, оформен в корпус TO-92, който при $I_{C\text{п}} = 20$ mA и $U_{CE\text{п}} = 2$ V има $\beta = 30\,000$! Другите му параметри са следните: $U_{CB\max} = 40$ V, $I_{C\max} = 400$ mA, $P_{C\max} = 625$ mW, $I_{CBO} < 100$ nA, $U_{CE\text{sat}} < 1$ V, $f_{\text{т}} = 220$ MHz. Абсолютно същите параметри има и транзисторът BC 516, но е от PNP тип и заедно с BC 517 представляват комплементарна двойка.

На фиг. 3.21 са дадени основните параметри на мощния Дарлингтон-транзистор BD 649. Той се състои от два транзистора, два резистора и един диод. Последният предпазва транзисторите от пробив при напрежения с обратна полярност. Съществува и транзистор BD 650, който заедно с BD 649 представляват комплементарна двойка. Тези мощни транзистори при схема ОК са особено подходящи за безтрансформаторни крайни стъпала, където товарът е нискоомната бобинка на високоговорителя и тя

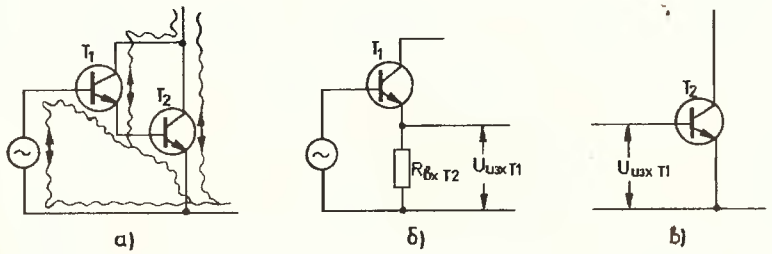
много добре се съгласува с малкото изходно съпротивление на транзистора.

Нека добавим, че българските силициеви транзистори 2T7066A, 2T7066B, 2T7067A, 2T7067B и т.н. са също мощни Дарлингтон-транзистори (вж. част I).



Фиг. 3.21

При физическо обяснение на действието на съставните транзистори могат да възникнат затруднения относно схемата, по която са включени отделните транзистори на фиг. 3.22*а*. Този въпрос може да бъде решен, като се използват правилата, дадени в т. 2.3. Например, за да установим по коя основна схема е включен първият транзистор, трябва да изясним къде се явява неговият товар. Очевидно неговият товар е входното съпротивление на T_2 и това е показано на фиг. 3.22*б*. От тази фигура се вижда, че сигналът на генератора действува в управляващия преход на T_1, като преминава през товара. Освен това изходното напрежение на T_1 се взема от емитера му. Следователно транзисторът T_1 е включен по схема ОК (емитерен повторител).

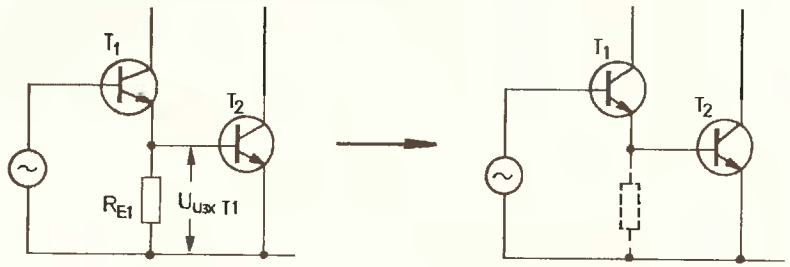


Фиг. 3.22

Въпросът за схемата на включване на транзистора T_2 се решава лесно с помощта на фиг. 3.22*в*. Вижда се, че изходното напреже-

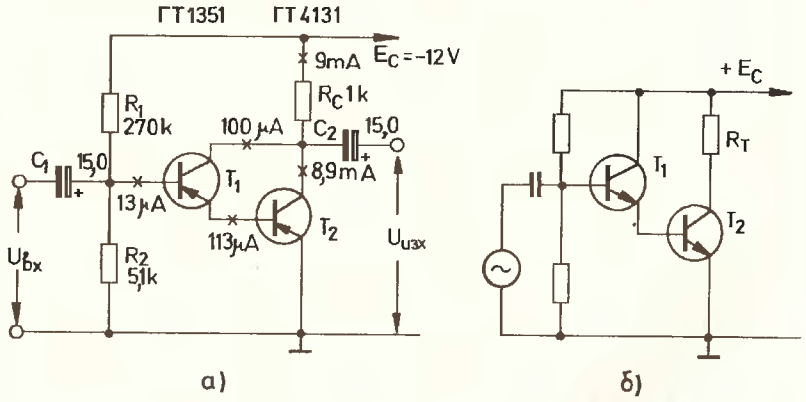
ние на предното стъпало действува директно в емитерния преход на T_2, без да минава през товара. Следователно транзисторът T_2 е включен по схема ОЕ.

Схемата Дарлингтон може да се разглежда като частен случай на свързване ОК–ОЕ с еднотипни биполярни транзистори, при който $R_{E1} \to \infty$ (фиг. 3.23).



Фиг. 3.23

На фиг. 3.24*а* е показано конкретно усилвателно стъпало, като съставният транзистор е свързан по схема ОЕ. На чертежа са нанесени стойностите на постоянните токове в различните вериги. Експериментите, направени при $f = 1$ kHz, показват, че стъпалото има $K_u = 100$, $K_i = 350$ и $K_p = 35\ 000$. При този режим на работа



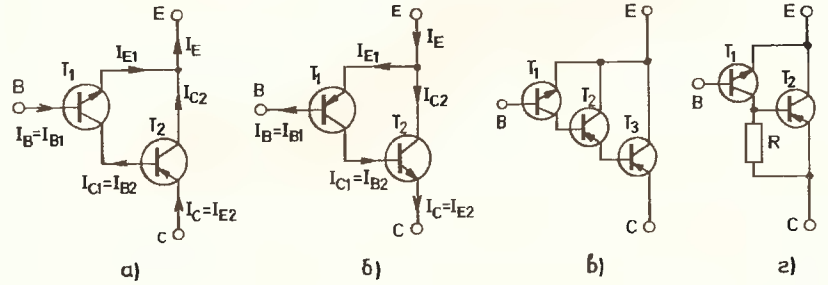
Фиг. 3.24

коефициентите на усилване по ток на отделните транзистори са съответно $\beta_1 = 12$ и $\beta_2 = 35$, а на съставния транзистор $\beta_D = 460$. Ако $R_C = 5$ kΩ, тогава $K_u = 500$, но за да се запази постояннотоковият режим на транзисторите, е необходимо захранващото напрежение да се увеличи на 60 V.

На фиг. 3.24*б* е показано свързване, което не е съставен транзистор. Тук колекторите не са свързани заедно (броят на изводите е четири), поради което схемата трябва да се разглежда като двустъпален усилвател с директна връзка. Транзисторът T_1 работи като емитерен повторител, а T_2 работи по схема ОЕ.

Комплементарни съставни транзистори. Два или повече комплементарни транзистори, свързани така, че като цяло да образуват усилвателен прибор с три извода, се наричат комплементарен съставен транзистор (или съставен транзистор с допълнителна симетрия). Тук са възможни различни комбинации, при което се получават схеми с различни свойства.

На фиг. 3.25*а* и *б* е показана една твърде разпространена схема на комплементарен съставен транзистор, при който колекторният ток на T_1 е базов на T_2, а емитерът на T_1 е свързан с колектора на T_2. Особеното тук е, че *първият транзистор определя типа*



Фиг. 3.25

(NPN *или* PNP) *на целия съставен транзистор*, т.е. от него зависи кой извод е емитер и кой — колектор. И както се вижда от фиг. 3.25*а* и *б*, колекторът на T_2 става емитер, а емитерът на T_2 — колектор на така получения съставен транзистор. Или казано накратко, включването на първия транзистор формално променя типа на втория транзистор. Поради тази особеност схемата е известна в литературата още под названието *парадоксна двойка*. Този комплементарен съставен транзистор (подобно на схемата Дарлингтон) има голям коефициент на усилване по ток. Той може да съдържа и повече от два транзистора (фиг. 3.25*в*), като първият има проводимост, противоположна на останалите два, и както вече се спомена, именно той определя типа на целия съставен транзистор.

Нека да разгледаме схемата с два комплементарни транзистора с коефициент на усилване съответно β_1 и β_2 (фиг. 3.25*а* и *б*). Обръщаме внимание, че съставният транзистор на фиг. 3.25*а* е от типа NPN, а този на фиг. 3.25*б* е от типа PNP. Ако се пренебрег-

нат неуправляемите токове (фиг. 3.25*а* и *б*), може да се напише $I_C = I_{E2} = (1+\beta_2)I_{B2} = (1+\beta_2)I_{C1} = (1+\beta_2)\beta_1 I_B = (\beta_1 + \beta_1\beta_2)I_B$. Оттук следва, че резултатният коефициент на усилване по ток (т.е. $h_{21.K}$) има големина

$$\beta_K = \beta_1 + \beta_1\beta_2 \approx \beta_1\beta_2 . \qquad (3.22)$$

Полученият израз показва (сравни формули 3.18 и 3.22), че при равни други условия коефициентът на усилване по ток на комплементарния съставен транзистор е малко по-малък от този на обикновения (схема Дарлингтон). Например, ако $\beta_1 = 10$ и $\beta_2 = 50$, комплементарният съставен транзистор ще има $\beta_K = 510$, а обикновеният $\beta_D = 560$. Получената разлика е малка и в практиката може да се счита, че двата вида съставни транзистора (при равни други условия) имат еднакъв коефициент на усилване по ток, който се дава с приблизителната формула $\beta = \beta_1\beta_2$.

По аналогичен начин се намира, че ако броят на транзисторите е три (фиг. 3.25*в*), резултатният коефициент на усилване по ток е $\beta_K \approx \beta_1\beta_2\beta_3$.

Както при схема Дарлингтон, така и тук недостатъкът на комплементарния съставен транзистор е това, че *първият транзистор работи при относително малък колекторен ток на покой*, поради което коефициентът му на усилване по ток е относително малък. Затова и тук в колекторната верига на T_1 понякога се включва токоотвеждащ резистор с подходяща стойност (фиг. 3.25*г*).

На практика комплементарните съставни транзистори се състоят най-често от два или три транзистора, като всеки следващ е по-мощен от предишния. Поради тази причина схемата с особено удобна за мощни стъпала.

Подобно на схемата Дарлингтон, комплементарният съставен транзистор няма добра температурна стабилност, а граничната му честота е по-ниска от тази на най-нискочестотния транзистор, участвуващ в нея.

В схемно отношение комплементарният съставен транзистор може да се разглежда като обикновен биполярен транзистор с много голям коефициент на усилване по ток, който може да се включва и по трите основни схеми — ОЕ, ОБ и ОК (фиг. 3.26).

Входното съпротивление на комплементарния съставен транзистор (параметърът h_{11K}) независимо от броя на транзисторите е равно на входното съпротивление на първия транзистор и се дава с израза

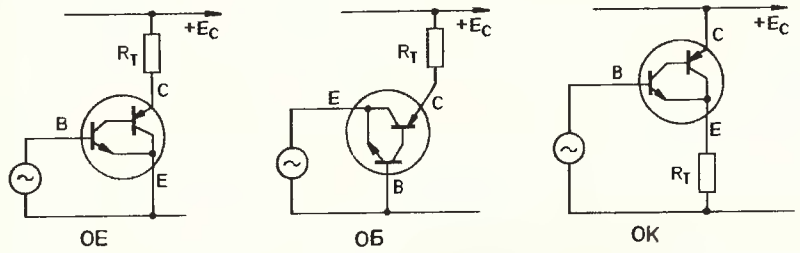
$$R_{\text{вх}\,K} \approx R_{\text{вх}\,T1}. \qquad (3.23)$$

Това се дължи на факта (вж. по-нататък), че първият транзистор е включен по схема ОЕ. Нека напомним, че ако T_1 работи в микрорежим, $R_{\text{вх}\,T1}$ е значително.

Изходното съпротивление на комплементарния съставен транзистор (параметърът $\frac{1}{h_{22K}}$) при два транзистора се намира от формулата

$$R_{\text{изх}\,K} \approx \beta_2 R_{\text{изх}\,T1}, \qquad (3.24)$$

т.е. то е много по-голямо от това на схемата Дарлингтон.



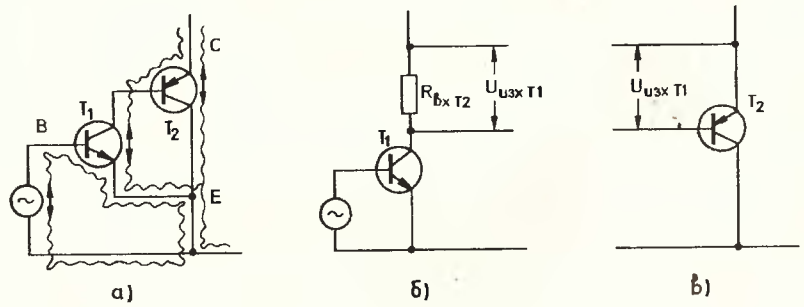
Фиг. 3.26

При два транзистора стръмността на комплементарния съставен транзистор е равна на

$$S_K \approx \beta_2 S_{T1}, \qquad (3.25)$$

т.е. тук стръмността е много по-голяма, отколкото при схема Дарлингтон.

При физическо обяснение действието на комплементарния съставен транзистор може да се използва фиг. 3.27*а*, където емитерът на целия прибор е свързан към шаси. Товарното съпротивление

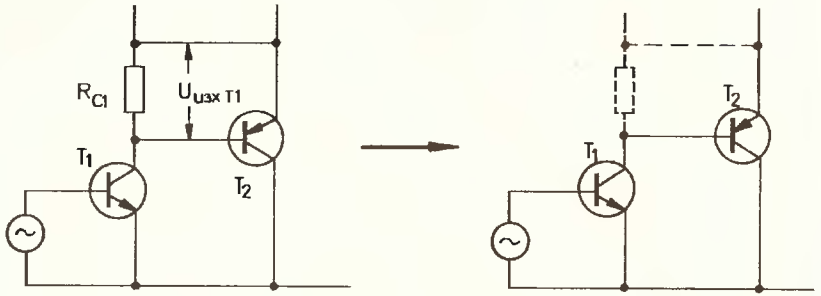


Фиг. 3.27

на T_1 е $R_{\text{вх}\,T2}$ и е включено към неговия колектор. Това е показано на фиг. 3.27*б*, откъдето се вижда, че T_1 работи по схема ОЕ. Това се потвърждава и от факта, че генераторът действува директно в управляващия преход на T_1. Що се отнася за схемата

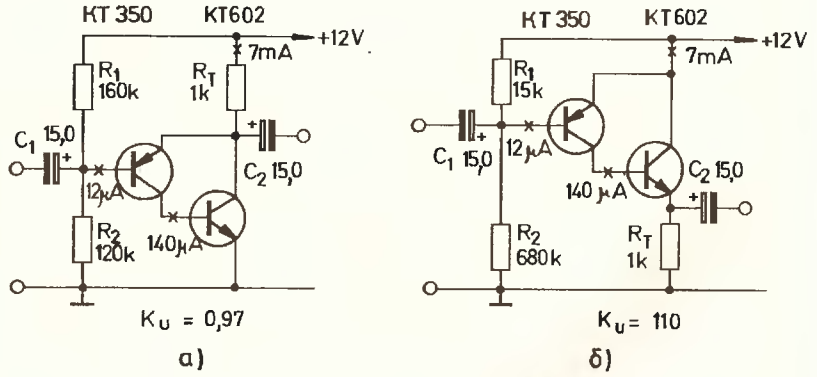
на включване на втория транзистор, от фиг. 3.27*в* се вижда, че изходното напрежение от предното стъпало действува директно в управляващия преход на T_2, т.е. транзисторът T_2 също е включен по схема ОЕ.

Комплементарният съставен транзистор може да се разглежда като частен случай на свързване ОЕ–ОЕ с комплементарни транзистори, при които $R_{C1} \to \infty$ (фиг. 3.28).



Фиг. 3.28

На фиг. 3.29*а* е показано конкретно усилвателно стъпало с комплементарен съставен транзистор, свързан по схема ОК (резултатният колектор е свързан към шаси!). На чертежа са нанесени стойностите на постоянните токове на отделните вериги. Експе-

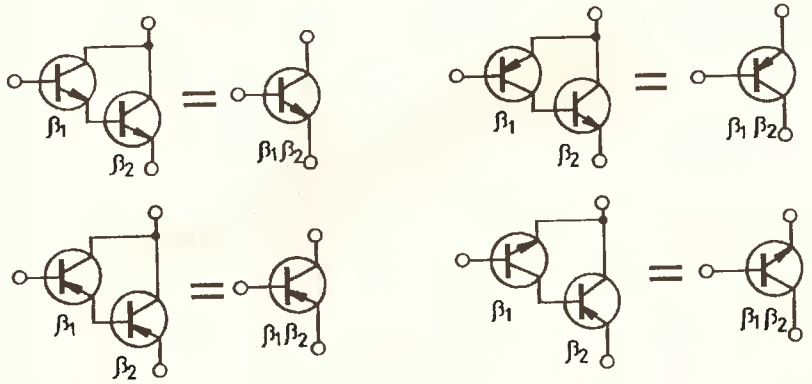


Фиг. 3.29

рингите, направени при $f = 1$ kHz, показват, че стъпалото има $K_u = 0,97$, $K_i = 420$ и $K_p = 400$. При този режим на работа коефициентите на усилване по ток на отделните транзистори са съответно $\beta_1 = 10$ и $\beta_2 = 50$, а на съставния транзистор $\beta_K = 510$.

На фиг. 3.29*б* е показано друго конкретно усилвателно стъпало с комплементарен съставен транзистор, включен по схема ОЕ, като е използвана същата двойка транзистори при същия постояннотоков режим. (Тук $R_т$ е включено в резултатния колектор!) Експериментите, направени при $f = 1$ kHz, показват, че стъпалото има $K_u = 110$, $K_i = 420$ и $K_p = 46\,000$.

В заключение нека кажем, че обикновеният (Дарлингтон) и комплементарният съставен транзистор (при равни други условия) имат близки свойства и често се използват в крайните стъпала на НЧУ. Разликата между коефициентите им на усилване по ток е около 10 %, докато разликата между входното и изходното съпротивление е значителна. При анализиране на различните електронни схеми съставните транзистори е удобно да се разглеж-



Фиг. 3.30

дат като един транзистор с коефициент на усилване по ток $\beta_1\beta_2$ (фиг. 3.30), като се помни, че при комплементарната двойка емитерът и колекторът се определят от типа на първия транзистор.

3.7. ОБЩИ СВЕДЕНИЯ ЗА БЕЗТРАНСФОРМАТОРНИТЕ КРАЙНИ СТЪПАЛА

В крайните стъпала мощностите са относително големи и това налага съгласуване между значителното изходно съпротивление на транзисторите и малкото съпротивление на товара. Например бобинката на един електродинамичен високоговорител има съпротивление най-често $R_{вг} = 4 \div 8\ \Omega$ и значителна мощност в едно такова малко съпротивление може да бъде получена само при сравнително големи токове — напр. $1 \div 5$ A. За получаването на такива големи токове усилвателният елемент трябва да има

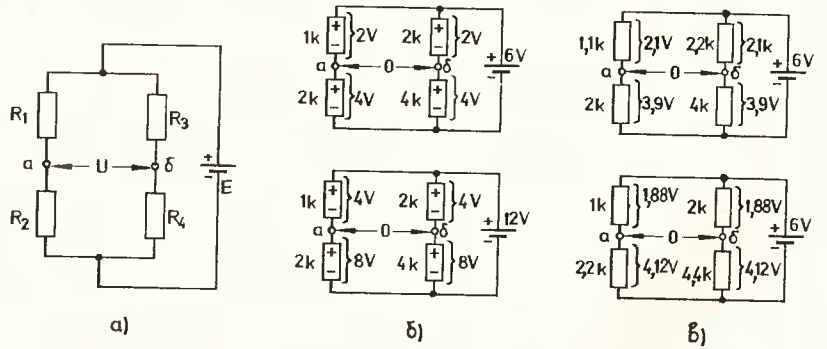
малко изходно съпротивление, т.е. крайните транзистори трябва да бъдат относително мощни и да бъдат включени по схема ОК. Освен това за получаване на голям к.п.д. трябва да се използва двутактна схема, при която всеки транзистор работи в клас В или АВ (вж. част I, т. 17.7).

Когато двутактното стъпало съдържа *еднотипни транзистори*, то се нуждае от *две противофазни входни напрежения*, т.е. необходимо е фазоинверсно стъпало. Ако обаче крайните транзистори представляват комплементарна двойка, *стъпалото има само един вход, т.е. не е нужно фазоинверсно стъпало.*

Поради своите предимства двутактните стъпала с комплементарни транзистори намират много широко приложение както в НЧУ с дискретни елементи, така и в интегралните схеми. Преди да разгледаме тяхното действие, нека припомним някои свойства на електрическия мост, показан на фиг. 3.31*а*. Ако е изпълнено условието

$$\frac{R_1}{R_2} = \frac{R_3}{R_4} \quad \text{или} \quad R_1 R_4 = R_2 R_3, \tag{3.26}$$

мостът се нарича *балансиран* или *уравновесен*. Основното свойство на балансирания мост е, че напрежението U между точките a и $б$ е нула. Това напрежение остава нула и тогава, когато захранващото напрежение се променя (фиг. 3.31*б*). То остава нула и в случая, когато симетричните резистори R_1–R_3 (или R_2–R_4)

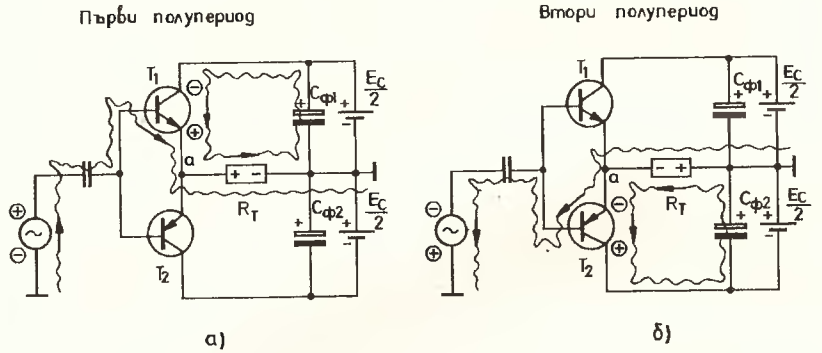


Фиг. 3.31

изменят стойността си с един и същи процент (фиг. 3.31*в*). Тези свойства на електрическия мост са особено важни и се използват в симетричните крайни стъпала, а също и в интегралните схеми.

Двутактно стъпало с комплементарни транзистори и симетрично захранване. На фиг. 2.32 е показана двутактна схема с комплементарни транзистори, която се захранва от симетричен

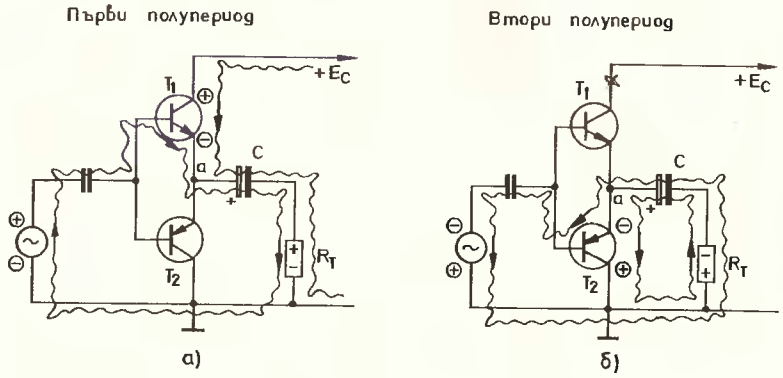
източник със заземена средна точка. Транзисторът T_1 е от типа NPN, а транзисторът T_2 — от типа PNP. (Може T_1 да е от типа PNP, а транзисторът T_2 — от типа NPN, но трябва да се смени полярността на захранването, като товарът във всички случаи трябва да е свързан с емитерите.) Транзисторите T_1 и T_2 *трябва да имат еднакви параметри*, като и двата трябва да са или силициеви, или германиеви. По отношение на захранването транзисторите са свързани последователно, а по отношение на товара — паралелно. Товарът $R_т$ е обикновено нискоомен (в НЧУ това е високоговорителят) и е включен между средната заземена точка на токоизточника и емитерите на двата транзистора. Тъй като транзисторите са еднакви, схемата по постоянен ток *представлява балансиран мост*, в резултат на което точката a има нулев потенциал. При това положение *постоянен ток през товара не тече*, а колекторното напрежение на всеки транзистор има големина $0,5E_C$. Поради липса на напрежение колекторният ток на всеки транзистор е нищожно малък и има големина I_{CEO} (вж. част I, т. 4.6).



Фиг. 3.32

При подаване на входен сигнал през единия полупериод се отпушва само T_1, като неговият колекторен ток преминава през $R_т$ в една посока. През другия полупериод се отпушва само T_2, като неговият колекторен ток преминава през $R_т$ в другата посока. Тъй като транзисторите работят почти в клас В, при синусоидален входен сигнал колекторните им токове представляват полусинусоиди, а токът през $R_т$ е почти синусоидален. Тук и двата транзистора работят по схема ОК, защото сигналът от генератора действува в управляващите им преходи, като преминава през товара. Следователно стъпалото не усилва по напрежение, а само по ток и по мощност.

Двутактно стъпало с комплементарни транзистори с несиметрично захранване. На фиг. 3.33 е показано двутактно стъпало с комплементарни транзистори, което се захранва от един токоизточник. Транзисторите T_1 и T_2 имат еднакви параметри, като и двата са или силициеви, или германиеви. Тъй като преднапрежението им е нула, при липса на сигнал през тях протича нищожно малкият ток I_{CEO}. При това положение точката a има потенциал $0,5E_C$, като до същото напрежение е зареден и кондензаторът C. (Неговият капацитет се избира голям, а $R_т$ е нискоомно.)



Фиг. 3.33

При положителен входен сигнал се отпушва само транзисторът T_1 (фиг. 3.33*а*), като неговият колекторен ток минава през $R_т$ в определена посока. При това напрежението, което захранва транзистора T_1, е равно на *разликата* между напрежението на токоизточника и напрежението на кондензатора C, т.е. колекторното напрежение на T_1 има големина $0,5E_C$.

При отрицателен входен сигнал се отпушва само транзисторът T_2 (фиг. 3.33*б*), като неговата колекторна верига се захранва от кондензатора C. (Той се дозарежда, когато T_1 е отпушен.) Обръщаме внимание, че през този полупериод колекторният ток на T_2 преминава през $R_т$ в противоположна посока. Транзисторите работят в режим, близък до клас В. При синусоидален входен сигнал колекторните им токове представляват полусинусоиди, а токът през $R_т$ е синусоидален. Входният сигнал действува в управляващите преходи, като преминава през товара, т.е. и двата транзистора са включени по схема ОК. При това положение изходното им съпротивление е малко и се получава възможност за много добро съгласуване с нискоомния товар. Едновременно с това обаче стъпалото *не усилва по напрежение.*

Основни зависимости при двутактните стъпала с комплементарни транзистори. Важна особеност на схемите от фиг. 3.32 и 3.33 е, че захранващото напрежение, товарното съпротивление и мощността, отдавана в него, *не могат да бъдат произволни*, а са свързани посредством формулата

$$R_т = \frac{\xi^2 E_C^2}{8P_т}, \tag{3.27}$$

където $\xi = \frac{U_{тm}}{E_C}$ се нарича коефициент на използване на захранващото напрежение. (Тук $U_{тm}$ е амплитудната стойност на променливото напрежение в товара.) При максимална мощност обикновено $\xi = 0,9$.

Пример 3.6. С какво напрежение трябва да се захранва стъпалото от фиг. 3.33, ако $R_т = 4\ \Omega$ и $P_т = 10$ W.

Като се използва зависимостта (3.27), се получава

$$E_C = \frac{1}{\xi}\sqrt{8P_т R_т} = \frac{1}{0,9}\sqrt{8.10.4} \approx 20\ \text{V}.$$

От формула (1.4) може да се намери, че при мощност 10 W променливото напрежение в двата края на $R_т$ трябва да има амплитуда

$$U_{тm} = \sqrt{2P_т R_т} = \sqrt{2.4.10} \approx 9\ \text{V}.$$

Формула (3.27) показва още, че при дадено захранващо напрежение колкото е по-малка мощността, толкова $R_т$ трябва да е по-голямо. Например, ако $E_C = 9$ V и $P_т = 0,1$ W, товарното съпротивление трябва да има големина $R_т = 80\ \Omega$.

Капацитетът на кондензатора C (фиг. 3.33) трябва да е сравнително голям с оглед по време на полупериода, когато той захранва колекторната верига на T_2, напрежението му да се понижи съвсем малко. Големината на капацитета може да се намери от зависимостта

$$C \geq \frac{1}{2\pi f_н R_т}, \tag{3.28}$$

където $R_т$ е товарното съпротивление, а $f_н$ е долната гранична честота на стъпалото. Например, ако $R_т = 4\ \Omega$ и $f_н = 100$ Hz, за капацитета се получава $C \geq 400\ \mu$F.

При максимална мощност колекторният ток на всеки един транзистор има амплитудна стойност

$$I_{Cm} = \frac{E_C}{2(R_т + R_{sat})}, \tag{3.29}$$

където R_{sat} е съпротивлението на отпушения (наситения) транзистор (вж. т. 2.8).

Максималното напрежение, което действува между колектора и емитера на всеки един от транзисторите (когато другият е отпушен), има големина

$$U_{CE\max} \approx E_C. \tag{3.30}$$

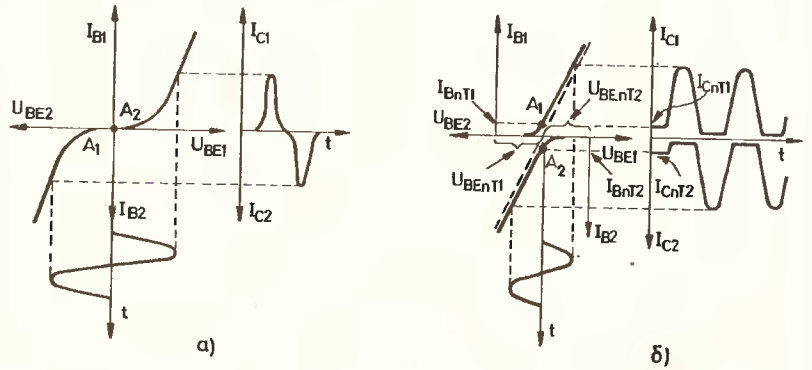
Максималната колекторна мощност, която трябва да разсейва всеки транзистор, е

$$P_{C\max} = \frac{P_т}{4}. \tag{3.31}$$

Формули (3.29–3.31) се използват, когато при дадени E_C, $R_т$ и $P_т$ трябва да се изберат подходящи крайни транзистори.

3.8. НЕСТАБИЛИЗИРАНИ СХЕМИ ЗА ОСИГУРЯВАНЕ ПРЕДНАПРЕЖЕНИЕ НА КРАЙНИТЕ ТРАНЗИСТОРИ

Основен недостатък на двутактните стъпала, разгледани в т. 3.7, е, че двата транзистора нямат подходящи преднапрежения, т.е. работните им точки A_1 и A_2 се намират в началото на координатната система (фиг. 3.34*а*). В резултат на това схемите пораждат значителни нелинейни изкривявания особено при малки сигна-



а) б)

Фиг. 3.34

ли. Тези изкривявания се наричат още *стъпаловидни* или *преходни* поради коляното, което преходната характеристика $I_C = I_C(U_{BE})$ на транзистора има в долния си край.

Преходните изкривявания може да се намалят до минимум, ако на всеки транзистор се осигури подходящо преднапрежение $U_{BEп}$ с големина 0,4–0,5 V при силициеви и 0,1–0,2 V при германиеви транзистори. По такъв начин работните точки A_1 и A_2 няма да

бъдат в началото на координатната система и през всеки транзистор протича неголям колекторен ток на покой $I_{Cп}$ (фиг. 3.34*б*).

Точната големина на необходимото пренапрежение се подбира опитно с оглед да се постигне т.нар. *спрягане на входните характеристики*. То представлява подходящо взаимно преместване, при което *допирателната е обща и за двете характеристики* (фиг. 3.34*б*). Както е известно, наклонът към допирателната към входната характеристика на даден транзистор се определя най-вече от омическото съпротивление на базата и от площта на емитерния преход, т.е. от технологически фактори. Ето защо *точната стойност на необходимото преднапрежение* $U_{спр}$ *за получаване на спрягане при различните транзистори е различна*. Именно затова величината $U_{спр} = U_{BEп T_1} = U_{BEп T_2}$ не се изчислява, а се подбира опитно.

Когато двата крайни транзистора са спрегнати, колекторният ток на покой $I_{Cп}$ на всеки от тях е относително малък (вж. фиг. 3.34*б*), т.е. двата транзистора работят в клас АВ. При средномощни транзистори този колекторен ток е най-често $2 \div 4$ mA, а при мощни той може да е от 10–50 mA.

От фиг. 3.34*б* се вижда, че когато е осъществено спрягане на входните характеристики, колекторните токове на двата транзистора протичат в продължение на повече от половин полупериод, обаче техният резултатен ефект е такъв, че токът през товара е почти синусоидален.

За получаване на *необходимото преднапрежение* на двата транзистора съществуват главно два вида схеми: *нестабилизирани* (използват се обикновено резистори) и *стабилизирани* (използват се елементи, чието съпротивление зависи от температурата).

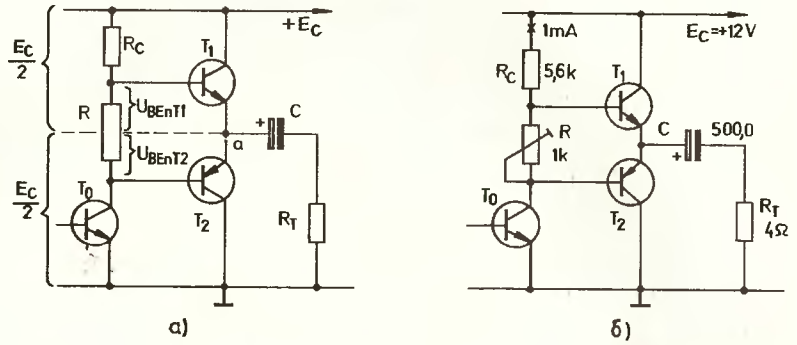
Най-простата нестабилизирана схема е показана на фиг. 3.35*а*. Тук преднапрежението на двата крайни транзистора се осигурява от резистора R, включен в колекторната верига на предния (възбудителния) транзистор. Стойността на R е *значително по-малка* от тази на R_C и се подбира така, че в режим на покой да е в сила равенството

$$U_R = I_{Cп T_0} R = U_{BEп T_1} + U_{BEп T_2} = 2U_{спр}. \tag{3.32}$$

Следователно както резисторът R, така и колекторният ток на покой $I_{Cп T_0}$ трябва да имат такава стойност, че напрежителният пад U_R между двете бази да има големина $0,8 \div 1,0$ V при силициеви и $0,2 \div 0,4$ V при германиеви транзистори. Освен това за осигуряване на симетрия е необходимо да се спази и следното изискване: в режим на покой мислената средна точка на резистора R трябва да има еднакъв потенциал с точката a (фиг. 3.35*а*). А това означава, че *големината на колекторния резистор* R_C *не може да бъде произволна* и трябва да отговаря на условието (вж. фиг. 3.35*а*):

$$I_{C\text{п}T_0}\left(R_C+\frac{R}{2}\right)=\frac{E_C}{2}. \qquad (3.33)$$

Тази формула показва, че при схемата от фиг. 3.35*а* величините E_C, R_C, R и $I_{C\text{п}T_0}$ са свързани помежду си и промяната на коя да



Фиг. 3.35

е от тях води до разбалансиране, резултатът от което е появяване на големи нелинейни изкривявания в изходния сигнал.

Пример 3.7. Да се определят стойностите на резисторите R и R_C (фиг. 3.35*а*), ако $E_C=12$ V, $I_{C\text{п}T_0}=1$ mA и входните характеристики на T_1 и T_2 се сprягат при $U_{\text{спр}}=0,4$ V.

Стойността на резистора R се определя от (3.32):

$$R=\frac{2U_{\text{спр}}}{I_{C\text{п}T_0}}=\frac{2.0,4}{1.10^{-3}}=800\ \Omega.$$

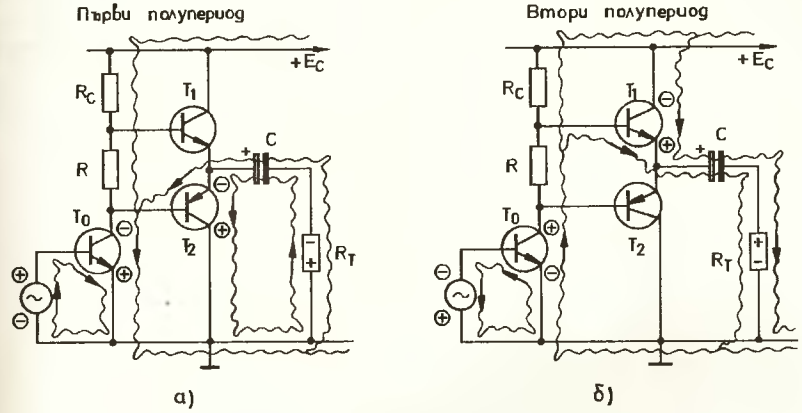
Стойността на резистора R_C се намира от формула (3.33):

$$R_C=\frac{1}{2}\left(\frac{E_C}{I_{C\text{п}T_0}}-R\right)=\frac{1}{2}\left(\frac{12}{1.10^{-3}}-800\right)=5,6\ \text{k}\Omega.$$

Схема, съответстваща на разгледаният пример, е показана на фиг. 3.35*б*. Тук резисторът R представлява тример-потенциометър, чрез който е възможен точен подбор на необходимото предварително напрежение на сprягане. Практически това става, като на входа на T_0 се подава синусоидален сигнал и чрез осцилоскоп се наблюдава формата на напрежението в двата края на товара, като бавно се върти тример-потенциометърът.

При физическо обяснение на действието на това стъпало може да се използва фиг. 3.36, откъдето се вижда, че T_1 и T_2 са включени по схема ОК, тъй като входният сигнал действува в управляващите преходи, като преминава през товара. Обръщаме внимание,

че тази схема *притежава известна несиметрия*, породена от резистора R. И наистина променливата съставка, генерирана от T_0, действува в управляващия преход на T_2, без да минава през R (фиг. 3.36*а*), а когато действува в управляващия преход на T_1, тя преминава през R (фиг. 3.36*б*). В резултат на това напрежението,

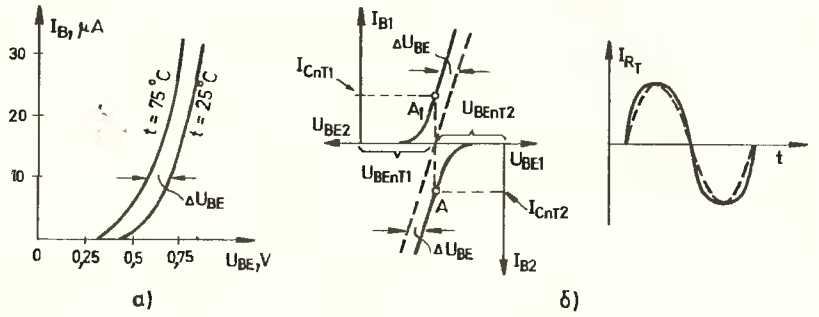


Фиг. 3.36

действуващо на входа на T_1, е по-малко от напрежението на входа на T_2 и едната полувълна на променливото напрежение и променливия ток през товара е по-голяма от другата. За намаляване на тази асиметрия стойността на резистора R е желателно да бъде по-малка. Това може да се постигне, ако крайните транзистори са несилициеви, а германиеви (при тях $U_{\text{спр}}$ е почти двойно по-малко), а също така, ако се увеличи колекторният ток на покой на транзистора T_0. Последното обаче води до намаляване на R_C (т.е. намаляване на усилването) или до увеличаване на захранващото напрежение.

Като втори недостатък на схемата може да се посочи *недобрата температурна стабилност*. За да се обясни това, нека припомним, че за получаване на максимално възможна мощност токовете и напреженията в крайните транзистори трябва да са относително големи. В резултат на това транзисторите се загряват и в мощните стъпала се използват радиатори. Температурата, до която се загряват преходите в транзистора, не е постоянна, а зависи от температурата на околния въздух, от токовете през транзистора (напр. силно или слабо свирене на радиоприемника) от условията на охлаждане и т.н. Повишаването на температурата на преходите води до съответно отместване на входната характеристика на всеки транзистор към началото на координатната система средно с $\varepsilon=2$ mV/градус (фиг. 3.37*а*). Например при

$\Delta t = 50°$ отместването на всяка характеристика ще има големина $\Delta U_{BE} = \varepsilon.\Delta t = 0,002.50 = 0,1$ V, а резултатното отместване между двете ще е $2\Delta U_{BE} = 0,2$ V. В резултат на това отместване *спрягането се нарушава* (фиг. 3.37*б*) и *колекторните токове на покой нарастват*. (Ако T_0 е стабилизиран, преднапреженията $U_{BEпT1}$ и $U_{BEпT2}$ не се променят, тъй като зависят само от R и $I_{CпT_0}$.) Температурното отместване на характеристиките деформира изходния сигнал, т.е. появяват се нелинейни изкривявания. (На фиг. 3.37*б* — дясно, с дебела линия е показан токът в товара, като за сравнение с прекъсната линия е начертана истинската синусоида.)



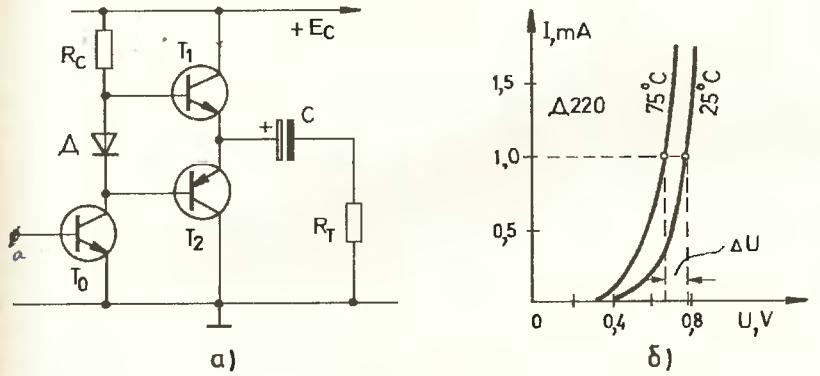
Фиг. 3.37

По-горе беше предположено, че възбудителният транзистор T_0 е температурно стабилизиран. Ако обаче той не е стабилизиран (такъв е случаят на фиг. 3.35), при повишаване на температурата колекторният му ток $I_{CпT_0}$ също ще нараства. Това ще увеличава преднапреженията $U_{BEпT1}$ и $U_{BEпT2}$, в резултат на което двете характеристики на фиг. 3.37*б* още повече ще се отдалечават от допирателната и колекторните токове на покой на T_1 и T_2 ще нарастват. Това от своя страна ще повишава загряването на крайните транзистори и като се вземе под внимание, че коефициентът β също нараства от температурата (вж. част I, т. 6.5), процесът на загряване ще продължи и *може да настъпи топлинен пробив*. Поради тази причина подобни схеми (т.е. без термостабилизация и без ООВ) се използват само в неотговорни и радиолюбителски конструкции. Освен това, както ще видим по-нататък, при тази схема *възбудителното стъпало не може да осигури необходимото променливо напрежение за пълно разколебаване* на T_1 и T_2, т.е. схемата може да се използва само при малки мощности.

3.9. СТАБИЛИЗИРАНИ СХЕМИ ЗА ОСИГУРЯВАНЕ НА ПРЕДНАПРЕЖЕНИЕ НА КРАЙНИТЕ ТРАНЗИСТОРИ

Един от начините да се намалят нелинейните изкривявания, породени от температурното отместване на входните характеристики, е вместо резистора R да се използва двуполюсник, *чието съпротивление при повишаване на температурата да намалява*. Такива двуполюсници могат да бъдат например диоди, термистори, транзистори и др.

Осигуряване на преднапрежение с диоди. На фиг. 3.38*а* е показана схемата, в която преднапрежението на двата крайни транзистора се осигурява от диода $Д$. Той е включен *в права посока* и през него преминава колекторният ток на покой на транзистора



Фиг. 3.38

T_0. В сравнение с обикновения резистор диодът има предимството, че при увеличаване на температурата съпротивлението му намалява. Освен това *променливотоковото съпротивление на диода е значително по-малко от това за постоянен ток* (вж. т. 2.1), което води до по-малка асиметрия на входните променливи напрежения, постъпващи към T_1 и T_2. (Например при ток 1 mA променливотоковото съпротивление на диода е около 30 Ω.)

Диодът трябва да бъде така подбран, че при стайна температура напрежителният пад върху него да отговаря на условието

$$U_Д = I_{CпT0}R_Д = U_{BEпT1} + U_{BEпT2} = 2U_{спр}, \qquad (3.34)$$

където $R_Д$ е *постояннотоковото* съпротивление на диода. Например от фиг. 3.38*б* може да се отчете, че при температура $t = 25°$ C при протичане на ток 1 mA през силициевия маломощен диод Д220 напрежението в двата му края е около 0,8 V, а съпротивлението

му за постоянен ток е $R_Д \approx 800\ \Omega$. Следователно при $t = 25°$ този силициев диод може да осигури на всеки от двата крайни транзистора преднапрежение с големина около 0,4 V, т.е. приблизително такова напрежение, от каквото се нуждаят силициевите транзистори, за да се получи спрягане на характеристиките им. Следователно при тази схема (фиг. 3.38*а*), ако крайните транзистори са силициеви, диодът също трябва да бъде силициев, а когато крайните транзистори са германиеви — диодът трябва да бъде германиев. Това правило обаче не е абсолютно и за получаване на добра температурна стабилизация *диодът трябва да се подбере експериментално*, като може да бъде както маломощен (напр. точков), така и средномощен (напр. изправителен). Освен това, за да може неговата температура да се повишава по същия начин както температурата на крайните транзистори, *диодът трябва да се монтира в непосредствена близост до тях*. Най-добре е, ако корпусите на двата транзистора и на диода се залепят заедно с епоксидна смола, като, разбира се, трябва да бъдат изолирани електрически.

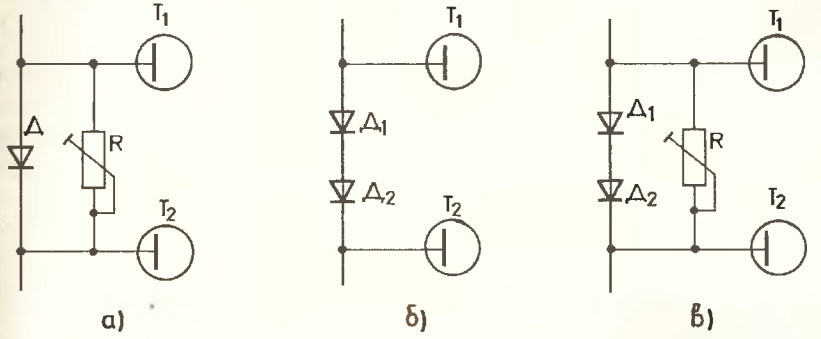
От фиг. 3.38*б* се вижда, че при повишаване на температурата характеристиката на диода се отмества към началото на координатната система средно с $\varepsilon = 2$ mV/градус. И понеже $R_C \gg R_Д$ (т.е. диодът се захранва от генератор на ток), токът през диода практически няма да се промени, като напрежението в двата му края ще намалее с величината $\Delta U_Д = \varepsilon.\Delta t$. Тази величина *е почти двойно по-малка*, отколкото е необходимо за компенсиране на отместването на двете входни характеристики на T_1 и T_2. (От фиг. 3.37*б* се вижда, че за да се получи пълна компенсация, е необходимо $\Delta U_Д = 2\Delta U_{BE}$.) Следователно схемата от фиг. 3.38*а* не осигурява пълна температурна стабилизация на отместването на входните характеристики, т.е. нелинейните изкривявания са значителни. Освен това никой от транзисторите не е обхванат от ООВ, поради което тази схема няма добри температурни свойства. Затова тя може да бъде използвана в неотговорни устройства и само при относително малки мощности, когато T_1 и T_2 почти не се загряват.

На фиг. 3.39*а* преднапрежението на двата крайни транзистора се осигурява от диод, шунтиран с променлив резистор. При подходящ подбор на диода и стойността на резистора така образуваният двуполюсник може да осигури задоволителна стабилизация на отместването на входните характеристики на транзисторите T_1 и T_2.

Когато двата крайни транзистори имат по-голямо напрежение на спрягане, може да се използват два диода, свързани последователно (фиг. 3.39*б*). Тук явленията са аналогични с тази разлика, че възможностите за подбор са по-големи. (Диодите могат да

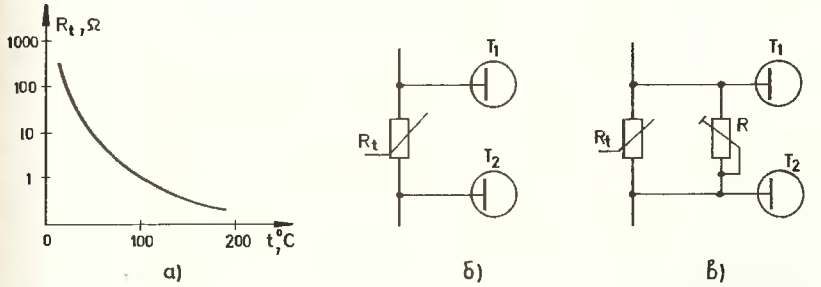
бъдат еднакви или различни, а също така само германиеви, само силициеви, германиев и силициев и т.н.)

На фиг. 3.39*в* двата диода са шунтирани с променлив резистор, което още повече разширява възможностите на стабилизиращия двуполюсник.



Фиг. 3.39

Осигуряване на преднапрежение с термистори. Както е известно (вж. част I, т. 16.2), термисторите са полупроводникови съпротивления, чиято стойност силно намалява при увеличаване на температурата (фиг. 3.40*а*). Те се произвеждат с най-различни номинални стойности при стайна температура — напр. от 1 Ω до 1 MΩ. На фиг. 3.40*б* преднапрежението на транзисторите се



Фиг. 3.40

осигурява от напрежителния пад върху термистора R_t. При увеличаване на температурата съпротивлението на термистора намалява, което води до намалява преднапрежението на T_1 и T_2 и до стабилизиране на колекторните им токове на покой. (За да може терморезисторът да изменя температурата си по същия начин както крайните транзистори, той трябва да е монтиран непосредствено до тях или най-добре да е залепен върху техните корпуси.)

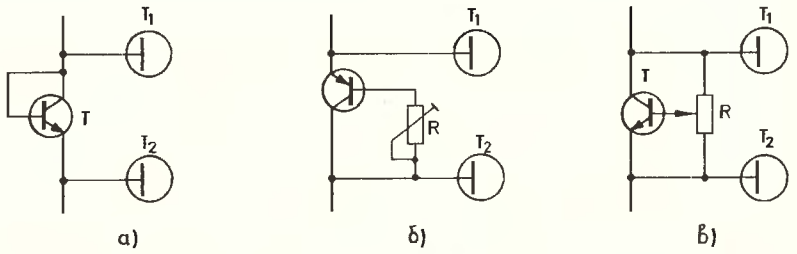
ЛИЧНА БИБЛИОТЕКА

В идеалния случай напрежението в двата края на термистора трябва да намалява по същия закон, по който става отместването на двете входни характеристики на T_1 и T_2. На практика това се случва сравнително рядко, тъй като различните термистори имат различни температурни характеристики. Затова по-често терморъ обикновено се шунтира с подходящ резистор (фиг. 3.40*в*), при което се получава оптималната стабилизация.

Тъй като различните термистори имат различни температурни характеристики (и освен това зависимостта на съпротивлението от температурата е експоненциална), точното изчисление на големината на необходимия термистор става чрез неудобни формули. Затова стойностите на R_t и R (фиг. 3.40*в*) се пресмятат ориентировъчно, като точната големина на R се подбира опитно.

Нека добавим, че термисторите (за разлика от диодите) имат едно и също съпротивление за постоянен и за променлив ток. Така че те трябва да бъдат възможно по-нискоомни с оглед получената несиметрия при задействуване на крайните транзистори да е по-малка.

Осигуряване на преднапрежение с транзистори. Използването на транзистори за осигуряване на стабилно преднапрежение се базира на факта, че при увеличаване на температурата напрежението в двата края на преходите намалява. На фиг. 3.41*а* е показана схема, в която преднапрежението се осигурява с транзистор, свързан като диод. Тук се използва само емитерният преход на транзистора, като колекторът е свързан накъсо с базата. Схемата има удобството, че транзисторът T може да се подбере с металeн корпус, което улеснява закрепването му към T_1 и T_2.



Фиг. 3.41

На фиг. 3.41*б* преднапрежението се получава между емитера и колектора на транзистора. Чрез тример-потенциометъра R може да се регулира токът през транзистора T, а заедно с това и напрежителният пад между емитера и колектора.

На фиг. 3.41*в* преднапрежението се получава между емитера и колектора на транзистора T. Големината на това преднапрежение може да се регулира чрез потенциометъра R.

3.10. ЗАХРАНВАНЕ НА ВЪЗБУДИТЕЛНОТО СТЪПАЛО

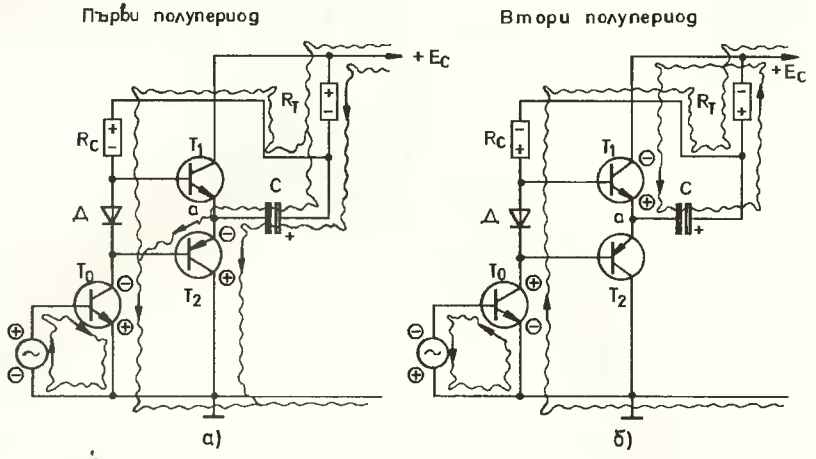
В разгледаните схеми (фиг. 3.35*а* и 3.38*а*) транзисторите T_1 и T_2 са включени по схема ОК, поради което крайното стъпало не усилва по напрежение. Това означава, че променливото входно напрежение, което трябва да се осигури от възбудителното стъпало, трябва да е по-голямо от променливото напрежение в товара. Например, ако $R_т = 4\ \Omega$ и $P_т = 10$ W, променливото напрежение в двата края на товара трябва да има амплитуда $U_{тm} = 9$ V (вж. пример 3.6), а амплитудата на входното напрежение трябва да е с около 0,7 V (падът върху управляващите преходи) по-голяма, т.е. тя трябва да има големина около 9,7 V. Като вземем под внимание пример 3.6, това означава, че предното стъпало трябва да осигури променливо напрежение с амплитуда $U_{изх\,m} \approx 0,5E_C$. Това практически не е възможно, тъй като максималната амплитуда на изходния сигнал, която може да осигури едно стабилизирано RC-стъпало, захранвано с напрежение E_C, е $U_{изх\,m} \approx 0,25E_C$. (Това е така заради $U_{CE\,ост}$ и пада върху R_E.) Поради тази причина възбудителното стъпало в схемите от фиг. 3.35*а* и 3.38*а* не може да осигури необходимото променливо напрежение за *пълно разколебаване* на T_1 и T_2, т.е. непълно се използват възможностите на крайните транзистори.

Един от начините да се преодолее този недостатък е възбудителният транзистор да се захранва от отделен източник с по-високо напрежение. По такъв начин колекторният резистор R_C може да има значителна стойност, а това ще доведе до по-голямо товарно съпротивление и респективно до по-голямо усилване. (Напомняме, че T_1 и T_2 работят по схема ОК и имат сравнително голямо входно съпротивление.)

Същият ефект може да се постигне по-просто, ако се направят промени в захранващата верига на възбудителния транзистор. Нека да разгледаме особеностите на две от най-разпространените схеми.

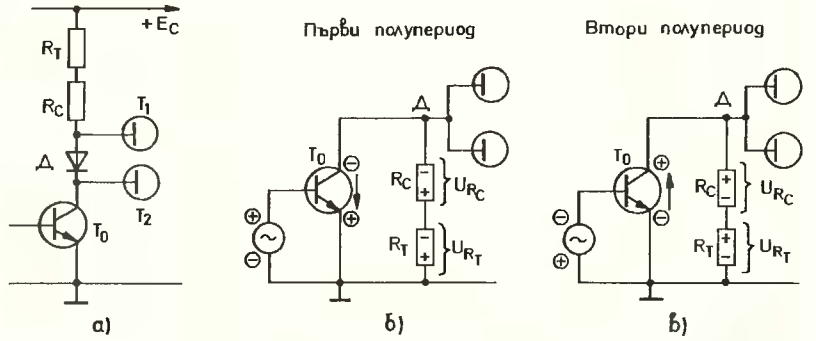
Схема с последователна положителна обратна връзка по захранване. При тази схема (фиг. 3.42) възбудителният транзистор T_0 получава захранващо напрежение през товара $R_т$, като последният е свързан не към минуса, а към плюса. Тъй като товарът е нискоомен (напр. бобината на високоговорителя), постояннотоковият режим на схемата практически не се променя.

При наличие на сигнал обаче изходното *променливо* напрежение в двата края на $R_т$ се оказва последователно свързано с променливото напрежение в краищата на R_C. И тъй като тези две променливи напрежения са съпосочни, *транзисторът T_0 е обхванат от положителна обратна връзка по захранване.*



Фиг. 3.42

За да обясним това, на фиг. 3.43*а* е показана колекторната верига на възбудителния транзистор. За да се проследи полярността на променливите напрежения, на фиг. 3.43*б* и *в* е начертана еквивалентната схема на тази верига за двата полупериода. (За простота диодът е даден накъсо.) От тези еквивалентни схеми



Фиг. 3.43

се вижда, че променливите напрежителни падове върху R_C и $R_т$ наистина са съпосочни, при което на входа на двата крайни транзистора *действува тяхната сума*. И като се вземе под внимание, че амплитудната стойност на напрежителния пад върху товара може да има големина $0,5\xi E_C$, става ясно, че тази схема може да осигури пълно разколебаване на крайните транзистори.

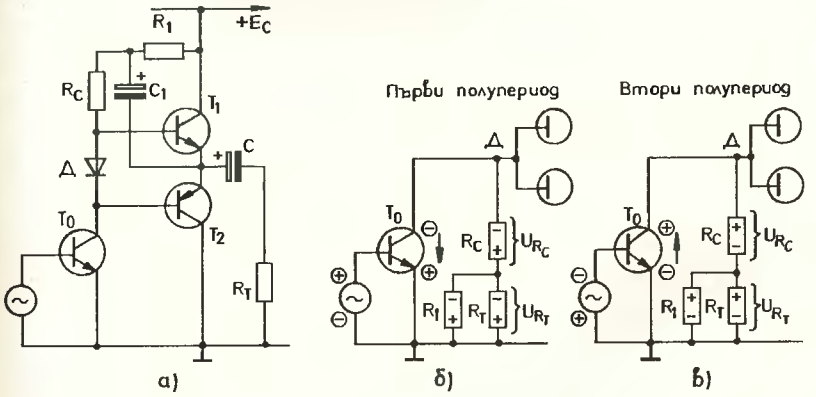
Доказва се, че разгледаната положителна обратна връзка създава такъв ефект като че ли резисторът R_C се е увеличил (за променливата съставка!) и неговата еквивалентна стойност има големина

$$R_{C\,\text{пов}} = \frac{R_C}{1 - K_{u\,\text{ок}}}, \tag{3.35}$$

където $K_{u\,\text{ок}}$ е коефициентът на усилване по напрежение на крайното стъпало. И понеже на практика $K_{u\,\text{ок}} = 0,8 \div 0,9$, резултатът е такъв като че ли $R_{C\,\text{пов}} = (5 \div 10)R_C$. Това от своя страна позволява реалната стойност на R_C да се избира по-малка (за сметка на R_E), с което се осигурява добра температурна стабилност на възбудителното стъпало.

Товарното съпротивление на T_0 по променлив ток е равно на паралелно свързаните $R_{C\,\text{пов}}$ и $R_{\text{вх тр}}$. (Тъй като входните токове на T_1 и T_2 са полусинусоиди, във формулите се използва $R_{\text{вх}}$ само на единия транзистор.) Тук величината $R_{\text{вх тр}}$ е входното съпротивление на един от крайните транзистори за голям сигнал (вж. по-нататък).

Схема с паралелна положителна обратна връзка. Тази схема (фиг. 3.44*а*) се използва в случаите, когато се налага товарът (високоговорителят) да не е под постоянно напрежение. Тук допълнителните елементи са резисторът R_1 и кондензаторът C_1. Обикновено $R_1 \ll R_C$, а кондензаторът C_1 е с голям капацитет. На



Фиг. 3.44

фиг. 3.44*б* и *в* е начертана еквивалентната схема по променлив ток на колекторната верига на възбудителния транзистор. (За целта C, C_1, "плюсът" и "минусът" са дадени накъсо. За простота диодът също е даден накъсо.) От еквивалентната схема се вижда, че и тук променливото изходно напрежение $U_{R_т}$ е съпосочно с напрежението U_{R_C}. Следователно и тук е налице *положителна*

обратна връзка по захранване, при която увеличеното еквивалентно съпротивление на колекторния резистор $R_{C\,\text{пов}}$ се дава с израза (3.35). Разликата е само тази, че в настоящия случай паралелно на $R_\text{т}$ е свързан резисторът R_1. За да се намали неговото шунтиращо действие, препоръчва се големината му да се избира от условието

$$R_1 = (25 \div 100)R_\text{т}. \tag{3.36}$$

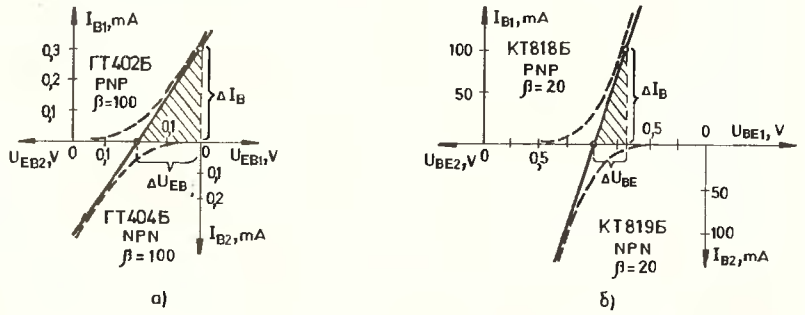
Капацитетът на кондензатора C_1 може да бъде определен от неравенството

$$C_1 \geq \frac{10}{2\pi f_\text{н} R_1}, \tag{3.37}$$

където $f_\text{н}$ е долната гранична честота на стъпалото.

При определяне на товарното съпротивление на T_0 резисторът R_1 обикновено се пренебрегва, т.е. R_{T_0} е равно на паралелно свързаните $R_{C\,\text{пов}}$ и $R_{\text{вх тр}}$, като последното се отнася за големи сигнали. Нека изясним този въпрос по-подробно.

Входно съпротивление и стръмност на комплементарните транзистори при голям сигнал. Тъй като крайните транзистори работят при големи сигнали, входното им съпротивление не е равно на малосигналния параметър h_{11}. Входното съпротивление за голям сигнал $R_{\text{вх гс}}$ на транзисторите (не на стъпалото ОК) може да се намери от наклона на допирателната към спрегнатите входни характеристики. Например от фиг. 3.45*а* за входно-



Фиг. 3.45

то съпротивление на маломощните комплементарни транзистори ГТ402Б и ГТ404Б може да се напише

$$R_{\text{вх гс}} = \frac{\Delta U_{EB}}{\Delta I_B} = \frac{0,2}{0,3.10^{-3}} = 666\ \Omega.$$

Съвсем аналогично от фиг. 3.45*б* може да се намери, че мощните комплементарни транзистори КТ818Б и КТ819Б имат $R_{\text{вх гс}} = 3\,\Omega$.

При големи сигнали стръмността на спрегнатите транзистори може да се определи по формулата

$$S_{\text{гс}} \approx \frac{\beta}{R_{\text{вх гс}}}. \tag{3.38}$$

Например комплементарните транзистори ГТ402Б и ГТ404Б (фиг. 3.45*а*), когато са спрегнати, при голям сигнал имат стръмност

$$S_{\text{гс}} \approx \frac{\beta}{R_{\text{вх гс}}} = \frac{100}{666} = 0,15\ \text{A/V} = 150\ \text{mA/V}.$$

Аналогично се намира, че стръмността на мощните комплементарни транзистори КТ818Б и КТ819Б (фиг. 3.45*б*) при голям сигнал е $S_{\text{гс}} \approx 7\ \text{A/V} = 7\,000\ \text{mA/V}$.

При голям сигнал входното съпротивление на крайното стъпало може да се намери от израза

$$R_{\text{вх гс ОК}} \approx R_{\text{вх гс}}(1 + S_{\text{гс}}R_\text{т}). \tag{3.39}$$

Пример 3.8. Да се определи коефициентът на усилване по напрежение на възбудителното стъпало от фиг. 3.42, ако $I_{C\text{п}T_0} = 1\ \text{mA}$, $R_\text{т} = 50\ \Omega$, $R_C = 4\ \text{k}\Omega$ и ако крайните транзистори са ГТ402Б и ГТ404Б.

При голям сигнал стръмността на спрегнатите крайни транзистори (вж. по-горе) е $S_{\text{гс}} = 0,15\ \text{A/V}$. Тогава от формула (2.42) за коефициента на усилване на крайното стъпало ще има

$$K_{u\,\text{ОК}} \approx \frac{S_{\text{гс}}R_\text{т}}{1 + S_{\text{гс}}R_\text{т}} = \frac{0,15.50}{1 + 0,15.50} \approx 0,87$$

и за еквивалентното колекторно съпротивление се получава

$$R_{C\,\text{пов}} = \frac{R_C}{1 - K_{u\,\text{пов}}} = \frac{4.10^3}{1 - 0,87} = 31\ \text{k}\Omega.$$

По-горе беше намерено, че входното съпротивление на спрегнатите транзистори ГТ402Б и ГТ404Б при голям сигнал е $R_{\text{вх гс}} = 666\ \Omega$. Тогава за входното съпротивление на крайното стъпало ще се получи

$$R_{\text{вх гс ОК}} = R_{\text{вх гс}}(1 + S_{\text{гс}}R_\text{т}) = 666(1 + 0,15.50) \approx 5,6\ \text{k}\Omega.$$

Товарното съпротивление на T_0 ще има големина

$$R_{\text{т}T_0} = \frac{R_{C\,\text{пов}}R_{\text{вх гс ОК}}}{R_{C\,\text{пов}} + R_{\text{вх гс ОК}}} = \frac{17.5,6}{17 + 5,6} = 4,3\ \text{k}\Omega.$$

Оттук за коефициента на усилване по напрежение на T_0 (вж. формула 2.10) се получава окончателно

$$K_{uT_0} \approx SR_{\text{т}T_0} = 30.10^{-3}.4,3.10^3 \approx 130.$$

Същото стъпало, ако бе захранвано по схемата от фиг. 3.36 (т.е. без ПОВ), щеше да има $K_{uT_0} = 69$ пъти.

3.11. ОТРИЦАТЕЛНИ ОБРАТНИ ВРЪЗКИ В БЕЗТРАНСФОРМАТОРНИТЕ КРАЙНИ СТЪПАЛА

В сравнение с обикновените RC-усилватели *безтрансформаторните крайни стъпала трябва да имат значително по-добра температурна стабилност.* Основната причина за това са директните връзки, благодарение на които и най-малките промени в предните стъпала се усилват многократно и променят режима на всичките транзистори. А това води до нарушаване на симетрията и до появяване на недопустими изкривявания. Например споменатото по-рано изискване мисленатa средна точка на резистора R (фиг. 3.35*а*) да има еднакъв потенциал с точката *а* може да се реализира само при много добра температурна стабилност на всички стъпала и чрез въвеждане на подходяща ООВ по постоянен ток.

Необходимостта от повишена температурна стабилност се диктува и от факта, че крайните транзистори работят в клас АВ, т.е. *те работят при променливо наповарване.* Това означава например, че при слабо свирене на усилвателната уредба консумацията ще е малка и крайните транзистори ще се нагряват малко, а при силно свирене консумацията и свиренето ще са големи. Във връзка с това нека напомним, че по време на работа мощните силициеви транзистори могат да се загряват до температура $130 \div 150°$ С! При тези условия *осигуряването на стабилен режим и минимални изкривявания може да стане само при използването на местни и общи ООВ по постоянен ток.* От друга страна, за намаляване на нелинейните изкривявания усилвателят трябва да бъде обхванат от ООВ и по променлив ток.

На фиг. 3.46*а* е показано безтрансформаторно крайно стъпало на един *маломощен* НЧУ, в който са приложени местни ООВ. Колекторният ток на покой на T_0 е най-често 1 mA и се установява чрез подходящ подбор на големината на резистора R_1. (Затова той е отбелязан със звездичка.) Резисторът R_{E0} осигурява ООВ по постоянен ток на транзистора T_0. Съпротивлението на R_{E0} се избира в зависимост от желаната температурна стабилност, като най-често е в границите $500\ \Omega \div 5\ \text{k}\Omega$. Капацитетът на емитерния кондензатор се определя от формулата

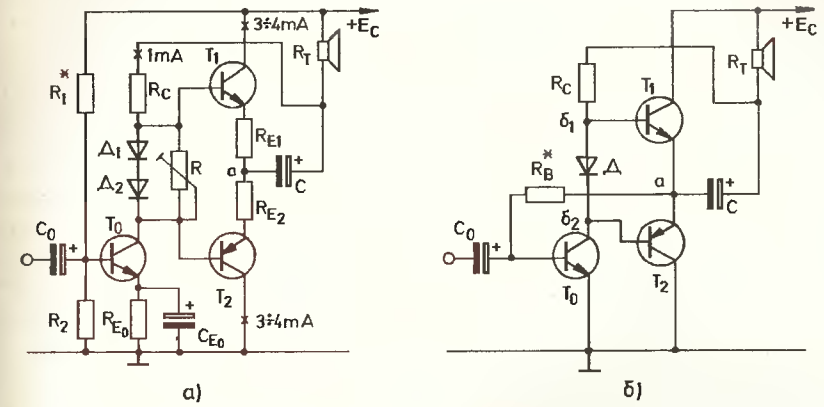
$$C_{E0} \geq \frac{10}{2\pi f_{\text{н}} R_{E0}}, \qquad (3.40)$$

където $f_{\text{н}}$ е долната гранична честота на усилвателя.

Посредством R_{E1} и R_{E2} крайните транзистори са обхванати от ООВ по постоянен и по променлив ток. Това са нискоомните резистори (в противен случай върху тях ще се разсейва значителна мощност) и големината им може да се избере от условието

$$R_{E1} = R_{E2} = (0,05 \div 0,1) R_{\text{т}}. \qquad (3.41)$$

Например, ако $R_{\text{т}} = 8\ \Omega$, за големината на тези резистори се получава $0,4 \div 0,8\ \Omega$. В някои случаи стойностите на двата резистора R_{E1} и R_{E2} може да не са еднакви с цел да се изравнят разликите в параметрите на крайните транзистори.



Фиг. 3.46

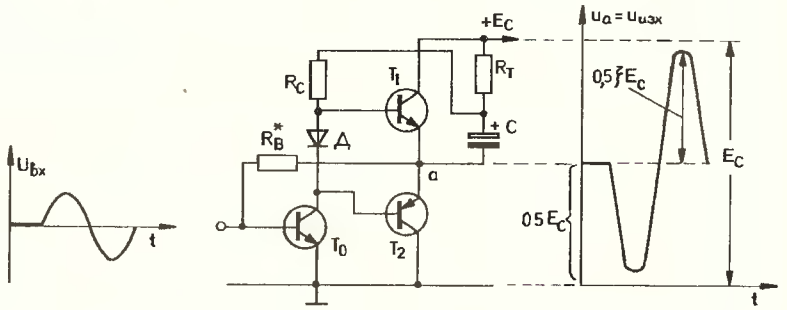
Симетрирането на усилвателя става посредством резистора R_1, от който зависи колекторният ток на покой на транзистора T_0. При пълна симетрия *постоянното напрежение в точката а трябва да има големина* $0,5E_C$. Чрез тример-потенциометъра R се регулира предпапрежението на T_1 и T_2, респ. колекторните им токове на покой (мястото на измерването им на фиг. 3.46*а* е означено с кръстчета).

На фиг. 3.46*б* е показана схема на *маломощен* НЧУ. Тук базовият резистор R_B е свързан не към общия "плюс", а към точката *а*, при което се получава ООВ. В това можем да се убедим от фиг. 3.42, ако проследим полярността на променливия сигнал на входа на T_0 и в точката *а*. Тъй като ООВ е по постоянен и по променлив ток, нека първо да разгледаме нейното действие по постоянен ток, т.е. при липса на входен сигнал.

При симетрична схема транзисторите T_1 и T_2 са еднакво отпушени и точката *а* има напрежение $0,5E_C$. Ако по някаква причина транзисторът T_2 се отпуши повече от транзистора T_1, напрежението на точката *а* ще намалее. Но щом базовата верига на T_0 се захранва от точка с по-ниско ниско напрежение, базовият и колекторният ток на T_0 също ще намалеят. Това ще доведе до намаляване на напрежителния пад върху R_C и точките $б_1$ и $б_2$ ще повишат потенциалите си. По такъв начин възниква тенденция към отпушване на T_1 и запушване на T_2, с което ще се възстанови симетрията. Когато T_1 по някаква причина се отпуши повече от

T_2, явленията протичат обратно и симетрията пак се възстановява. Точната стойност на резистора R_B се подбира опитно с оглед точката a да има напрежение $0,5E_C$.

Нека сега да изясним действието на ООВ при наличие на входен сигнал, т.е. в работен режим. Преди всичко трябва да напомним, че по време на работа напрежението в точката a не остава постоянно, а съдържа променлива съставка, дефазирана на 180° спрямо входния сигнал (фиг. 3.47). Точката a представлява изходът на стъпалото, като променливото напрежение между нея и шаси е равно на променливото напрежение в двата края на товара. (За променливия ток кондензаторът C представлява късо съединение.) При максимална мощност променливото напрежение в точката a има амплитуда $0,5\xi E_C$, т.е. почти половината от захранващото напрежение. Но тъй като R_B е високоомно (напр. $10 \div 100$ kΩ), към входа на T_0 се подава сравнително малка част от изходното напрежение.



Фиг. 3.47

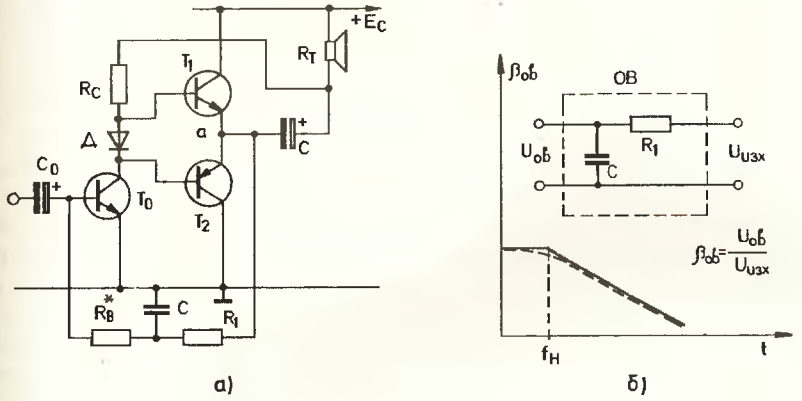
От направения анализ се вижда, че разглежданата схема (фиг. 3.46*б*) е обхванатата от паралелна ООВ както по постоянен, така и по променлив ток. В резултат на това се подобрява температурната стабилност и симетрия, но се намалява коефициентът на усилване на възбудителното стъпало. Дълбочината на тази ООВ е относително малка ($F = 1,1$–$1,5$) и може да бъде намерена по формула (2.57).

На фиг. 3.48*а* е показана друга подобна схема, при която ООВ е само по постоянен ток. Но такъв начин се осигурява стабилност и симетрия на стъпалото, без да се намалява коефициентът на усилване. Това се постига благодарение филтриращите свойства на групата R_1C_1, чиято честотна характеристика е показана на фиг. 3.48*б*. Вижда се, че при честоти, по-големи от $f_н$, коефициентът на предаване $\beta_{ОВ}$ на тази група намалява. И тъй като обикновено $f_н = 50$–100 Hz, това означава, че в обхвата на звуковите честоти почти не постъпва променлив сигнал от точката a към базата на T_0.

Стойността на резистора R_1 обикновено се избира с големина $R_1 = 5 \div 20$ kΩ (т.е. $R_1 \ll R_B$), а капацитетът на кондензатора C_1 се определя от условието

$$C_1 \geq \frac{10}{2\pi f_н R_B}, \qquad (3.42)$$

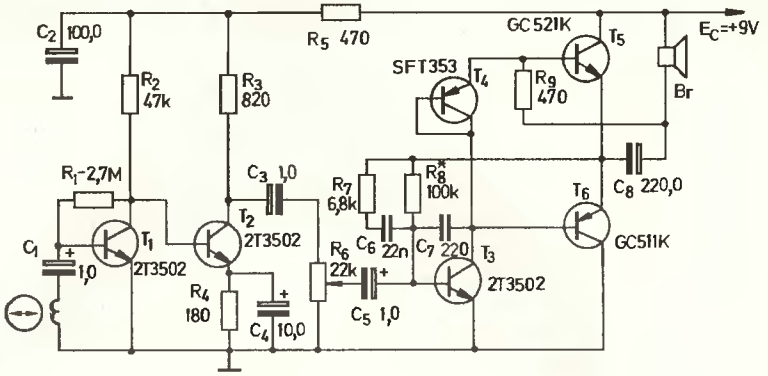
където $f_н$ е долната гранична честота на усилвателя. Например, ако $R_B = 10$ kΩ и $f_н = 50$ Hz, се получава $C_1 \geq 3,2$ μF.



Фиг. 3.48

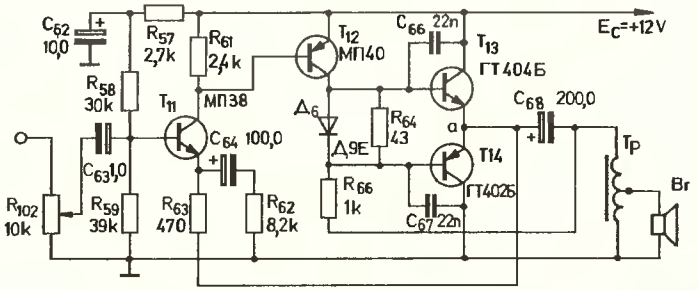
Дълбочината на ООВ по постоянен ток може да се намери по формула (2.57). Симетрирането на стъпалото се извършва чрез подбор на стойностите на резистора R_B с оглед точката a да има напрежение $0,5E_C$.

На фиг. 3.49 е показана схемата на НЧУ на българския магнетофон "Монтана". Тук преднапрежението на комплементарната двойка се осигурява от транзистора SFT 353, включен като диод. Схемата е обхванатата от ООВ по постоянен и по променлив ток чрез резистора R_8. Освен това групата R_7–C_6 осигурява ООВ само по променлив ток, с което силно се потискат високите честоти. Чрез кондензатора C_7 транзисторът T_3 е обхванат от местна ООВ по променлив ток (вж. т. 2.13), която допълнително потиска високите честоти. Транзисторите T_1 и T_2 също са обхванати от местни ООВ съответно чрез R_1 и групата R_4–C_4. Симетрирането на крайното стъпало става чрез подходящ подбор на стойностите на резистора R_8. Основните параметри на този усилвател са: честотна лента 125–4000 Hz, изходна мощност 0,5 W при клирфактор 5 %, изходно напрежение 2 V и захранващо напрежение +9 V.



Фиг. 3.49

На фиг. 3.50 е показана схемата на НЧУ на руския телевизор "Юност 603". Тук ООВ по постоянен ток е реализирана, като емитерният резистор R_{63} на транзистора T_{11} е свързан към емитерите на крайните транзистори. При това положение колекторният ток на T_{11} протича по веригата $+E_C$–R_{61}–T_{11}–R_{63}–T_{14}, т.е. напрежението в точката a се оказва включено в управляващата верига на T_{11}. Поради това всяка бавна промяна на напрежението на точката a води до изменение на постояннотоковия режим на всички транзистори и симетрията се възстановява.



Фиг. 3.50

По променлив ток усилвателят е обхванат от две ООВ. Първата от тях се получава чрез резистора R_{63}, като от изхода на усилвателя към входа на T_{11} се подава и променлив сигнал. Но тъй като групата $R_{62}C_{64}$ има малко съпротивление за променлив ток, с увеличаване на честотата дълбочината на тази ООВ намалява. Втората ООВ по променлив ток се осъществява посредством кондензаторите C_{66} и C_{67} (вж. подробности в т. 2.13). Основните параметри на този усилвател са: честотна лента 400–3500 Hz, изходна мощност 0,3 W при клирфактор 5 % и захранващо напрежение +12 V.

3.12. БЕЗТРАНСФОРМАТОРНИ КРАЙНИ СТЪПАЛА С ЕДНОТИПНИ МОЩНИ ТРАНЗИСТОРИ

При проектиране на безтрансформаторните НЧУ с мощност над 2–3 W се използват съставни транзистори. На фиг. 3.51 са показани две твърде разпространени схеми, в които крайните транзистори са еднотипни. (Подборът на два мощни транзистора с еднакви параметри е по-лесен, когато са еднотипни, отколкото когато са комплементарни.) За да отпадне необходимостта от фазоинверсно стъпало, съставният транзистор T_1–T_2 е тип Дарлингтон, а T_3–T_4 е комплементарен.

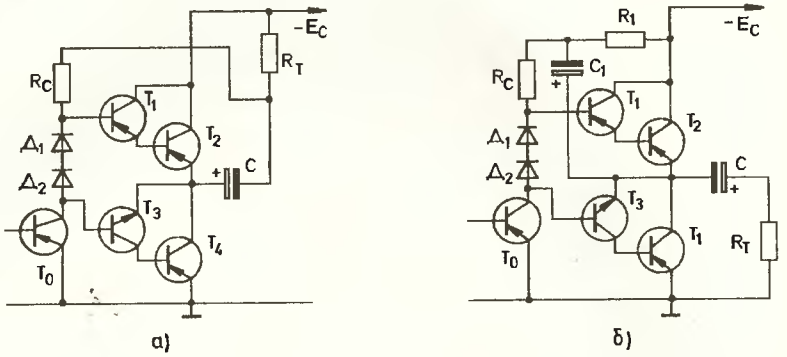
Действието на тези схеми е аналогично на разгледаните на фиг. 3.36 и 3.42. Еднотипната двойка T_1–T_2 е равностойна на PNP транзистор с резултатен коефициент на усилване по ток $\beta_1\beta_2$. Комплементарната двойка T_3–T_4 има резултатен коефициент на усилване по ток $\beta_3\beta_4$ и е равностойна на NPN транзистор (вж. т. 3.6).

За получаване на симетрия транзисторите T_2 и T_4 трябва да имат еднакви параметри, като и двата трябва да бъдат или германиеви, или силициеви. Транзисторите T_1 и T_3 (независимо, че са с различна проводимост) също трябва да имат еднакви параметри. Препоръчва се и двата да бъдат силициеви с оглед съставните транзистори като цяло да имат по-малки неуправляеми токове. Освен това те трябва да се избират с голям коефициент на усилване по ток.

В точка 3.6 беше изяснено, че ако $\beta_1 = \beta_3$ и $\beta_2 = \beta_4$, резултатните коефициенти на усилване на двете двойки не са еднакви, като комплементарната усилва по-малко. (Именно затова двете двойки като цяло се наричат още *квазикомплементарни*, т.е. почти комплементарни.) От друга страна, променливият сигнал на базата на T_1 е по-малък от този на базата на T_3 поради напрежителния пад върху диодите. За компенсиране на тези две явления комплементарната двойка винаги се включва към колектора на T_0 (където променливото напрежение е по-голямо), а между $Д_1$ и R_C се включва Дарлингтон-двойката.

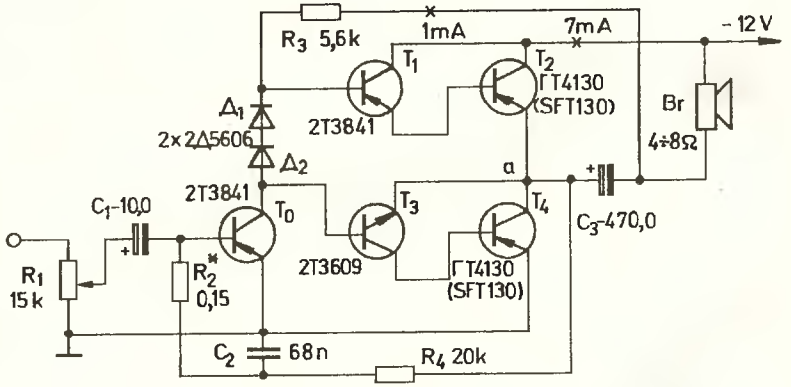
Диодите $Д_1$ и $Д_2$ се подбират опитно с оглед да се получи спрягане на входните характеристики на двете двойки. Обръщаме внимание, че тук напрежението на спрягане $U_{спр}$ при германиеви транзистори е 0,2–0,4 V, а при силициеви 0,8–1 V, тъй като всяка двойка съдържа по два транзистора. Вместо двата диода (фиг. 3.51) може да се използва термистор или транзистор, шунтирани с тример-потенциометър.

В разглеждания случай и двете комплементарни двойки са включени по схема ОК, т.е. *няма усилване по напрежение*. Поради тази причина възбудителното стъпало трябва да има голям коефициент на усилване и това се постига чрез ПОВ по захранване.



Фиг. 3.51

На фиг. 3.52 е показана практическа схема на любителски безтрансформаторен НЧ усилвател със следните параметри: изходна мощност 0,8 W при клирфактор 10 %, честотна лента 50–15 000 Hz, чувствителност на входа (при пълна мощност) 50 mV,

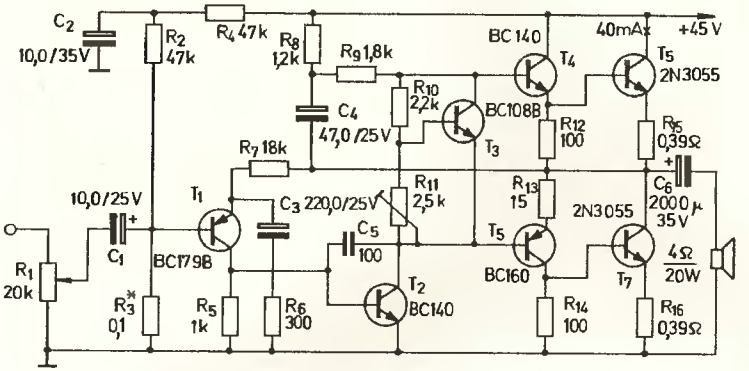


Фиг. 3.52

консумация в режим на покой около 8 mA, а при пълна мощност около 150 mA. Стойността на базовия резистор R_2 се подбира опитно с оглед напрежението в точката *а* да е 6 V. Диодите $Д_1$ и $Д_2$ също трябва да се подбират опитно (може единият да бъде

германиев, а другият — силициев), за да се получи спрягане на входните характеристики и минимални нелинейни изкривявания. При необходимост може да се добави още едно предусилвателно стъпало.

На фиг. 3.53 е показан качествен НЧУ с изходна мощност 30 W при клирфактор 1 %. Честотната му лента е 20÷20 000 Hz, а чувствителността му на входа е 150 mV. Двата мощни транзистора (а също T_4–T_5) трябва да имат еднакви параметри. Симетрира-



Фиг. 3.53

нето на схемата става чрез подбор на стойността на резистора R_3. Спрягането на входните характеристики се извършва посредством тример-потенциометъра R_{11}. Двата мощни транзистора са закрепени на подходящи радиатори. Върху един от тези радиатори непосредствено до транзистора се залепва с подходящо лепило транзисторът T_3 (без да има електрическа връзка). Може да се използват няколко високоговорителя, които се свързват така, че резултатното им съпротивление да е 4 Ω. При добре оразмерен усилвател колекторният ток на покой на крайните транзистори трябва да е около 40 mA. При максимална мощност токът, консумиран от целия усилвател, е около 1,5 A. При необходимост към усилвателя могат да се добавят предусилвателни стъпала със съответни тонкорекции.

4

ОБЩИ СВЕДЕНИЯ ЗА ИНТЕГРАЛНИТЕ СХЕМИ

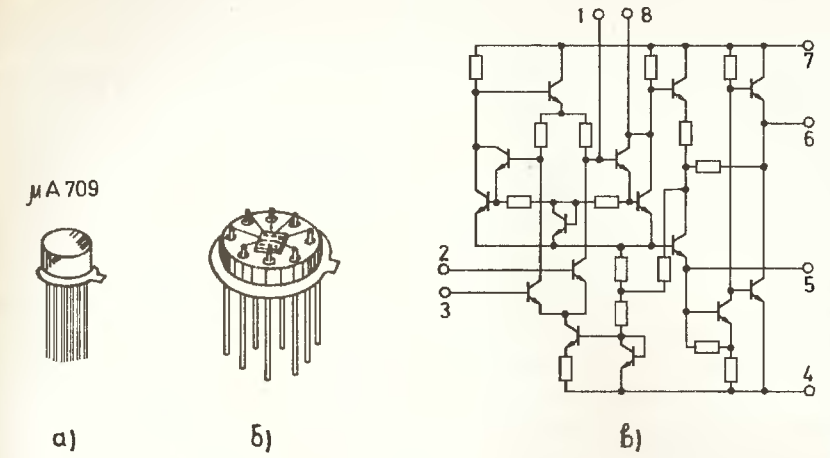
4.1. ВЪВЕДЕНИЕ

Интегралните схеми (от лат. integro — обединявам в едно цяло) се появиха сравнително неотдавна, но поради големите си предимства бързо се наложиха като основни градивни елементи в радиоелектрониката. Тяхното използване доведе не само до намаляване на размерите и повишаване на надеждността на електронната апаратура, но стана предпоставка за бурното развитие на най-перспективните области от човешкото знание, като изчислителна техника, кибернетика, автоматизация, роботика, космонавтика и др. Така че ако съвременната научно-техническа революция има авангард, без преувеличение може да се твърди, че в него се намира радиоелектрониката и в частност — интегралните схеми.

Интегралната схема (в съветската литература се използва и названието интегрална микросхема) е миниатюрно електронно изделие, което съдържа определен брой елементи — транзистори, диоди, резистори и пр., изработени по единна технология и монтирани в един общ корпус.

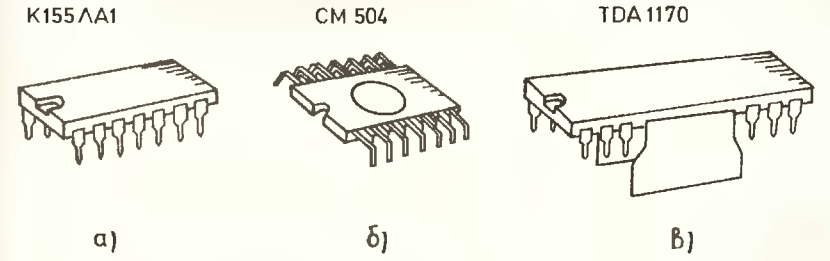
На фиг. 4.1*а* е показан външният вид на широкоразпространената интегрална схема μA 709 (представлява универсален усилвател с A = 45 000). Ако се отвори корпусът, се вижда, че тази интегрална схема се състои от малка (напр. 2×2 mm) полупроводникова пластинка, към която чрез тънки проводници са заварени външните изводи (фиг. 4.1*б*). Споменатата интегрална схема съдържа 15 транзистора и 15 резистора и на фиг. 4.1*в* е показана електрическата ѝ схема заедно с номерацията на изводите. Виждаме, че интегралната схема съдържа определен брой транзисторни стъпала, директно свързани помежду си.

На фиг. 4.2 е показан външният вид на три други интегрални схеми, които също се състоят от малка полупроводникова пластинка, запресована в пластмасов или стъклокерамичен корпус. Първата от тях К155ЛА1 е руско производство и е предназначена за електронноизчислителни устройства. Тя представлява два четиривходови логически елемента И-НЕ и съдържа общо 8 транзистора, 2 диода и 8 резистора. Втората интегрална схема СМ504 е българска (аритметично устройство за електронноизчислителна машина) и съдържа около 1600 елемента — MOS транзистори, резистори, диоди и др. Третата интегрална схема



Фиг. 4.1

TDA1170 е предназначена за телевизионни приемници (например "София 21"). Тя съдържа общо 37 транзистора, 8 диода и 12 резистора и изпълнява следните функции: усилвател-ограничител, задаващ генератор за вертикално отклонение, генератор на



Фиг. 4.2

триъгълнообразен ток, изходен усилвател, генератор на импулси за обратния ход, стабилизатор на напрежение. Тъй като съдържа мощни транзистори, тази интегрална схема е снабдена с две охлаждащи пластинки (вж. фиг. 4.2*в*), които при необходимост се запойват към подходящ радиатор.

4.2. ВЪЗНИКВАНЕ НА ИНТЕГРАЛНИТЕ СХЕМИ

Възникването на интегралните схеми е свързано с общото развитие на радиоелектрониката, *което се характеризира с проекти-*

ране и строеж на все по-сложна апаратура. Така например първите радиоприемници са се състояли от 40–50 детайла, след което техният брой нараснал на около 150–200, а при съвременните телевизори броят на детайлите достига 1000–1500.

С усложняване на електронните устройства на преден план излезе проблемът за техните размери и особено за тяхната *надеждност*, тъй като *големият брой детайли, съединителни проводници и спойки увеличава вероятността за възникване на повреда.* В това отношение типичен е случаят с електронноизчислителните машини (ЕИМ). Както е известно, те се изграждат от голям брой еднотипни възли — тригери, логически елементи, броячи, памети и др. Ето защо една ЕИМ от първото поколение (1950 — 1955 г.) се е състояла от няколко десетки хиляди електронни лампи и стотици хиляди резистори, кондензатори и др., като отделните й блокове заемали две-три стаи. Ламповата електронноизчислителна машина е била *твърде обемиста* и поради големия брой детайли и спойки тя сравнително често се повреждала, т.е. имала е *малка надеждност.* Освен това големият брой съединителни проводници обуславят големи паразитни капацитети, а това води до *малко бързодействие* (броят на операциите, извършвани за единица време).

С появата на транзисторите нещата коренно се измениха, тъй като размерът на транзисторните устройства (при равни други условия) е средно около 100 пъти по-малък от този на ламповите. Освен това надеждността на транзисторните устройства е далеч по-голяма, а консумираната мощност — многократно по-малка. На базата на дискретните (отделните) транзистори и диоди беше създадено второ поколение ЕИМ, обемът на една от които е 3–4 m^3.

По-нататъшното намаляване обема на ЕИМ стана чрез използване на *модулите.* Те представляват набор от малки изолационни плочки, върху всяка от които предварително са монтирани транзистори, диоди, резистори, кондензатори и др. Скоро обаче модулите бяха изоставени, понеже многото спойки водят до малка надеждност, а освен това трудно се осъществява серийно производство и еднаквост на параметрите. Това наложи да се търсят *качествено нови технологии* за решаването на проблемите и така възниква съвременната *микроелектроника.* Тя се базира на големите успехи на физиката, химията и технологията и е едно от значителните постижения на човешкия гений.

Микроелектрониката е научно-техническо направление при производството на радиоелектронни устройства, което използва нови методи и технологии. Нейната основна задача е конструирането на радиоелектронни възли, притежаващи малък обем, голяма *степен на интеграция* (брой на елементите в единица обем), голяма надеждност, добри параметри, големи функционални възможности, добра повторяемост и ниска цена. Основно постижение на микроелектрониката е конструирането на *интегралните схеми* (ИС), което представлява триумф за науката и повратна точка в научно-техническия прогрес.

Първата ИС е създадена в 1959 г. от Джек Килби. Тя представлява силициева пластинка, съдържаща транзистори, диоди, резистори и др., съединени помежду си с тънки златни проводници. Две години след това бива патентована планарно-епитаксиалната технология и използвайки нейните предимства, Роберт Нойс прави следните важни подобрения: а) съединенията между отделните елементи реализира не чрез проводници и спойки, а чрез метализирани ивици, получени по метода на вакуумното изпарение; б) като изолация между отделните елементи използва обратно поляризирани PN преходи. В резултат на това през периода 1962 — 1963 г. на пазара се появиха *цифровите интегрални схеми* (ЦИС). Те съдържаха по 10–20 елемента и като цяло всяка една от тях представлява различни видове тригери, логически схеми И-НЕ, ИЛИ-НЕ и др. С помощта на такива ЦИС в 1964 г. беше създадено третото поколение ЕИМ, което има намалени размери и повишени възможности.

През 1964 г. бяха произведени първите ЦИС от серията 74, която отначало съдържаше 12 разновидности. В същата година се появяват на пазара операционният усилвател μA702 и след него μA709, разработени от 25-годишния инженер Роберт Видлар. (Същият по-късно разработва операционните усилватели μA741 и LM101, компараторите μA710 и μA711, стабилизаторите LM100 и LM105, интегралния стабилитрон LH103 и др.)

По това време бяха произведени и първите MOS транзистори със стабилни параметри и започна интензивна изследователска дейност за внедряването им в ИС. Така в 1968 — 1969 г. бяха разработени *големите интегрални схеми* (ГИС), които представляват сложни цифрови схеми, съдържащи предимно MOS транзистори. Тези схеми имат почти фантастична степен на интеграция — например кристал с размери 4 × 4 mm съдържа 5000–10 000 транзистора! Именно с тези ИС бяха конструирани съвременните ЕИМ от четвърто поколение, включително и персоналните компютри.

Понастоящем технологията на ИС завоюва нови успехи и вече серийно се произвеждат микропроцесори (съдържащи 50–500 хиляди транзистори)и памети (съдържащи от 500 до 5 милиона транзистори).

4.3. ВИДОВЕ ИНТЕГРАЛНИ СХЕМИ

Понастоящем в целия свят фабрично се произвеждат над 30 000 различни вида интегрални схеми. Техният брой непрекъснато расте, тъй като все повече стъпала и възли от дискретната схемотехника се изготвят в интегрално изпълнение.

За по-лесно изучаване интегралните схеми могат да се класифицират въз основа на няколко признака:

— в зависимост от функционалното им предназначение ИС биват: *аналогови* (линейни), *цифрови* (логически, импулсни, дигитални) и *комбинирани*;

— в зависимост от технологията на производство ИС биват: *полупроводникови* (монолитни, твърдотелни), *слойни*, *хибридни* и *съвместими*;

— в зависимост от вида на транзисторите ИС биват: *биполярни*, MOS и *смесени*;

— в зависимост от степента на интеграция различаваме схеми с *малка степен на интеграция* (до 10 елемента), *средна* степен на интеграция (10–100), *голяма* степен на интеграция ($100–10^4$) и *свръхголяма* степен на интеграция (над 10^4). Разбира се, тази класификация е условна.

— в зависимост от мощността на разсейване (отнася се предимно за аналоговите) ИС биват *маломощни* (до 0,3 W), *средномощни* (0,3–3 W) и *мощни* (над 3 W);

— в зависимост от граничната честота и коефициента на усилване (отнася се главно за аналоговите) ИС биват *нискочестотни* (до 3 MHz), *средночестотни* (от 3 до 30 MHz), *високочестотни* (от 30 до 300 MHz) и *свръхвисокочестотни* (над 300 MHz или СВЧ ИС);

— в зависимост от времето на превключване (отнася се за цифровите интегрални схеми) *с малко бързодействие* (500–50 ns), *със средно бързодействие* (50–5 ns) и *с голямо бързодействие* (под 5 ns).

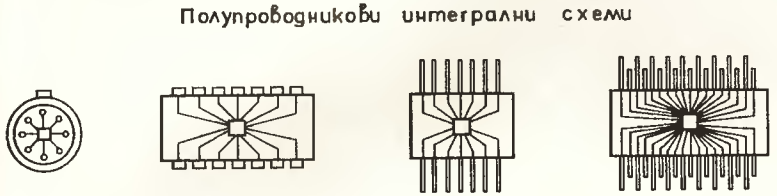
По отношение на използвания полупроводник класификация не се прави, тъй като понастоящем за направата на полупроводникови интегрални схеми се използва изключително силиций. (За в бъдеще ще се използва вероятно и галиев арсенид.)

За практиката е особено важно да се разграничават двете големи групи интегрални схеми: *цифрови* (ЦИС) и *аналогови* (АИС).

Както вече се спомена, на пазара първо се появиха цифровите интегрални схеми и понастоящем те заемат около 70 % от цялото световно производство на ИС. Основните "потребители" на такива схеми са ЕИМ и различните автоматични устройства, действуващи с *дискретни сигнали* (напр. системите за телеуправление, регулиране, измерване и др.). Цифровите ИС са унифицирани (напр. тригери, многовходови логически елементи И-НЕ, ИЛИ-НЕ, инвертори, броячи, дешифратори, памети, регистри, мултивибратори и др.) и при тях типовото разнообразие не е чак толкова силно изразено.

Аналоговите (линейните) интегрални схеми заемат по-малък дял (около 20 %) от световното производство, но при тях типовото разнообразие е особено голямо. Като пример нека посочим, че само за радиоприемната техника вече са разработени няколко хиляди различни видове ИС и този брой непрекъснато расте.

По отношение на технологията добре е да се запомни, че понастоящем *полупроводниковите интегрални схеми са най-разпространени*, като заемат над 90 % от цялото производство и затова в тази книга ние ще разглеждаме главно тях. По същество полупроводниковите интегрални схеми (фиг. 4.3) представляват малък силициев монокристал, в който чрез използване на планарно-епитаксиалната технология са формирани отделните елементи на схемата. (По-нататък на тази технология ще се спрем по-подробно.)

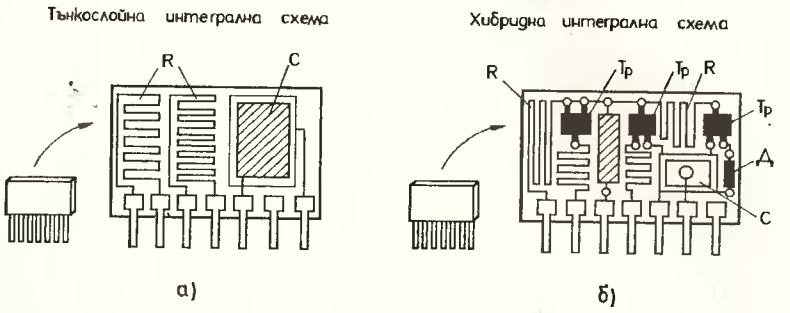


Фиг. 4.3

При тази технология степента на интеграция е много голяма, като отделните елементи могат да бъдат само транзистори (биполярни и полеви), диоди и резистори. Кондензатори се изработват само в специални случаи, и то с капацитет до 30–50 pF, а бобини изобщо не могат да бъдат направени. При полупроводниковите интегрални схеми транзисторите се получават с много добри параметри, докато резисторите имат значителни толеранси (например 20 %), като получаването на големи стойности — например над 20–30 kΩ, е трудно. Понастоящем по тази технология се произвеждат цифровите интегрални схеми, операционните усилватели (ОУ), компараторите, мощните нискочестотни усилватели, MOS интегралните схеми, всички интегрални схеми с голяма степен на интеграция и т.н.

Слойните интегрални схеми биват тънкослойни и дебелослойни. *Тънкослойните* се изработват върху малка подложка от изолационен материал — например стъкло, керамика, ситал и др. По слойната технология транзистори и диоди не се произвеждат, т.е. тук отделните елементи могат да бъдат само резистори и кондензатори и по изключение бобини с малка индуктивност (фиг. 4.4*а*).

Те се формират на повърхността на пластинката чрез вакуумно изпарение или катодно разпрашване, като имат слойна структура с дебелина не повече от $1 \div 5$ μm, откъдето е дошло и названието им. (Напомняме, че 1 μm = $^1/_{1000}$ от милиметъра.) Тези схеми не могат да съдържат транзистори и диоди, тъй като е известно, че качествени PN преходи могат да се изработват само в полупроводников монокристал. При тази технология степента на интеграция не е много голяма, но изработените транзистори и кондензатори имат *малки толеранси*, като самите интегрални схеми имат сравнително *ниска цена*. Чрез тънкослойната технология се изработват модули и набори, съдържащи определен брой (например $5 \div 50$) резистори и кондензатори.



Фиг. 4.4

Дебелослойните интегрална схеми също не съдържат транзистори и диоди, а само резистори, кондензатори и по изключение бобини с малка индуктивност. Те се различават от тънкослойните по изходните материали (специални пасти) и начина на нанасянето им (ситопечат и др.). Тук отделните елементи също са нанесени върху изолационна подложка и имат слойна структура, но дебелината им е по-голяма и достига до $50 \div 100$ μm. При тази технология степента на интеграция не е особено голяма (до 40–50 елемента на една подложка), обаче отделните елементи се изработват, без да е нужен вакуум, поради което интегралната схема е сравнително евтина. Чрез използване на специални методи (обдухване с абразивна струя, лазерен лъч и др.) резисторите могат да имат малък толеранс, при това с широк обхват на стойностите (от 1 Ω до 10 MΩ), а кондензаторите имат значително пробивно напрежение и също широк обхват (от 1 pF до 100 nF). По дебелослойната технология се произвеждат набори и модули, съдържащи определен брой резистори и кондензатори.

Хибридните интегрални схеми (от лат. hybrida — смесен) са подобни на тънкослойните и дебелослойните, т.е. първоначално върху изолационна подложка се изработват резисторите и кон-

дензаторите, като на определени места се формират метализирани площадки. След това към тези площадки се запояват предварително изготвени миниатюрни безкорпусни транзистори, диоди, бобини и др. (фиг. 4.4*б*). Очевидно при тази технология степента на интеграция не е голяма, обаче така получената интегрална схема е евтина и освен това може да съдържа всички "класически" компоненти (транзистори, диоди, резистори, кондензатори, бобини, кварцови пластинки и т.н.). По тази технология се произвеждат редица аналогови интегрални схеми, предназначени за радиоприемници, телевизори, СВЧ интегрални схеми и др.

Съвместимите интегрални схеми по същество са монолитни, като в полупроводниковата подложка са изработени транзисторите и диодите, които се покриват със SiO_2, след което върху този слой чрез вакуумно изпарение се формират резисторите. По такъв начин резисторите са с малък толеранс и освен това могат да бъдат високоомни — например до 10 MΩ. Съвместимите интегрални схеми съчетават предимствата на монолитните и тънкослойните, но имат по-сложна технология.

4.4. НАЙ-ОБЩИ ХАРАКТЕРИСТИКИ НА ИНТЕГРАЛНИТЕ СХЕМИ

Тъй като съществува голямо разнообразие на интегрални схеми, техните електрически параметри са твърде различни (например основните параметри на аналоговите и на цифровите ИС са съвсем различни). Затова тук ще се спрем на някои най-общи характеристики, присъщи на полупроводниковите интегрални схеми.

Миниатюрни размери. При първоначалното запознаване с интегралните схеми веднага възниква въпросът: защо трябва кристалът, съдържащ стотици и хиляди елементи, да е толкова малък, след като корпусът, в който той се монтира, е многократно по-голям?

Наистина микроминиатюризацията не се отнася за корпусите, тъй като, ако те са твърде малки, трудно ще се закрепват към платката. Що се касае до кристалите, те трябва да имат размери с оглед отделните елементи да са разположени възможно по-близко един до друг. Така съединителните проводници са съвсем къси и именно това обуславя *малки паразитни капацитети, голяма надеждност, високи гранични честоти и голямо бързодействие*. Следователно голямата степен на интеграция е продиктувана не толкова от намаляване на обема, както някои погрешно мислят, а от стремежа за получаване на изделия с много добри параметри.

Разсейвана мощност. При групирането на голям брой компоненти върху кристал с малка площ веднага възниква въпросът за

ЛИЧНА БИБЛИОТЕКА

разсейваната мощност, респективно за охлаждането на схемата. Трябва веднага да се каже, че интегралните схеми с голяма степен на интеграция са предимно цифрови, при което транзисторите се намират главно в две състояния — запушено и отпушено. А известно е, че при такъв режим на работа мощността, отделяна в транзисторите, е нищожна. В това отношение MOS транзисторите имат предимства пред биполярните (отнася се за не много големи честоти на превключване), тъй като се управляват само с напрежение. Особено икономични са схемите от типа CMOS, които съдържат комплементарни (т.е. с P и с N канал) MOS транзистори, в резултат на което консумацията на един логически елемент е средно около 1 μW.

При работа в усилвателен режим мощността, отделяна в транзистора, по принцип е по-голяма и се обуславя от колекторното напрежение и колекторния ток на покой. Затова при интегралните схеми въпросите, свързани с работата на транзисторите в микрорежим, са особено важни (вж. част I, т. 11.6). От това следва още, че при аналоговите интегрални схеми въпросът с охлаждането стои много по-просто, отколкото при цифровите. Това е една от причините, поради която трудно се изработват аналогови интегрални схеми с голяма степен на интеграция.

Във връзка с охлаждането на интегралните схеми нека добавим, че за тази цел кристалът твърде често се монтира направо върху корпуса (ако последният е метален — вж. фиг. 4.1*б*) или върху метална подложка (ако корпусът е пластмасов или стъклокерамичен). При мощните интегрални схеми кристалът се закрепва върху метална оглаждаща пластинка, която излиза извън корпуса (вж. фиг. 4.2*в*) и може да се запойва към съответен радиатор.

Честотни свойства. Важна характеристика на аналоговите интегрални схеми е граничната им честота на усилване. Тя зависи от няколко фактора, между които и вътрешните паразитни капацитети. Късите съединителни проводници водят до намаляване на тези капацитети и вече са разработени линейни интегрални схеми с много високи гранични честоти — включително и в СВЧ обхвата.

Бързодействие. Основна характеристика на цифровите интегрални схеми е тяхното бързодействие. Това е времето за превключване на схемата от едното логическо състояние в другото. Понастоящем времето за превключване на цифровите интегрални схеми е 2–10 ns (т.е. 300–500 милиона превключвания в секунда), като при някои нови конструкции това време е още по-малко. Нека добавим, че MOS интегралните схеми имат по-голяма степен на интеграция от тези с биполярни транзистори, но по бързодействие все още им отстъпват.

Бързодействието на цифровите интегрални схеми е особено важно, тъй като определя *броя на операциите в секунда*, които може да извършва една електронна машина, конструирана с такива схеми. Малките електронни машини извършват хиляди операции в секунда, а при големите машини броят на тези операции достига десетки милиони в секунда. Тук често се задават въпросите: защо дадено устройство трябва да извършва много операции за една секунда? Толкова ли е важно дали електронният калкулатор "ще направи пресмятането" за 1 s или за 0,5 s, още повече, че ние губим значително време за въвеждане (записване) на самата операция?

Принципът на действие на ЕИМ е такъв, че дори при простото деление на две числа (да не говорим за по-сложните действия) имаме *последователно превключване* на десетки и стотици вериги и елементи, т.е. имаме голям брой операции (например $50 \div 500$), които се извършват *една след друга*. (За сравнение нека добавим, че при провеждане на обикновен телефонен разговор имаме не по-малко от 40–50 превключвания на различни контакти.) Следователно за бързо получаване на крайния резултат е необходимо всяко едно от превключванията да става за кратко време. Във връзка с това нека добавим, че за 1 ns електрическият сигнал изминава в проводниците разстояние около 30 cm (а при наличие на паразитни капацитети и PN преходи това разстояние е още по-малко), така че *голямо бързодействие може да се постигне само с къси съединителни проводници и миниатюрни елементи.* Във връзка с това нека напомним, че при някои ЕИМ (например в космонавтиката, където корабът изминава за 1 s около 8 km), бързото "вземане на решение" е централен въпрос.

Надеждност. Колкото едно електронно устройство съдържа повече отделни елементи, толкова вероятността за настъпване на повреда е по-голяма. Практиката показва, че една от основните причини за настъпване на повреда са съединителните проводници и в частност — спойките. При използване на интегрални схеми надеждността на апаратурата многократно нараства, тъй като съединителните проводници са изработени в самия кристал и са извънредно къси, а спойките, които се правят при монтиране на схемата върху платката, са относително малко. Например, ако операционният усилвател μA709 (вж. фиг. 4.1*в*) се конструира с дискретни елементи, ще са необходими не по-малко от 70 спойки, докато в интегрално изпълнение те са само 8.

Надеждността на един дискретен транзистор е около 10^{-8} час$^{-1}$. Това означава, че теоретическата възможност той да се повреди е, след като работи 10^8 часа. Понеже полупроводниковите интегрални схеми се произвеждат по аналогична технология, теоретически надеждността на една интегрална схема е същата както на

един транзистор. Оттук следва, че ако дадено устройство е изградено от 100 интегрални схеми, теоретическата възможност то да се повреди е, след като работи 1 000 000 часа. Във връзка с това искаме да подчертаем, че *голямата надеждност на интегралните схеми е едно от основните им предимства*, благодарение на което стана възможно конструирането на редица сложни електронни устройства.

Цена. Важна особеност на интегралните схеми е ниската им цена. Например една интегрална схема, съдържаща 30÷50 компонента, струва колкото два-три дискретни транзистора. Тъй като полупроводниковите интегрални схеми се произвеждат по технология, аналогична на тази при дискретните транзистори, по-високата им цена се обяснява с по-големите разходи по проектирането и подготовката на съоръженията, а също и с допълнителните операции, свързани със запояването на по-големия брой изводи.

Ниската цена на интегралните схеми е един от най-важните фактори за бързото им внедряване особено в по-сложните електронни устройства.

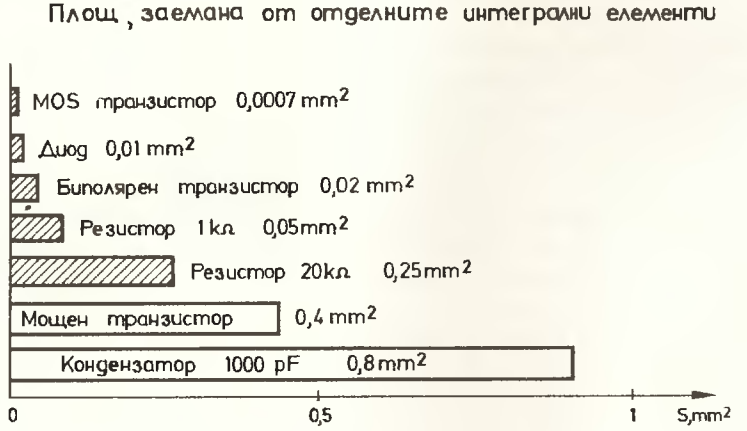
Универсалност. Интегралната схема не е прост градивен елемент, а представлява цял функционален възел. Затова едно от основните изисквания е тя да има *универсално приложение*, т.е. да може да се използва в най-различни устройства и апаратури. Когато интегралната схема е универсална, тя ще бъде използвана и повече търсена, а това води до по-големи производствени серии и респективно до по-ниска цена. Поради тази причина голяма част от цифровите интегрални схеми се произвеждат в серии (например 74-та серия, УНИМОС и т.н.), които, от една страна, са съвместими по отношение на захранване, логически нива, бързодействие и др., а от друга — представляват готови възли и стъпала, тригери, многовходови логически елементи И-НЕ и ИЛИ-НЕ, броячи, дешифратори и т.н.

При аналоговите интегрални схеми универсалността се изразява във възможност за усилване както на бавноизменящи се (постояннотокови усилватели), така и на бързоизменяци се сигнали, наличие на два входа (инвертиращ и неинвертиращ), възможност за изменение на коефициента на усилване и широчината на честотната лента чрез включване на външни елементи, възможност за симетрично и асиметрично захранване и др.

4.5. ОСНОВНИ ПРИНЦИПИ НА ИНТЕГРАЛНАТА СХЕМОТЕХНИКА

Интегралната схемотехника възникна от дискретната схемотехника и в основата си използва нейните класически схеми. Едновременно с това технологията за получаването на интегралните схеми внесе нови моменти и наложи допълнителни изисквания при проектиране на интегрални схеми. Тези изисквания могат да се формулират като принципи на интегралната схемотехника.

Първи принцип. Използване на възможно по-малко резистори за сметка на транзисторите. Това означава, че за разлика от дискретната схемотехника, където броят на употребените транзистори е централен въпрос, тук транзисторите може да не се "пестят". Причината за това е, че производството на интегрални схеми напомня на изработването на фотоснимките. Както е известно, те се копират с помощта на негатив, като всички детайли (и прости, и сложни) се изработват едновременно. Така цената на снимката се обуславя не от сложността на изображението, а от нейната площ. И понеже в интегрално изпълнение биполярният транзистор заема значително по-малка площ от резистора (да не говорим за MOS транзистора, който заема още по-малка площ), един транзистор се оказва по-евтин от един резистор (фиг. 4.5).



Фиг. 4.5

Към всичко това трябва да се добави и фактът, че интегралните резистори имат значителен толеранс и освен това е трудно да се изготвят с големи стойности. Ето защо при големите интегрални схеми значителна част от резисторите са заменени с MOS транзистори, свързани като двуполюсници.

Втори принцип. В интегралните схеми връзката между отделните стъпала е директна. Това следва от факта, че интегралните кондензатори са с малък капацитет (т.е. не може да се използват за междустъпални връзки). Предимството на директната връзка е нейната простота, липса на честотни изкривявания, внасяни от кондензаторите, и възможност за усилване не само на бързоиз-

менящи се, ни и на бавноизменящи се сигнали (постояннотокови усилватели). Едновременно с това директната връзка се характеризира с голям температурен дрейф и изместване на постояннотоковото ниво, като за избягване на тези недостатъци трябва да се вземат допълнителни мерки, което води до усложняване на цялата схема.

Трети принцип. Интегралните схеми се характеризират със значителен брой отрицателни обратни връзки. Поради липса на кондензатори тези обратни връзки са едновременно по постоянен и по променлив ток. В резултат на това се подобрява не само температурната стабилност, но се "уеднаквяват" редица параметри на различните екземпляри интегрални схеми от един и същи тип.

Четвърти принцип. При проектирането на отделните стъпала трябва да се използват симетрични схеми, делители и др., чиито свойства се обуславят не от стойностите на резисторите и параметрите на транзисторите, а от отношенията между техните големини. (Подобен случай беше показан на фиг. 3.31*б* и *в*, където увеличаването на съпротивленията на резисторите R_1 и R_3 с един и същ процент не променя нулевото напрежение между точките *а* и *б*.) По такъв начин силно се намалява влиянието на толерансите в стойностите на отделните компоненти и се подобрява температурната стабилност.

Като се вземат под внимание споменатите принципи, става ясно, че интегралните схеми са изобщо по-сложни от съответните дискретни схеми. Освен това в структурно отношение в тях преобладават транзисторите и почти липсват кондензатори, а броят на резисторите е възможно по-малък.

5

ГРАДИВНИ ЕЛЕМЕНТИ НА ИНТЕГРАЛНИТЕ СХЕМИ

5.1. ОБЩИ СВЕДЕНИЯ

При работа с *дискретни* полупроводникови прибори централно място заема тяхната схемотехника, като въпросът за технологията им остава на втори план.

При *интегралните* схеми нещата са по-различни, тъй като от схемотехническа гледна точка всяка ИС представлява завършено изделие, в което не са възможни "интервенции" и промени. Освен това тук *самата технология диктува техните най-важни схемни и структурни особености*. Ето защо изучаването на ИС е немислимо без определен минимум от познания относно тяхната технология.

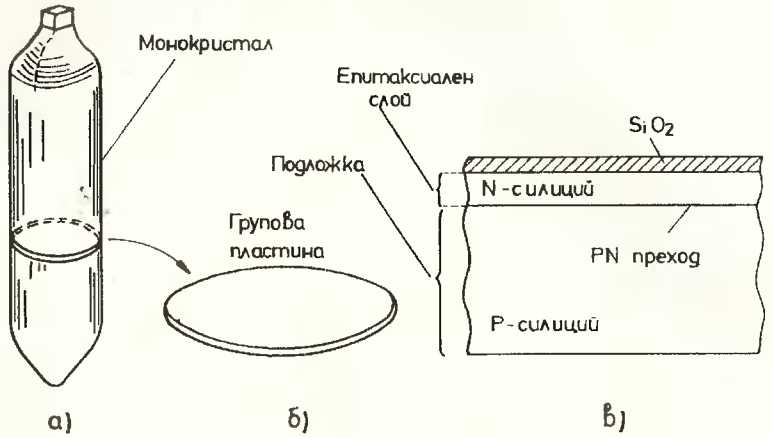
Преди да разгледаме начините за изработване на интегрални схеми, нека напомним, че по отношение на технологията интегралните схеми се разделят на две големи групи: полупроводникови и слойни. (Хибридните ИС са комбинация от тези две.) В тази глава ще бъде разгледана предимно технологията на полупроводниковите ИС, тъй като те са далеч по-разпространени и имат водеща роля в съвременната радиоелектроника.

Свойства на силициевия двуокис. Понастоящем за направа на полупроводникови интегрални схеми се използва изключително силиций. Основните причини за това са както неговите добри свойства, така и превъзходните качества на силициевия двуокис (SiO_2). Последният е един от *най-добрите изолатори в природата* и притежава особено *голяма електрическа якост* (до $400 \div 500$ V/μm). Силициевият двуокис е *технологичен*, т.е. лесно се нанася в тънки слоеве с гладка повърхност и рязко очертани граници. А това е от първостепенно значение при ИС, където отделните елементи имат микроскопични размери. Освен това SiO_2 е *химически устойчив* и издържа на високи температури, поради което може да се използва като селективна маска при дифузия, метализация и др.

Друга причина за използването на силиция е нищожно малкият обратен ток на PN преходите (напр. 1–10 nA), поради което интегралните транзистори диоди могат да се изработят с много добри параметри (голям коефициент на усилване, голяма степен на запушване, значителни пробивни напрежения, повишени работни температури и т.н.). Както ще видим по-нататък, малкият обратен ток на силициевите PN преходи е причината те да се

използват и за *изолация между отделните елементи* на ИС, което е голямо удобство при планарно-епитаксиалната технология.

Първоначални сведения за направата на полупроводникови ИС. Изходен материал за направа на полупроводникови ИС е силициев монокристал с P (или N) проводимост, получен по метода на Чохралски (вж. част I, т. 1.10). Монокристалът обикновено има диаметър 50–100 mm и дължина 500–800 mm (фиг. 5.1*а*). По време на израстването на кристала към чистия силиций се доба-

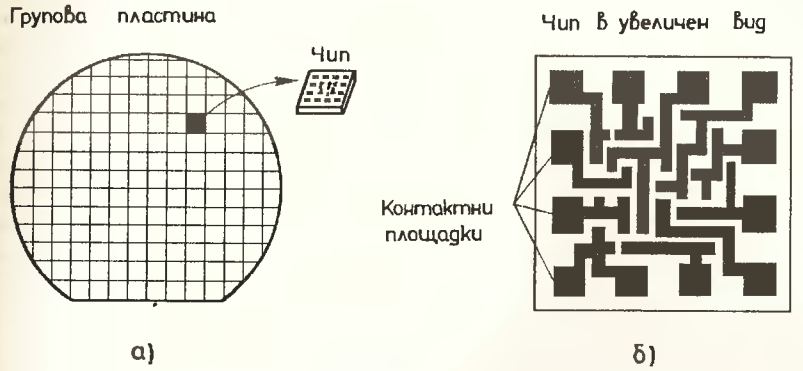


Фиг. 5.1

вя определен процент примесно вещество (донор или акцептор) с оглед *получаването на необходимото специфично съпротивление* (напр. $\rho = 5 \div 20$ Ωcm). Тук искаме специално да подчертаем, че концентрацията $n_Д$ (или n_A) на примесеното вещество влияе твърде силно върху параметрите на транзисторите, които ще бъдат изготвени.

След това с помощта на специални високооборотни циркуляри монокристалът се нарязва на пластини (подложки, шайби, групови пластини) с дебелина 0,3–0,4 mm (фиг. 5.1*б*), като едната им страна се шлифова. В единия край пластината има срез (фаска, тя се вижда на фиг. 5.2*а*), който показва ориентацията на кристалната решетка на полупроводника. Последното е от значение при някои технологични операции.

След това откъм шлифованата страна на всяка пластина се нанася силициев епитаксиален N (или P) слой, който се покрива с тънък пласт SiO_2. По такъв начин всяка пластина получава структурата, показана на фиг. 5.1*в*. Именно в тънкия епитаксиален N слой на всяка една от тези пластини се изработват едновременно от 200 до 1000 еднакви интегрални схеми (фиг. 5.2*а*). След това пластината се нарязва и всяко едно кристалче (т.нар *чип*) се закрепва в подходящ корпус. Погледната отгоре, всяка интегрална схема се състои от определен брой контактни площадки и метални съединителни ивици (фиг. 5.2*б*), като в дълбочина тя е



Фиг. 5.2

изградена от $5 \div 10$ слоя. Именно към разположените в периферията контактни площадки се запойват изводите на самата интегрална схема (вж. фиг. 4.1*б*), след което следва херметическо затваряне на корпуса.

5.2. ОСНОВНИ ТЕХНОЛОГИЧНИ ПРОЦЕСИ

При направата на интегралните схеми се използват голям брой технологични процеси. Без да влизаме в подробности, нека се спрем накратко само на най-важните от тях. Ще започнем с термично окисляване, тъй като той е основен процес и се използва многократно.

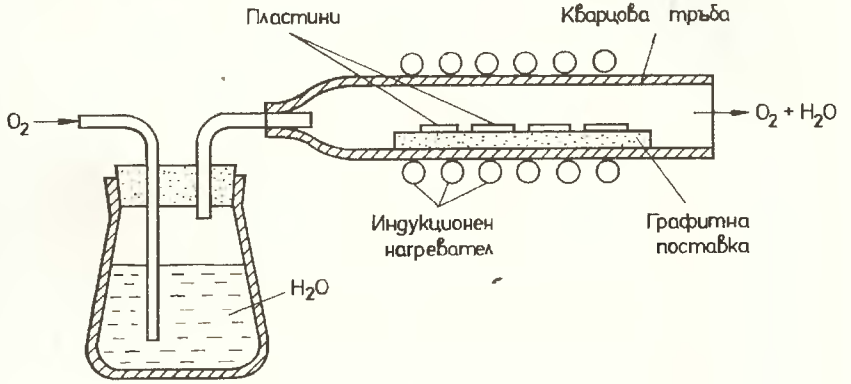
Термично окисляване. При този процес на повърхността на полупроводниковата пластина се образува тънък слой ($0,01 \div 1$ μm) от SiO_2. Това става в специална пещ, в която пластините се загряват до температура 1200° C в сух или влажен кислород. Пещта е показана на фиг. 5.3, където пластините са наредени върху графитна поставка, а самото нагряване се извършва с високочестотен ток. Термичното окисляване е процес, който протича сравнително бавно. Например за образуване на слой SiO_2, дебел 0,5 μm, при температура 1200° C са необходими 8–10 часа.

Нанесеният тънък слой SiO_2 изпълнява защитна роля, като предпазва повърхността от замърсяване и стабилизира PN прехо-

дите, които ще бъдат направени. Освен това той с успех изпълнява ролята на селективна маска при формиране на отделните компоненти в схемата.

Епитаксия. При този процес върху силициевата P (или N) подложка се получава израстване на нов силициев слой с N (или P) проводимост, който представлява *продължение* на кристалната решетка на подложката. (На старогръцки епи — над, таксис — подреждане.) Най-често върху P подложка се формира N епитаксиален слой с дебелина $10 \div 25$ μm и специфично съпротивление $\rho = 5 \div 20$ Ωcm. Качеството на този слой трябва да е особено високо, тъй като именно в него се изработват отделните компоненти на интегралната схема.

Епитаксиалното нарастване се извършва в пещ, аналогична на показаната на фиг. 5.3, с тази разлика, че в кварцовата тръба се пропуска смес от водород (H_2) и пари на силициев четирихлорид ($SiCl_4$). При температура около 1200° C водородът се свързва



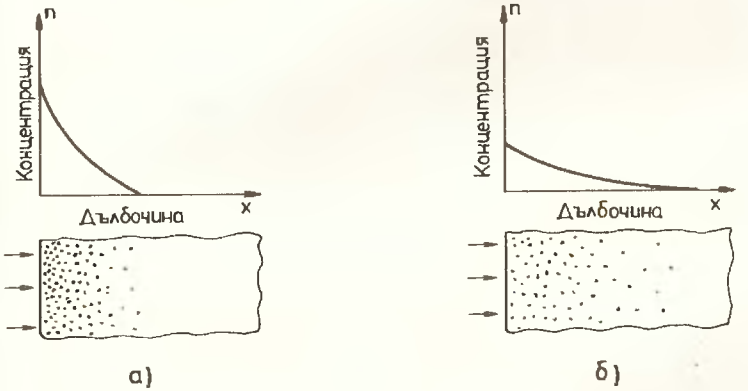
Фиг. 5.3

с хлора и от тръбата излизат пари на солна киселина (HCl), а силицият образува *монокристална структура* върху подложката. По такъв начин могат да се формират епитаксиални слоеве с необходимото специфично съпротивление и дебелина. Обръщаме внимание, че между P подложката и N епитаксилния слой се образува PN преход с много добри параметри (фиг. 5.1*в*).

Дифузия. Явлението дифузия представлява проникване на атоми и молекули от област с по-голяма към област с по-малка концентрация. Дифузията се дължи на хаотичните температурни движения на частиците и при стайна температура е по-силно изразена при газовете и течностите. При направата на интегрални схеми е от значение дифузията между газ и твърдо тяло и

между две твърди тела, където тя е забележима само при високи температури.

За осъществяване на дифузия може да се използва пещта на фиг. 5.3, като в кварцовата тръба се пропуска подходяща газова смес, съдържаща веществото, което трябва да дифундира (дифузантът). По такъв начин *пространството над силициевите пластини се насища с пари от необходимия дифузант* и вследствие на високата температура се създават условия за дифузно проникване на атоми в полупроводника. Дълбочината на проникването и концентрацията на проникналите атоми *може да се управлява*, като се регулира температурата, концентрацията на пропусканите пари и времето. Обръщаме внимание, че при тази технология пластините трябва да са загрети до $1100 \div 1300°$ C, като избраната температура трябва да се поддържа с точност $\pm 0,5°$ C. Това е необходимо, тъй като температурата извънредно силно влияе върху дифузията. Например при повишаване на температурата от 1100 на 1200° C скоростта на дифузията нараства $8 \div 10$ пъти!



Фиг. 5.4

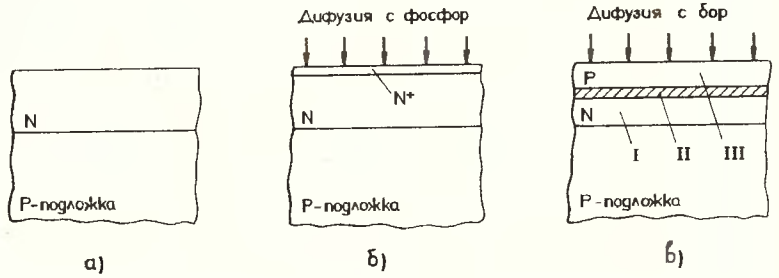
Дифузия може да се получи и по други методи. Един от тях е нанасяне върху пластината на тънък слой от примесеното вещество, след което тя се нагрява определено време. Вследствие на високата температура започва дифузно проникване на атоми от веществото към подложката, като и тук явлението може да се управлява.

Дифузното проникване на частиците в полупроводника по дълбочина *не е равномерно*, като концентрацията на частиците намалява по експоненциален закон (фиг. 5.4). Когато този закон е известен, може да се получи необходимата концентрация на дадена дълбочина чрез регулиране на времето, температурата и

повърхностната концентрация на дифузията. (Сравни фиг. 5.4*а* и *б*, където в първия случай повърхностната концентрация е по-голяма, но времето е малко, а във втория случай повърхностната концентрация е малка, но времето е по-голямо.)

Дифузията намира много широко приложение при направата на интегрални схеми. Причината за това е, че чрез нея в полупроводника могат да се образуват по желание P и N области с необходимото специфично съпротивление. Например спрямо силиция елементите арсен (As), фосфор (P) и антимон (Sb) се явяват *донори*, а елементите алуминий (Al), индий (In) и бор (B) — *акцептори*. По такъв начин в даден полупроводник лесно може да се формират както слоеве с P и N проводимост, така и *качествени преходи*. Нека изясним това с един пример.

На фиг. 5.5*а* е показана P подложка с N епитаксиален слой. Нека концентрацията на обемните донорни примеси в този слой да е равномерна и да има големина $n_{дон}$. При дифузия с фосфор (т.е. донор) резултатната концентрация на донорни примеси $n_{рез}$ ще нарасне, като на дадена дълбочина в N слоя тя ще е равна на сумата от концентрацията $n_{дон}$ на обемните примеси плюс концентрацията $n'_{дон}$ на дифундиралите примеси, т.е. в дадена област ще имаме $n_{рез} = n_{дон} + n'_{дон}$. Ако при това положение $n'_{дон}$ е достатъчно голямо, очевидно на повърхността на кристала ще се оформи N^+ слой (фиг. 5.5*б*).



Фиг. 5.5

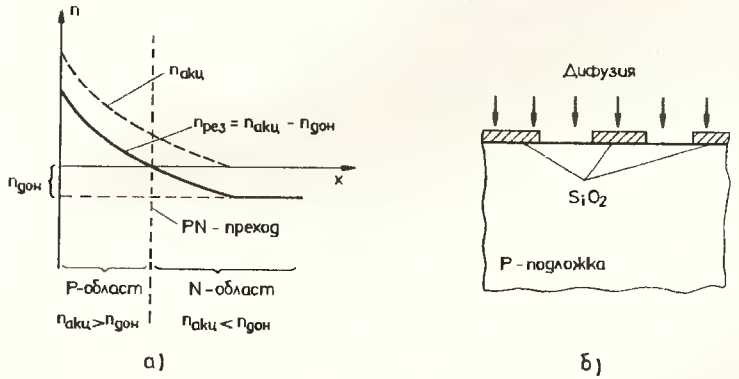
Ако дифузията се проведе не с фосфор, а с бор (т.е. акцептор), проникналите в N слоя акцепторни примеси се срещат с разположените там обемни донорни примеси и се получава взаимна компенсация. Като се вземе под внимание, че концентрацията на дифундираните акцепторни примеси $n_{акц}$ не е равномерна по дълбочина (най-малка е в челната част, а най-голяма откъм повърхността), възможни са следните три случая:

а) В челната част на проникването има $n_{акц} < n_{дон}$ и се получава намаление на резултатната концентрация на донорни примеси ($n_{рез} = n_{дон} - n_{акц}$). При това положение областта ще запази своята N проводимост, но ще стане по-високоомна (на фиг. 5.5*в* областта I).

б) Ако в дадена хоризонтална област има $n_{акц} = n_{дон}$, получава се пълна компенсация на двата вида примеси, т.е. собствен (безпримесен) полупроводник. По същество това е твърде високоомна зона, в която липсват свободни токоносители. На фиг. 5.5*в* това е област II, която за яснота е начертана по-дебела.

в) Ако в дадена област имаме $n_{акц} > n_{дон}$, получава се инверсия, т.е. преобладават акцепторните примеси и областта ще промени проводимостта си от N в P (на фиг. 5.5*в* областта III). Обръщаме внимание, че областите I, II и III не са нищо друго освен PN преход.

Горният пример е представен графично на фиг. 5.6*а*, като по ординатата е нанесена концентрацията на примесите, а по абцисата — дълбочината на проникване на дифузията. С прекъснати линии е означена концентрацията на акцепторните и донорните примеси, а с плътна линия — резултатната концентрация.



Фиг. 5.6

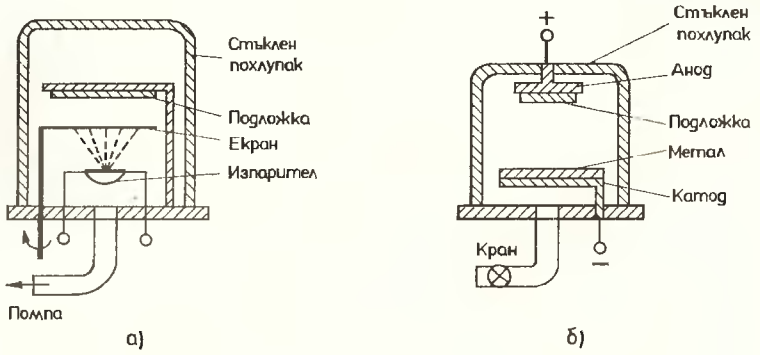
При направата на интегрални схеми много често се използва т.нар. *селективна дифузия*. Тя представлява проникване на дифузант не по цялата повърхност, а само *на определени участъци* от подложката. Един от начините за провеждане на селективна дифузия е показан на фиг. 5.6*б*, където в слоя от SiO предварително са отворени "прозорци". При това положение дифузантът прониква само през тях, а SiO_2 служи като *защитна маска*. Нека добавим, че слоят SiO_2 трябва да бъде достатъчно дебел, за да не се получи проникване на частици през него поради високата температура.

За получаване на селективна дифузия може да се използват не само маски от SiO_2, но и такива от тънко метално фолио, от Si_3N_4 и т.н.

Ецване (травление). Това е химически процес, при който се извършва отнемане (разяждане) на материал от повърхността на даден структура. Практически ецването се извършва чрез потопяване на пластините във воден разтвор на флуороводородна (HF) или азотна (HNO_3) киселина. Дебелината на отнетия слой вещество зависи най-вече от концентрацията на разтвора, от времето на престояване и от температурата.

Ецването се използва за почистване и изглаждане на шлифованата повърхност на пластините, а също така за получаване с точност ± 3 μm на необходимата им дебелина. Чрез ецването се създават отвори (прозорци) в SiO_2, необходими за провеждане на селективна дифузия. Също чрез ецването може да се намалява дебелина на слоеве, площ на PN преходи, размери на съединителни метални ивици и др.

Вакуумно изпарение. Това е един от най-разпространените методи за получаване на тънки слоеве ($0,01 \div 1$ μm) от метал, диелектрик или полупроводник. На фиг. 5.7*а* е показана камера за вакуумно изпарение, в която чрез специална помпа се създава вакуум от порядъка на 10^{-5} mm Hg. Веществото, което ще се изпарява, се загрява до определена температура в специален из-



Фиг. 5.7

парител. Поради големия вакуум парите се разпространяват лъчообразно и срещайки по-студената подложка, кондензират върху нея, като образуват тънък равномерен слой. С помощта на специален завъртащ се екран се регулира началото и краят на процеса, респективно дебелината на покритието. За по-добро сцепление на формирания слой с подложката тя също се загрява до определена температура чрез нагревател, който не е показан на чертежа. Нека добавим още, че ако подложката се покрие с подходяща маска, може да се получи селективно нанасяне, т.е. нанасяне на тънки слоеве само на определени участъци от подложката.

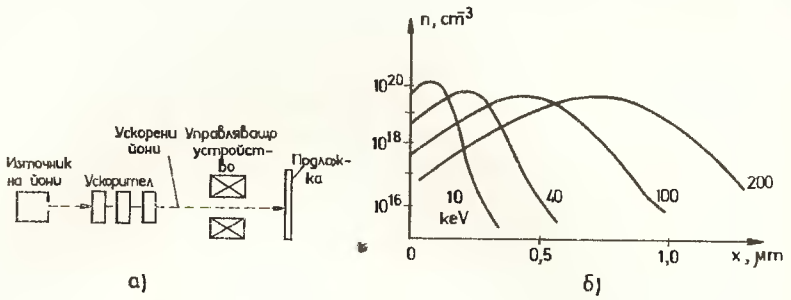
Катодно разпрашване. Това е метод за получаване на тънки метални слоеве. Използва се най-често при метали с висока точка на топене — например волфрам, тантал, молибден, титан и др., които трудно се поддават на вакуумно изпарение. На фиг. 5.7*б* е показана камера за катодно разпрашване. Тук също чрез помпа може да се създаде необходимият вакуум. В камерата има два метални електрода — анод и катод, между които може да се прилага постоянно напрежение от 2 до 6 kV. Металът, който ще се разпрашва, се свързва с катода, а подложката, върху която ще се образува необходимият слой, се закрепва върху анода. Отначало се създава висок вакуум, след което в камерата се вкарва определено количество неутрален газ — например аргон. Тъй като част от газовите молекули са йонизирани от естествени източници (напр. космически лъчи, земна радиоактивност и др.), при включване на напрежението възниква тлеещ разряд. Той се обуславя от положителни газови молекули, които се насочват към катода, и от свободни електрони, които се отправят към анода. Тежките газови молекули избиват от метала атоми, които, насочвайки се към анода, попадат върху подложката и се отлагат върху нея. Ако подложката се покрие с подходяща маска, металното покритие може да се нанесе само на определени участъци. Предимство на катодното разпрашване е, че могат да се формират равномерни слоеве с големи площи, при което не е нужно загряване. Освен това една метална плочка може да се използва дълго време (например няколко месеца), с което се създават технологически удобства.

Йонно внедряване (имплантация). При този процес подобно на дифузията в полупроводниковата пластина могат да се формират P и N слоеве, без да е нужна висока температура. За целта примесното вещество, което ще се внедрява, се загрява в специален източник на йони (фиг. 5.8*а*). С помощта на електромагнитен ускорител йоните на веществото се ускоряват и чрез управляващото устройство се фокусират. Така полученият йонен сноп бомбардира полупроводниковата подложка и йоните навлизат в нея на определена дълбочина, като образуват желания P или N слой. Управляващото устройство (подобно на отклонителната система в кинескопа) може да премества тънкия йонен лъч по предварително зададена програма, с което отпада необходимостта от маска.

Йонната имплантация е прогресивна технология (при направата на ГИС тя измести дифузията), която има следните предимства.

1. Осигурява по-голяма точност не само в хоризонтална посока, но и в дълбочина. Причината за това е, че максималната концентрация на примесите не е на повърхността (както при дифузията), а е на известна дълбочина. При това, както се вижда

от фиг. 5.8*б*, максимумът на концентрацията може да се регулира чрез изменение на енергията (респ. скоростта) на йонния сноп.



Фиг. 5.8

2. Ниската температура, при която се извършва този процес, води до редица предимства както по отношение на примесното вещество, така и по отношение на подложката. Например могат да се използват примеси с малък коефициент на дифузия и покрития с ниска температура на топене.

3. Тъй като йоните имат висока енергия, внедряването може да се извърши и през тънки изолационни слоеве, което позволява да се промени последователността на някои стандартни операции.

4. Технологията е високопроизводителна, тъй като самият процес на внедряване трае около 20 секунди (срещу няколко часа при дифузията).

Понастоящем йонната имплантация е най-разпространеният метод за изработка на ИС със свръхголяма степен на интеграция — например микропроцесори и памети. Благодарение на нея стана възможно получаването на MOS интегрални компоненти с размери около 1 μm.

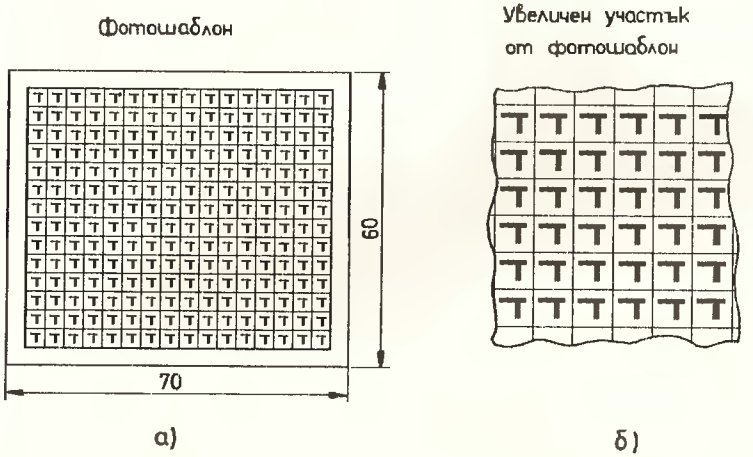
Метализация. Една от последните операции при направата на ИС е метализацията. При нея се формират тънките (0,01–0,1 μm) съединителни ивици между отделните елементи, а така също и контактните площадки. Това става най-често чрез вакуумно изпарение или катодно разпрашване на алуминий. След това с подходящи маски и ецване се отнема ненужният материал.

Фотолитография. Централно място при изработване на интегралните схеми заема методът на фотолитографията. От една страна, той е свързан с равнинно-слоестата структура на интегралните елементи, а от друга — с груповата технология за тяхното получаване.

Основните операции при направата на интегралните схеми са селективна дифузия, селективно ецване и селективна метализация. Виждаме, че и трите операции са селективни, т.е. отнасят

се само за определени участъци от груповата пластина. Практически това се постига чрез използване на *фотошаблони*, които при различните операции се поставят върху груповата пластина, т.е. използват се като маски. Броят на фотошаблоните зависи от сложността на схемата и е най-често от 5 до 8. Трябва да се подчертае, че проектирането на конфигурацията на фотошаблоните (т.нар. топология), а също и тяхната изработка е най-отговорният и най-скъпият етап при производството на интегрални схеми.

Всеки един от фотошаблоните е направен от качествено стъкло с дебелина около 1 mm и е малко по-голям от груповата пластина (например с размер 60 × 70 mm — фиг. 5.9*а*). По своята структура той прилича на негатив за фотоснимка, тъй като притежава



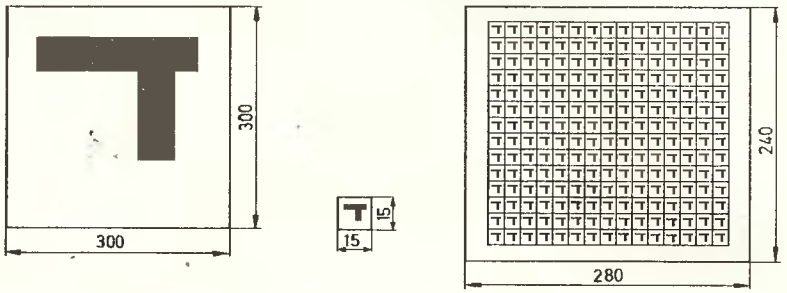
Фиг. 5.9

прозрачни и непрозрачни (черни) участъци, които точно се повтарят при всеки чип. На фиг. 5.9*б* това е показано при една проста фигура, като в действителност фигурите са далеч по-сложни.

Като се вземе под внимание сложността на фотошаблона и фактът, че при отделните операции фотошаблоните се сменят, става ясно, че както при изработката, така и при поставянето им върху груповата пластина е необходима *много голяма точност*. И тъй като най-малките елементи в една интегрална схема имат широчина $1 \div 3$ μm, грешките, които се допускат, не трябва да са по-големи от $0,1 \div 0,3$ μm. (Това е около $^1/_{100}$ от дебелината на човешкия косъм.)

Нека да разгледаме накратко една от възможните технологии за направа на фотошаблони. Отначало върху специална хартия с размери 300 × 300 mm се начертава с туш необходимата фигу-

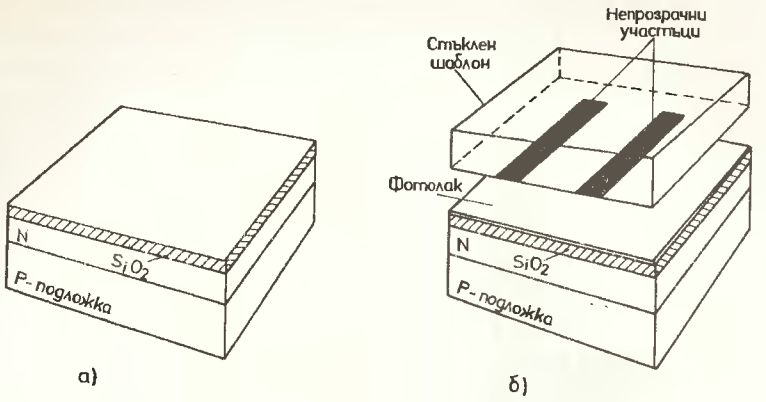
ра, съответстващa на един чип (фиг. 5.10*а*). Тъй като е необходима голяма точност (а и фигурата е далеч по-сложна от показаната), чертаенето се извършва със специално устройство, наречено *координатограф*. След това чертежът се намалява по фотографски начин например 20 пъти и получава размери 15×15 mm (фиг. 5.10*б*). Този малък образ се преснима многократно върху една фоточувствителна фотоплака с помощта на *стъпковоразмножителен апарат*, като подреждането на образите един до друг става с голяма точност. Така получената "мозаична снимка" има размери 240 × 280 mm и съдържа 200–800 еднакви изображения



Фиг. 5.10

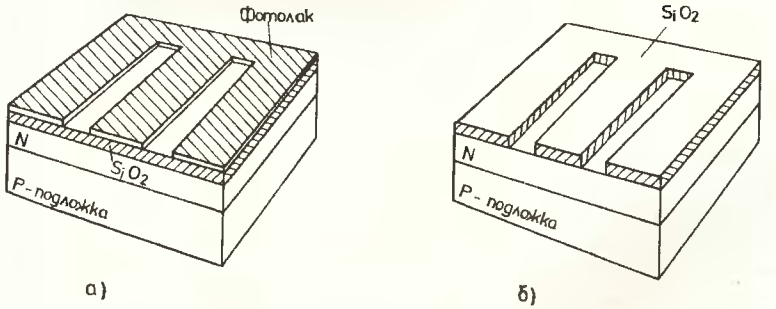
(фиг. 5.10*в*). Тази снимка се копира върху тънка фоточувствителна стъклена плака, след което се намалява 4 пъти и така се получава окончателният фотошаблон с размери 60 × 70 mm (вж. фиг. 5.9*а*).

Освен фотошаблоните друг важен елемент на фотолитографията са *фотолаковете* (*фоторезистите*). Те позволяват местата, облъчени със светлина, да се фиксират и запазят във вид на тънък слой, а необлъчените участъци — да се отстранят с подходящ разтворител. Нека изясним това с един пример. На фиг. 5.11*а* е показана готова обработена пластина, в окисния слой на която трябва да се "отворят" два прозореца. За целта пластината се покрива с тънък слой фотолак и след изсъхването му отгоре се поставя предварително изготвеният фотошаблон (фиг. 5.11*б*). Обръщаме внимание, че непрозрачните участъци на фотошаблона са откъм страната на пластината, с което се подобрява точността на копирането. След осветяването фотошаблонът се отстранява и пластината се потапя в подходящ разтвор. Необлъчените участъци от фотолака се отстраняват, а облъчените остават върху окиса във вид на тънък слой (фиг. 5.12*а*). Ако пластината се потопи в подходящ разтвор (например флуороводородна киселина),



Фиг. 5.11

ще се отнеме слоят SiO_2 само на местата, където липсва фотолак. Така ще се открие епитаксиалният N слой и след премахване на останалия фотолак пластината ще има вида, показан на фиг. 5.12*б*. Така полученият селективен слой SiO_2 изпълнява ролята на маска, като в отворените прозорци може да се формират (например чрез дифузия) различни слоеве, PN преходи и т.н.



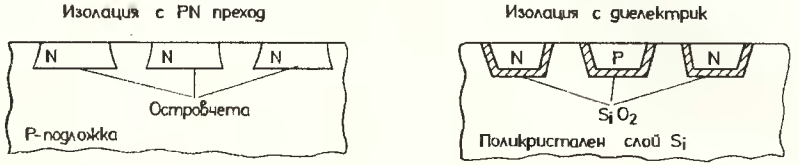
Фиг. 5.12

Ако подобен фотошаблон се постави не върху пластина, а върху метално фолио и след това се извърши ецване с киселини, могат да се получат *метални маски* с подходящи отвори. Те се изработват от волфрам, тантал, молибден и намират широко приложение при направата на различните видове интегрални схеми.

5.3. ИЗОЛАЦИЯ НА ИНТЕГРАЛНИТЕ ЕЛЕМЕНТИ

Всяка интегрална схема се състои от определен брой елементи — транзистори, резистори, диоди и др. Тези елементи трябва да бъдат изолирани един от друг (а също и спрямо общата подложка) и едва в края на изработката се свързват помежду си по подходящ начин. На практика изолацията между елементите се постига главно по два начина.

Първият от тях е по-разпространен и се реализира *чрез PN преход*, поляризиран в обратна посока. (Нарича се още изолиращ преход.) Това е показано на фиг. 5.13*а*, където в P подложката още в началото на изработката се формират (напр. чрез дифузия) N области, наречени *островчета*, в които ще бъдат изработени транзистори, диоди, резистори и др. Страничните стени на тези N-островчета не са вертикални, а закръглени, тъй като



а) б)

Фиг. 5.13

се получават чрез дифузия, чийто фронт напредва не само надолу, но и встрани. Подложката се свързва към онази точка от схемата, която има най-отрицателен (при N подложка — най-положителен) потенциал, с което всички преходи между подложката и N областите *са обратно поляризирани*. Например, ако утечният ток на един обратно поляризиран преход при напрежение 5 V е 10 nA, изолационното му съпротивление е 500 MΩ. Ако цялата интегрална схема съдържа 100 такива прехода, резултатното изолационно съпротивление към подложката е 5 MΩ.

Другият начин за изолация се състои в това, че отделните елементи са разположени в островчета, *изолирани помежду си с диелектрик* — SiO_2, керамика и др. (фиг. 5.13*б*). При такава изолация технологията е по-скъпа (необходими са над 20 допълнителни операции), но се подобряват редица параметри на транзисторите — например гранични честоти, пробивни напрежения, лесна направа на PNP и NPN транзистори и др. Нека добавим, че едно от основните предимства на диелектричната изолация е, че на единица площ паразитният капацитет на SiO_2 е около 10 пъти по-малък от този на обратно поляризирания PN преход, което е много важно за високочестотните и бързодействуващи интегрални схеми.

Освен това при използване на изолация със SiO_2 утечните токове на единица площ са значително по-малки ($5 \div 10$ пъти) от тези с изолиращ PN преход.

5.4. ИНТЕГРАЛНИ БИПОЛЯРНИ ТРАНЗИСТОРИ

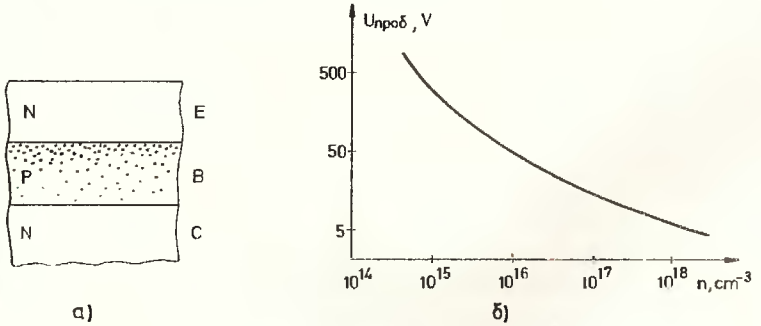
Конструктивни особености на биполярните транзистори. Преди да разгледаме структурата на интегралните транзистори, нека да припомним накратко някои основни положения от теорията на биполярния транзистор, свързани с неговата конструкция.

Доказва се, че за получаване на голям коефициент на усилване по ток β е необходимо следното:

1. Базата на транзистора да бъде възможно по-тънка. (Зависимостта на β от пирочината W е квадратична.)
2. Емитерът да бъде възможно по-нискоомен от базата.
3. Геометрията на транзистора да бъде такава, че да се осигури малка площ на базата с оглед скоростта на повърхностната рекомбинация да е малка.
4. Площта на емитера да е възможно по-голяма, за да бъде той нискоомен.

Освен това, за да има транзисторът по-висока гранична честота, е необходимо следното:

1. Базата на транзистора трябва да е възможно по-тънка, тъй като в този случай токоносителите ще преминават през нея за по-кратко време. Това време се съкращава значително, ако базата по дълбочина се изработи с *неравномерна концентрация на примесите*. Последното е показано на фиг. 5.14*а*, където за яснота базата е начертана дебела. Технологически това се реализира лесно чрез дифузно проникване на акцепторното вещество в базата отгоре надолу. Така в базата се създава *допълнително поле*,



а) б)

Фиг. 5.14

което ускорява инжектираните токоносители (т.нар. дрейф, откъдето идва и названието дрейфови транзистори) и те преминават през базата за по-кратко време.

2. Капацитетът на емитерния преход трябва да е минимален. За целта емитерът трябва да има възможно по-малка площ.

3. Обемното съпротивление на колекторната област трябва да е малко, т.е. колекторът трябва да е нискоомен (да има малка дебелина и голяма площ).

4. Капацитетът на колекторния преход трябва да е минимален. За целта колекторът и базата трябва да са високоомни, а площта им да е малка.

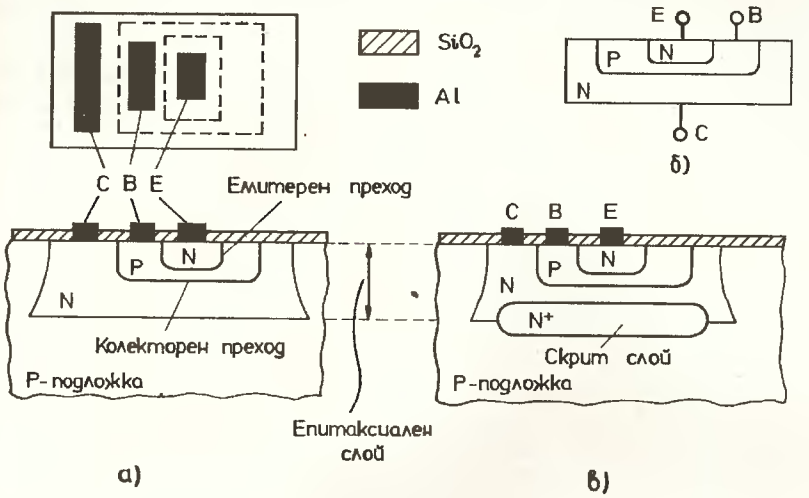
За повишаване на обратното пробивно напрежение на всеки PN преход е необходимо по-високоомната му област да е по-слабо легирана, т.е. да има по-малка концентрация n на примесите, при което специфичното съпротивление ще е по-голямо (фиг. 5.14*б*). И понеже от трите области в транзистора базата е най-високоомна, главно тя определя обратните пробивни напрежения и на двата прехода. Но базата е с неравномерна концентрация на примесите, т.е. по-високоомна е от страната на колектора. Ето защо *обратното пробивно напрежение на колекторния преход е винаги по-високо от това на емитерния*. Тук трябва да се добави, че за получаване на големи пробивни напрежения базата на транзистора трябва да бъде дебела, за да не се получи "слепване" (допиране) между емитера и колектора (вж. част I, т. 5.2).

Както вече читателят е забелязал, една част от споменатите по-горе изисквания са *взаимнопротиворечиви*. Затова при направата на транзистори се правят компромиси с оглед получаване на прибори с оптимални параметри, като при това се вземат под внимание и редица технологични удобства.

Предимства на NPN транзисторите. Централен въпрос при изработването на полупроводниковите интегрални схеми е намаляването на броя на технологичните операции (на които се подлага груповата пластина), които понякога достигат $100 \div 130$. В този смисъл е по-изгодно интегралните схеми да съдържат или само NPN, или само PNP транзистори. На практика се предпочитат NPN транзисторите (те се изработват върху P подложки), като причините за това са главно две.

1. При нанасяне на SiO_2 върху силиций настъпват *сложни повърхностни явления*. В резултат на това на повърхността на силиция (независимо дали е с P или N проводимост) се образуват отрицателни заряди, които практически не влияят върху работата на NPN транзистора. При PNP транзисторите обаче споменатите заряди пораждат нежелани утечки, които намаляват пробивното напрежение на колекторния преход. Както ще бъде изяснено по-нататък, тези повърхностни заряди са основната причина, поради

която MOS транзисторите с P индуциран канал имат по-проста технология от тези с N индуциран канал (вж. т. 5.5).



Фиг. 5.15

2. При NPN транзисторите токоносителите, инжектирани от емитера в базата, са електрони, а при PNP — дупки. И понеже подвижността на електроните е по-голяма от тази на дупките, първите имат по-голям коефициент на дифузия D_B в базата (вж. част I, формули 1.9 и 1.12). И тъй като β и f_α са правопропорционални на D_B, *при равни други условия* NPN *транзисторите имат по-голямо* β *и по-добри честотни свойства*.

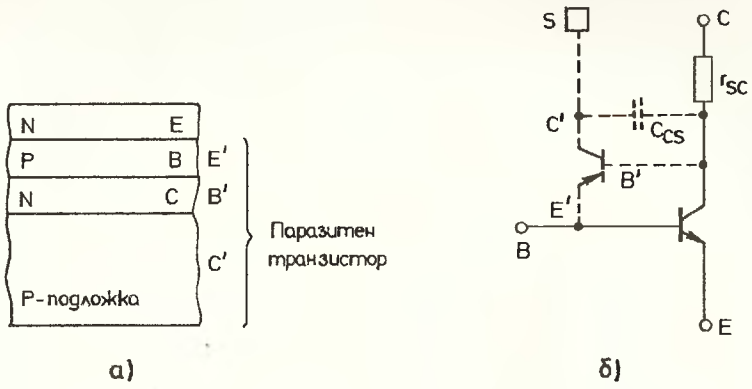
Интегрални NPN транзистори. На фиг. 5.15*а* е показана структурата на маломощен стандартен интегрален транзистор, като с контурни линии са очертани границите на емитера и базата. Този тип транзистори са най-разпространени в съвременните ИС и се наричат още вертикални, тъй като токът през тях протича вертикално на повърхността на кристала. От фигурата се вижда, че и трите области (емитер, база, колектор) са оформени във вид на тънки пластове в епитаксиалния слой. Размерите на тези три области и концентрацията на примеси в тях (т.е. специфичното им съпротивление) са особено важни, тъй като от тях зависят параметрите на транзисторите. Освен това PN преходите на повърхността са покрити със SiO_2, което подобрява тяхното качество и стабилност. (При липса на такова покритие качеството на преходите се влошава поради редица повърхностни явления, като рекомбинация, утечки и др.)

ЛИЧНА БИБЛИОТЕКА

Погледнат отгоре, интегралният транзистор представлява три малки метални площадки. (Обръщаме внимание, че съответните полупроводникови области непосредствено под металните площадки чрез допълнителни технологични операции се легират силно, но това не е показано на фиг. 5.15*а*, за да не се усложнява чертежът.) Дебелината на базата е 0,8–1 μm, а дебелината на целия транзистор е около 10–15 μm. По форма той представлява правоъгълник с размери $0,17 \times 0,11$ mm, като площта му е около $0,02$ mm^2, т.е. в 1 mm^2 могат да се разположат около 40–50 транзистора.

Интегралният маломощен транзистор се различава от дискретния по някои особености. Както е известно, колекторният извод на дискретния транзистор е разположен от другия край на кристала (фиг. 5.15*б*). В резултат на това, въпреки че областта на колектора е сравнително високоомна, обемното колекторно съпротивление е малко — напр. 5–50 Ω. (Напомняме, че колкото обемното съпротивление на колектора е по-малко, толкова честотните свойства на всеки транзистор са по-добри.) При интегралния транзистор колекторният извод е разположен на повърхността на кристала и токът протича през относително дълъг високоомен участък. В резултат на това обемното съпротивление на колекторната област е значително (50 ÷ 200 Ω). Това води както до влошаване на честотните свойства на транзистора, така и до силна зависимост на коефициента β от колекторния ток (вж. част I, фиг. 11.7*б*). Този недостатък на интегралния транзистор се отстранява чрез изработване на т.нар. *скрит* N$^+$ *слой*. (Напомняме, че N$^+$ и P$^+$ означава голяма концентрация на примесите, вследствие на която полупроводникът придобива свойствата почти на метал, а N$^-$ и P$^-$ означава малка концентрация на примесите, т.е. високоомен полупроводник.) Скритият слой е нискоомен и се оформя между подложката и колектора (фиг. 5.15*в*). По такъв начин транзисторът има добри честотни свойства и значително пробивно напрежение.

Друга особеност на интегралния транзистор е тази, че той има четирислойна структура (фиг. 5.16*а*), като подложката, колекторът и базата образуват т.нар. *паразитен транзистор* със структура PNP. При това, като се вземе под внимание паразитният капацитет C_{CS} между колектора и подложката (нещо, което при дискретния транзистор липсва), еквивалентната схема на интегралния транзистор ще има вида, показан на фиг. 5.16*б*. Паразитният транзистор е начертан с прекъсната линия и той може да породи нежелателни утечки към подложката S. (На английски подложката се нарича substrate.) При линейните интегрални схеми паразитният транзистор е запушен, тъй като колекторът на основния транзистор има по-висок потенциал от базата. При



Фиг. 5.16

цифровите схеми паразитният транзистор може да се отпуши, ако основният транзистор се насити, при което част от базовият ток на основния транзистор ще се отклони към подложката. Против това вредно влияние се вземат специални мерки (например колекторната N област, която се явява база на паразитния транзистор, се изработва не толкова тънка и при това се легира със злато), в резултат на което коефициентът α на паразитния транзистор има стойност под 0,1, т.е. токът, който се отклонява към подложката, е малък. Паразитният капацитет C_{CS} е свързан в изхода на основния транзистор и за неговото намаляване също се вземат специални технологически мерки.

Многоемитерни NPN транзистори. Това са маломощни интегрални транзистори, които нямат аналог в дискретната схемотехника. Тяхната най-важна особеност е, че коефициентите на усилване са нищожно малки $\alpha \approx \beta \approx 0,01$. Технологически това се постига, като площта на колектора е равна на площта на емитера (инверсен транзистор) и освен това базата не е толкова тънка.

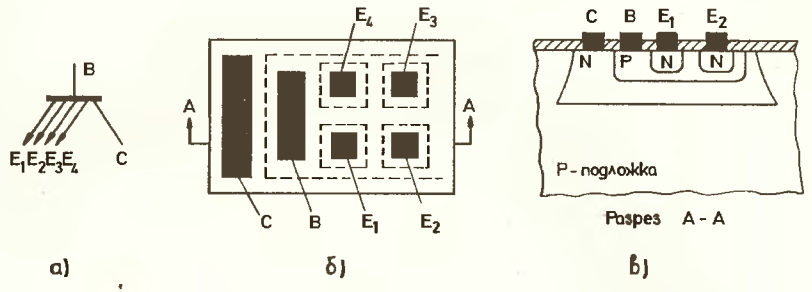
Многоемитерните транзистори (подробности вж. в т. 7.8.1) притежават най-често от 2 до 8 емитера (фиг. 5.17*а*) и намират широко приложение в цифровите ИС от тип ТТЛ. На фиг. 5.17*б* е показан четириемитерен транзистор (поглед отгоре), а на фиг. 5.17*в* е даден напречният му разрез.

Многоемитерният транзистор има един-единствен коефициент на усилване по ток β. При него са в сила зависимостите

$$I_C = \beta I_B\,, \qquad \sum I_E = I_B + I_C\,. \tag{5.1}$$

Той може да се разглежда, че е съставен от няколко еднакви транзистора, чиито бази и колектори са свързани заедно.

Многоколекторни транзистори. Това са маломощни интегрални транзистори, които също нямат аналог в дискретната схемотехника, като коефициентите им на усилване са нормални. Употребата им в $И^2Л$ (вж. т. 7.6.3) води напоследък до редица предимства в големите и свръхголемите биполярни ИС.

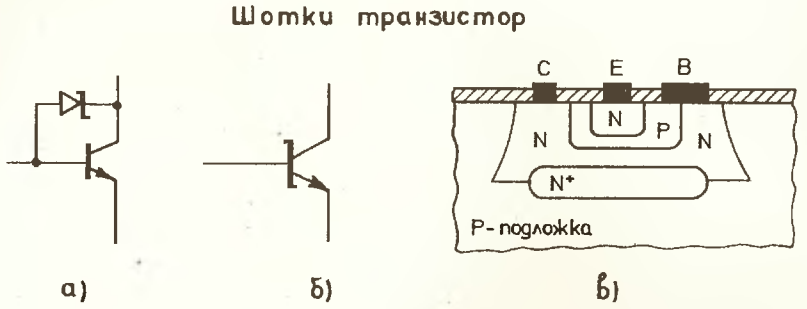


Фиг. 5.17

Шотки транзистори. Още през 1939 г. физикът Шотки (W. Schottky), изследвайки свойствата на системата метал—полупроводник, прави едно фундаментално откритие, без да подозира, че името му ще влезе в историята на транзисторите и интегралните схеми. В ч. I от книгата беше изяснено, че при диодите на Шотки PN преходът се образува между метал и N полупроводник. При това положение токоносителите, които преминават от N полупроводника в метала, са електрони. Следователно тук *липсва както инжекция, така и разсейване* на неосновни токоносители. В резултат на това тези диоди са особено *бързодействуващи*, като времето за превключването им е около 0,1 ns (срещу 5–10 ns при обикновените диоди). Друга тяхна особеност е, че ток в права посока започва да тече при напрежение около 0,3 V, а при 0,4 V те са вече напълно отпушени (вж. част I, т. 3.18). Освен това характеристиката им в права посока е по-стръмна, отколкото при обикновените маломощни силициеви диоди. В технологично отношение те имат проста конструкция и се изработват лесно заедно с останалите интегрални елементи.

Ако към колекторния преход на обикновен транзистор се свърже диод на Шотки, получава се *Шотки транзистор*. Неговото основно предимство е повишеното бързодействие, като времето на превключването се намалява до 1–3 ns (срещу 10–20 ns при стандартните транзистори).

На фиг. 5.18*а* е показано външно свързан диод на Шотки, а на фиг. 5.18*б* е дадено означението на Шотки транзистора в интегрално изпълнение. (Тук и нататък интегралните транзистори — за разлика от дискретните — ще означаваме без кръгче.) Направата на диод при Шотки транзистора се постига, като базовият контакт се изработва по-широк с цел да застъпи част от колекторната област (фиг. 5.18*в*). Диодът се образува между разширената част на алуминиевия контакт и N полупроводника. В някои случаи за подобряване на параметрите на диода между алуминия и полупроводника се наслагва тънък слой злато.



Фиг. 5.18

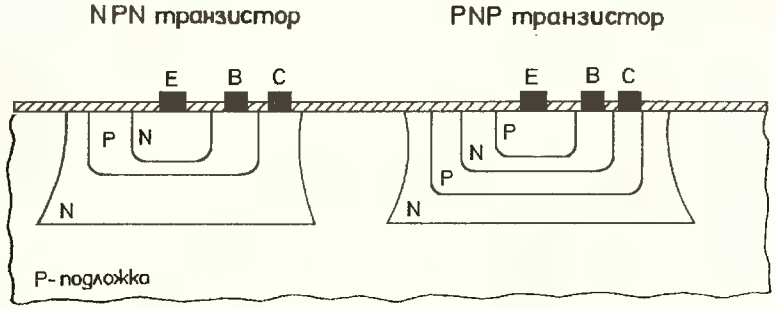
В нормален усилвателен режим диодът на Шотки е запушен и не оказва влияние върху работата на транзистора. В импулсен режим на входа на транзистора се подават краткотрайни положителни импулси с големина $3 \div 5$ V с цел да се получи максимално отпушване. Ако такъв диод липсва, степента на насищане на базата с неосновни токоносители е голяма и *за разсейването им е необходимо значително време*, т.е. не може да се достигне голямо бързодействие. Когато между базата и колектора е включен диод на Шотки, при наличие на положителни входни импулси последният се отпушва и част от входния ток се отклонява през диода към колектора. Така степента на насищане на базата е по-малка и значително се намалява времето за разсейване на неосновните токоносители, респ. времето за превключване на транзистора. Шотки транзисторите намират приложение в цифровите ТТЛ интегрални схеми с повишено бързодействие.

Супербета NPN транзистори. В някои операционни усилватели с голямо входно съпротивление се използват биполярни NPN транзистори с коефициент на усилване по ток $\beta = 1000$–5000 (т.нар. супербета транзистори). Това се постига чрез специални технологии (напр. йонно внедряване), при което базата се изработва с дебелина 0,1–0,2 μm. Тези транзистори обаче имат неголямо колекторно напрежение ($U_{CE\,\max} = 2 \div 4$ V), над което настъпва "слепване" на базата. Поради тази причина те се използват главно като първи транзистори в сложни емитерни повторители (вж. напр. фиг. 6.34*б*).

Биполярни PNP транзистори. Както вече се спомена, в интегралните схеми тези транзистори се използват по-рядко. Обаче едновременното използване на PNP и NPN транзистори води до значително опростяване на схемите с директна връзка. Затова, въпреки че представляват малък процент от общия брой, PNP транзисторите изпълняват важни функции в интегралните схеми.

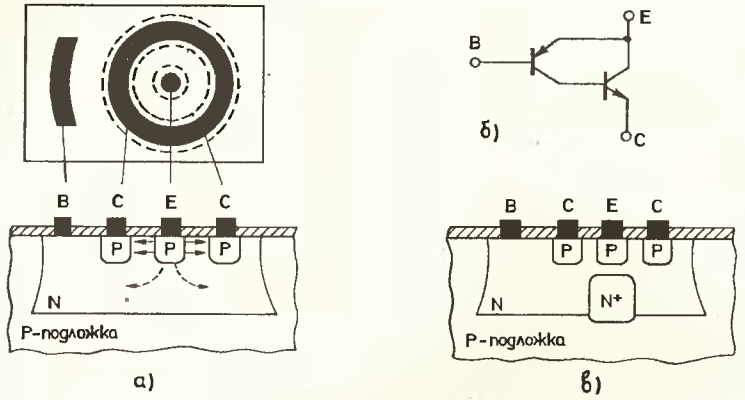
В конструктивно отношение PNP транзисторите биват вертикални и хоризонтални (латерални, странични).

Конструкцията на *вертикалните* PNP транзистори е подобна на тази на NPN транзисторите, т.е. токът протича перпендикулярно на повърхността на подложката. Както се вижда от фиг. 5.19, разликата е само тази, че PNP транзисторът има не четири, а петслойна структура. При тази технология базовите области на двата типа транзистори се изработват с еднакви концентрации и размери с оглед получаването на близки параметри. В разглежданията случай (фиг. 5.19) изолацията се постига чрез изолиращ PN преход. Съществува обаче технология за направа на комплементарни интегрални транзистори, при която изолацията между тях е диелектрик.



Фиг. 5.19

Хоризонталните PNP транзистори имат по-проста технология и намират широко приложение в аналоговите интегрални схеми. Тяхната конструкция е показана на фиг. 5.20*а*, като отделните области имат кръгова геометрия. Както се вижда от фигурата, тук дупките, инжектирани от вертикалните стени на емитера, се движат хоризонтално на повърхността на кристала (оттук и името на този тип транзистори). Именно тези дупки обуславят колекторния ток на транзистора и техният път е посочен с плътни стрелки. Друга част от дупките, инжектирани от основата на емитера, рекомбинират във вътрешността на базата, *без да достигат колектора* и техният път е означен с прекъснати стрелки. В резултат на това транзисторите с такава конструкция *имат малък коефициент на усилване* ($\beta = 1 \div 5$) и изпълняват главно фазоинверсни функции. Подобно свързване е показано на фиг. 5.20*б*, като PNP транзисторът има $\beta \approx 1$ и служи да "размени" местата на емитера и колектора на NPN транзистора (вж. подробности в т. 3.6).

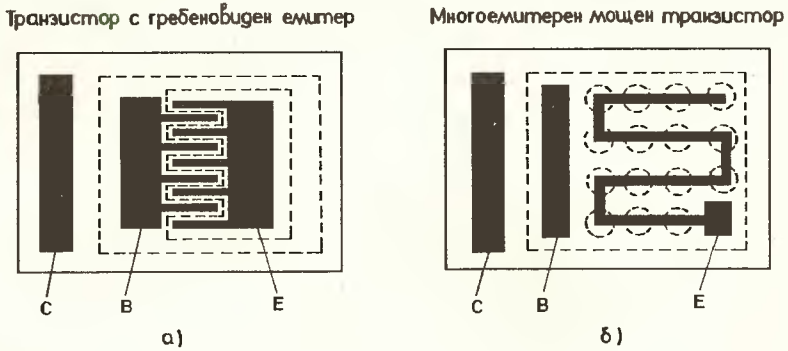


Фиг. 5.20

Когато хоризонталният PNP транзистор трябва да има по-голям коефициент на усилване, това се постига с различни технологически средства. Например едно от тях е формирането на N^+ скрит слой под емитера (фиг. 5.20*в*), с което се намалява до минимум инжекцията на дупки от основата на емитера.

Мощни биполярни транзистори. При средномощните и мощните интегрални транзистори през малки площи трябва да протичат значителни токове, т.е. плътността на тока трябва да е голяма. Но при голяма плътност на тока възниква т.нар. *периферен ефект.* Той се състои в това, че плътността на тока е неравномерна и е най-голяма в периферията на емитера и по-точно в тази му част, която се намира към базата. Следователно *емитерът на мощните транзистори трябва да има голям периметър, а едновременно с това да заема малка площ.* Това се постига, като емитерът (а също и металзираните контактни площадки на базата и емитера) се изработват с *гребеновидна форма.* Тя е показана на фиг. 5.21*а*, където е даден поглед отгоре на мощен интегрален транзистор.

Друг вариант на средномощни и мощни транзистори е *многоемитерният транзистор.* Както е показано на фиг. 5.21*б*, в този случай емитерът се състои от голям брой (от 10 до 200) отделни емитери, свързани помежду си с металзирана ивица. (Този транзистор не трябва да се смесва с маломощния многоемитерен

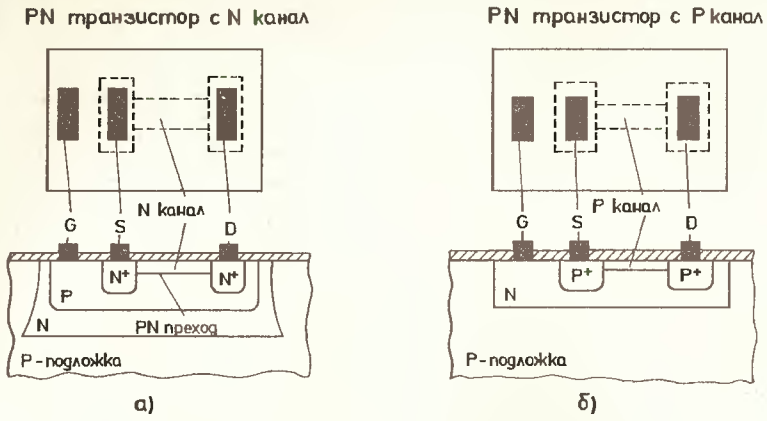


Фиг. 5.21

транзистор от фиг. 5.17, където всеки емитер има отделен извод.) При такава структура (тя се използва и при някои мощни дискретни транзистори) се постига много *голям периметър при малка площ*, което осигурява значителни токове (напр. $1 \div 5$ A) и високи гранични честоти (напр. $100 \div 500$ MHz). Нека отбележим, че мощните интегрални транзистори са главно от типа NPN, тъй като имат по-проста технология. Когато е нужна направата на мощен PNP транзистор, това се постига чрез свързването на фиг. 5.20*б*.

5.5. ИНТЕГРАЛНИ ПОЛЕВИ ТРАНЗИСТОРИ

Полеви транзистори с PN преход (PN транзистори). Този вид полеви транзистори често се използват в аналоговите ИС. С тяхна помощ се реализират напр. операционни усилватели с голямо входно съпротивление и малък шум, токови генератори, стабилизиращи вериги и т.н. На фиг. 5.22*а* е показана структурата на PN транзистор със собствен N канал. (Такива се използват особено често, тъй като по отношение полярността на захранването са съвместими с биполярните NPN транзистори.) От фигурата се вижда, че N каналът свързва сорса S и дрейна D. Областта P е свързана с гейта G, като между нея и N канала се явява управляващият преход. Каналът е значително по-високоомен от P областта, поради което обедняната зона на управляващия PN преход е разположена почти изцяло в канала (вж. част I, фиг. 13.3). При подаване на отрицателно напрежение на гейта (спрямо сорса) обедняната област заема една част от канала, с което се изменя неговото сечение, а това води до съответни изменения на дрейновия ток. Изолацията на целия транзистор се постига чрез островчето N (фиг. 5.22*а*), като PN преходът между него и подложката се поляризира в обратна посока.



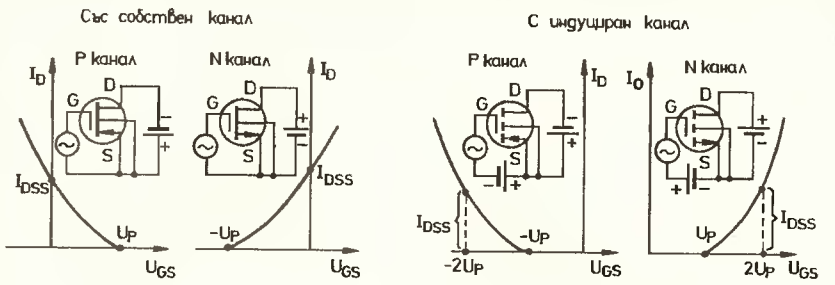
Фиг. 5.22

На фиг. 5.22*б* е показана структура на PN транзистор с P канал. Той е изработен върху P подложка. Неговата технология е по-проста, тъй като липсва изолиращ остров.

Общи сведения за интегралните MOS транзистори. Съвременните цифрови интегрални схеми с голяма степен на интеграция се изграждат изключително с MOS транзистори. Тяхното основно предимство е малката им площ (около $0,0007$ mm^2), вследствие на което в 1 mm^2 от кристала могат да се разположат около 1000 транзистора. Второто им предимство е по-простата технология (броят на операциите е около 3 пъти по-малък от тези при биполярните транзистори). Трето предимство на MOS транзисторите е, че свързани като двуполюсници, те изпълняват ролята на резистори. (При една и съща стойност MOS резисторът заема 30–50 пъти по-малка площ от обикновения интегрален резистор.) Като четвърто предимство може да се посочи голямото им входно съпротивление, което води до намаляване на консумацията. Пето предимство е наличието на четири вида MOS транзистори (фиг. 5.23), което създава условия за допълнително схемно богатство.

Основен недостатък на MOS транзисторите е, че засега те имат по-малко бързодействие в сравнение с биполярните. Това се обуславя главно от междуелектродните капацитети на прибора (те имат големина 1–5 pF) и от неголямата му стръмност — напр. $S = 0,5 \div 3$ mA/V. Доказва се, че граничната честота на MOS транзисторите (когато в изхода им като товар е включен аналогичен MOS транзистор) е равна на

$$f_{\text{т}} = \frac{S}{2\pi C_G} = \frac{\bar{\mu}|U_G - U_p|}{2\pi L^2}, \qquad (5.2)$$



Фиг. 5.23

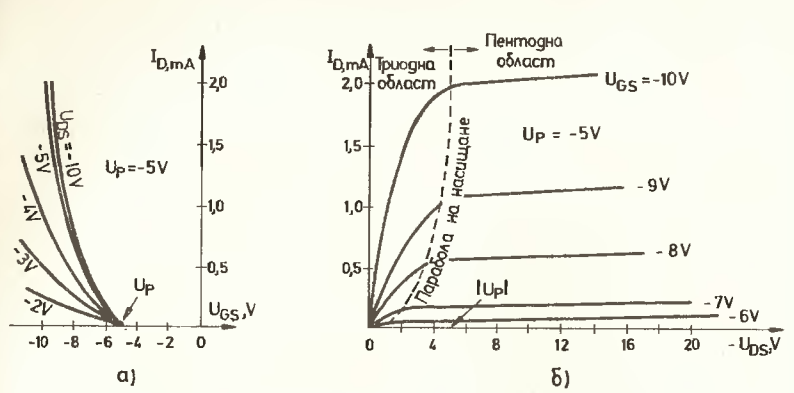
където C_G е капацитетът между гейта и канала;
$\bar{\mu}$ — ефективната подвижност на токоносителите в канала;
U_G — напрежението на гейта, взето със своя знак;
U_p — праговото напрежение;
L — дължината на канала.

От формула (5.2) следва, че за получаване на висока гранична честота е необходимо: а) токоносителите да имат по-голяма подвижност; б) работната точка на транзистора да се избира така, че $|U_G - U_p|$ да е по-голямо, което означава да се работи с по-големи колекторни токове; в) каналът между дрейна и сорса да има по-малка дължина.

Друга особеност на MOS транзисторите е, че те имат голямо усилване само ако работят в *пентоден режим*, тъй като само в този случай стръмността им е голяма. А това изискване, както ще се убедим след малко, води до необходимостта от по-високи захранващи напрежения.

Най-простото условие за работа в пентоден режим е напрежението дрейн—сорс по абсолютна стойност *да е по-малко от праговото напрежение* на транзистора. На фиг. 5.24*а* са показани гейтовите характеристики на един конкретен MOS транзистор, чието прагово напрежение е $U_p = -5$ V. Вижда се, че ако $|U_{DS}| < |U_p|$, стръмността S на тези характеристики силно намалява. При напрежения между дрейна и сорса, по абсолютна стойност по-големи от 5 V, стръмността практически не нараства.

От фиг. 5.24*б* се вижда, че триодната област (в която не е желателно да се работи), заема толкова по-голяма част от полето на изходните характеристики, колкото е по-голямо по абсолютна стойност праговото напрежение на полевия транзистор. Следователно транзисторите с по-малко прагово напрежение имат по-тясна триодна област.



Фиг. 5.24

От всичко това става ясно, че транзисторите с по-голямо по абсолютна стойност прагово напрежение са по-неудобни за работа, понеже трябва да се захранват с по-високи напрежения. Например, ако $U_p = -5$ V, захранващото напрежение трябва да е поне $E_D = -15$ V, а ако $U_p = -1$ V, захранващото напрежение може да бъде $E_D = -5$ V. Нека напомним, че захранването на MOS ИС с по-ниски напрежения е по-изгодно както от гледна точка на разсейваната мощност, така и по отношение на съвместимостта им с биполярните ИС. Освен това при захранване с по-ниски напрежения намалява вероятността от пробиви, т.е. увеличава се надеждността.

За праговото напрежение на MOS транзистора се извежда следният израз:

$$U_p = \varphi_{GB} + 2\varphi_B + \frac{Q_B}{C_0} + \frac{Q_{SS}}{C_0}. \qquad (5.3)$$

Величината φ_{GB} е контактната потенциална разлика между гейта и подложката. Нейната големина и знак зависят от материала на гейта (алуминий, волфрам, поликристален силиций и др.) и концентрацията n_A (или $n_Д$) на акцепторните (или донорните) примеси още при изготвяне на подложката. Например при алуминиев гейт и N подложка с концентрация на примесите $n_Д = 10^{15}$ cm^{-3} се получава $\varphi_{GB} = -0,3$ V, а при волфрамов гейт и същата подложка се получава $\varphi_{GB} = +0,25$ V.

Величината φ_B е граничният потенциал между канала и диелектрика. Тя е аналогична на потенциалната разлика φ_0 в PN прехода (вж. част I, т. 2.1). Големината ѝ зависи от концентрацията на примесите, като най-често $\varphi_B = 0,3 \div 0,7$ V. При P подложка φ е положително, а при N подложка — отрицателно.

Величината C_0 е капацитетът на кондензатора гейт-диелектрик-канал. Зависи от площта на гейта, от дебелината на изолационния слой и от относителната му диелектрична проницаемост. Този капацитет е винаги положително число.

Величината Q_B е неподвижният обемен заряд в подложката и зависи от концентрацията на примесите. При по-високоомна подложка Q_B е по-малко и обратно. При P подложка е положителна величина, а при N — отрицателна.

За да се обясни величината Q_{SS}, трябва да се каже, че в изолационния слой SiO_2 винаги съществуват фиксирани положителни заряди, появили се по време на изработката му. Тези заряди пораждат на повърхността на полупроводника (независимо дали е P или N тип) съответни *отрицателни* неподвижни заряди с обемна плътност — Q_{SS}. Тази величина е толкова по-голяма, колкото слоят слоят SiO_2 е по-дебел.

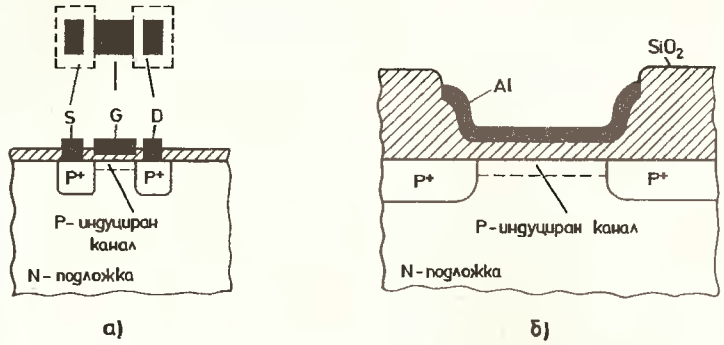
От всичко казано дотук следва, че големината на праговото напрежение се определя от голям брой фактори и е централен въпрос в технологията на MOS транзисторите. В следващата таблица са дадени знаците на отделните величини при двата основни вида MOS транзистори с индуциран канал. Тези знаци трябва да се имат предвид при използване на формула (5.3).

Подложка	Канал	Знаци на величините				
		φ_{GB}	φ_B	Q_B	Q_{SS}	U_p
N	P	$\pm$	$-$	$-$	$-$	$-$
P	N	$\pm$	$+$	$+$	$-$	$+$

MOS транзистори с P индуциран канал. Първите цифрови ИС с голяма степен на интеграция се изграждаха с MOS транзистори с P индуциран канал. Това се дължеше на факта, че от всичките 4 вида MOS транзистори те *имат най-проста технология* и освен това при липса на входен сигнал те са запушени.

На фиг. 5.25*а* е показана структурата на един интегрален MOS транзистор с P индуциран канал, изработван по обикновена технология. (В литературата се наричат още MOS транзистори с алуминиев гейт.) Тук подложката има N проводимост и в нейната повърхност (без да е нужно островче) се оформят двете силно легирани области на сорса и дрейна. От технологична гледна точка дрейнът и сорсът са напълно еднакви, като сорс е този електрод, от който токоносителите започват да се движат навътре в транзистора. Гейтът представлява алуминиев слой с дебелина около 0,07 μm, нанесен над SiO_2. Каналът не се формира технологически, а възниква (индуцира се) в повърхностния слой на N

подложката само когато на гейта се подаде отрицателно напрежение, по-голямо по абсолютна стойност от праговото. Дебелината на индуцирания канал е 0,04–0,05 μm.



Фиг. 5.25

Изолацията на целия интегрален MOS транзистор се постига (фиг. 5.15*а*), като подложката се съединява с най-положителната точка на схемата. При направата се използва N полупроводник със специфично съпротивление $\rho = 5$–$10\ \Omega$cm. Дебелината на SiO_2 под гейта е $h = 0,10$–$0,15\ \mu$m, а каналът има дължина $L = 6 \div 7\ \mu$m. Обратното пробивно напрежение между P^+ областите и подложката е около 30 V.

Разгледаният MOS транзистор с P индуциран канал има сравнително проста технология, обаче бързодействието му е около 20–50 пъти по-малко от това на биполярните транзистори. (Времето на превключване на българските ИС от серията УНИМОС е около 2 μs.) Основната причина за това е, че при изготвянето на гейта (това е най-критичната операция), обикновената технология не може да осигури голяма точност, поради което той застъпва малка част от P^+ областите на сорса и дрейна (фиг. 5.25*б*). Това увеличава капацитетите на отделните електроди и влошава честотните свойства на транзистора. Освен това без усложняване на технологията големината на праговото напрежение на този транзистор трудно може да се намали под 4–5 V. Това е така, понеже при него и четирите събираеми във формула (5.3) са отрицателни. Следователно намаляването на големината на U_p е възможно само чрез намаляване на абсолютните стойности на тези събираеми. Това може да стане напр. чрез намаляване на дебелината на окисния слой под гейта (това води до намаляване на пробивното напрежение) или чрез използване на по-високоомна подложка (това увеличава съпротивлението на отпушения транзистор). В последно време, като се използват подложки с подходяща ориен-

тация на кристалната решетка, по тази технология са изработени транзистори с прагово напрежение $U_p = -3$ V. Едновременно с това обаче бързодействието им е по-малко.

Направата на така разгледания MOS транзистор е свързано с наличието на паразитни MOS транзистори. Те се явяват между метализираните съединителни ивици и тази част на подложката, където не са формирани транзистори. Но тъй като на тези места слоят SiO_2 е многократно по-дебел, то и величината Q_{SS} е много по-голяма (вж. по-горе). Това значи, че праговите напрежения на паразитните транзистори по абсолютна стойност са големи (напр. $10 \div 12$ V). Следователно тези транзистори са запушени и не оказват влияние.

Друг недостатък на транзисторите, произвеждани по обикновена технология, е нестабилността на параметрите им *във времето*, включително и на праговото напрежение. Най-честата причина за това са замърсявания по време на производството, при които в окисния слой под гейта попадат алкални йони.

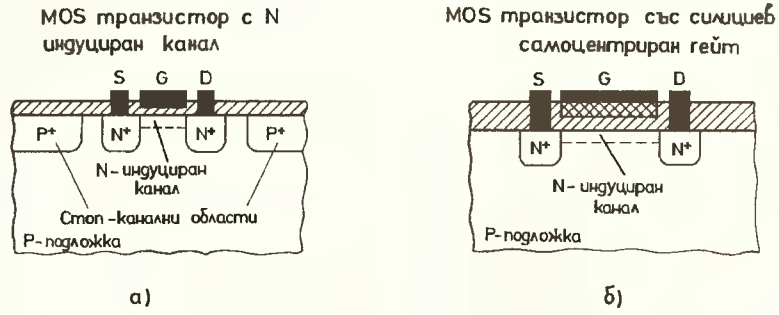
MOS транзистори с N индуциран канал. Технологията на тези транзистори е малко по-сложна и именно затова те бяха внедрени в практиката по-късно. При първите разработки на MOS транзистори с N индуциран канал била използвана P подложка и същата технология. Обаче резултатите били озадачаващи, тъй като се оказало, че праговото им напрежение се получава не положително, а отрицателно, т.е. при нулево напрежение на гейта те били отпушени. (Вместо четвъртия транзистор от фиг. 5.23 се получавал вторият.) По-късно това явление било обяснено по следния начин. При алуминиев гейт и P подложка контактната потенциална разлика във формула (5.3) има стойност $\varphi_{GB} = -0,9$ V. Когато слоят SiO_2 е по-дебел, величината Q_{SS} (която е винаги отрицателна) има по-голяма стойност, т.е. преобладаващо значение имат величините φ_{GB} и Q_{SS} и праговото напрежение е отрицателно.

При направата на подобни транзистори влиянието на паразитните транзистори не може да се пренебрегва. Причината за това са относително дебелите защитни слоеве SiO_2, които правят величината Q_{SS} да има големи стойности. При това положение праговите напрежение на паразитните транзистори могат да станат отрицателни т.е. при нулево напрежение на гейтовете им те да са отпушени и да шунтират нормалните транзистори.

Затова основен проблем при изработването на MOS транзистори с N индуциран канал е намаляване на абсолютните стойности на величините Q_{SS} и φ_{GB} и увеличаване големината на второто и третото събираемо в израза (5.3).

Намаляването на плътността Q_{SS} на фиксираните заряди става чрез избор на подложка с подходяща кристална ориентация и с намаляване на дебелината на окисния слой под гейта до $h = 0,08$ μm.

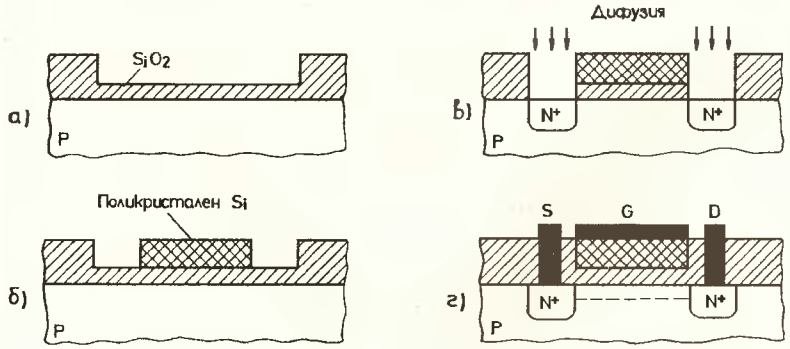
За премахване на влиянието на паразитните транзистори под областите с дебел окисен слой се формират т. нар. *стоп-канални области*, които представляват P^+ слоеве (фиг.5.26*а*). Това води



Фиг. 5.26

до силно увеличаване на плътността Q_B на обемния заряд. В тези области величината Q_B има положителен знак и относително голяма стойност, при което праговото напрежение на паразитните транзистори е голямо (напр. $U_p = 8 - 10$ V, т.е. по време на работа те са запушени.

MOS транзистори със силициев самоцентриран (самосъвместен) гейт. Това е една съвременна технология, която осигурява твърде точно разполагане на гейта над канала. Самият гейт се състои от *проводим* поликристален силиций, върху който е нанесен алуминиев слой (фиг. 5.26*б*).



Фиг. 5.27

При изработване на този транзистор първо се формира тънкият окисен слой (фиг. 5.27*а*). След това се нанася поликристалният силиций (фиг. 5.27*б*). По-нататък в SiO_2 се откриват про-

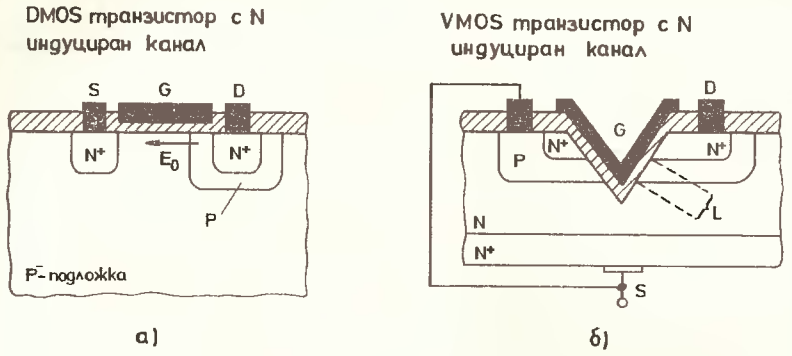
зорци и чрез дифузия се оформят областите на дрейна и сорса (фиг. 5.27*в*). Съществен момент в тази технология е, че по време на споменатата дифузия поликристалният силиций служи като маска (алуминият не може да издържи на високата температура по време на дифузията), при което гейтът наистина се самоцентрира над канала (фиг. 5.27*г*). Така почти напълно се избягва нежеланото припокриване на сорса и дрейна от гейта, с което значително се намаляват междуелектродните капацитети и се създава реална възможност за намаляване дължината на канала до 1–2 μm. (Обръщаме внимание, че във формула (5.2) L участвува на втора степен.) Това от своя страна увеличава бързодействието на транзистора (напр. $f_т = 1000$ MHz), намалява консумацията на енергия и създава условия за повишаване степента на интеграция. Освен това, когато гейтът е от поликристален силиций, съществуват по-големи възможности да се произвеждат транзистори с предварително зададени прагови напрежения. Това става, като се изменя концентрацията на примесите в поликристалния гейт, при което величината φ_{GB} (вж. формула (5.3)) може да се изменя в границите от $-1,1$ V до $+1,2$ V. По такъв начин чрез тази технология се получават MOS транзистори с N индуциран канал с прагови напрежения $U_p = 0,5$–1 V. Това от своя страна води до използване на относително ниски захранващи напрежения ($E_D = 1,2 \div 5$ V) и добра съвместимост с биполярните ИС.

По тази технология може да се произвеждат MOS транзистори с N индуциран и P индуциран канал. Поради по-голямата подвижност на електроните спрямо дупките транзисторите с N канал имат по-добри честотни свойства (вж. формула 5.2).

Поради добрите си параметри MOS транзисторите с поликристален гейт са основен градивен елемент в съвременните ИС с голяма и свръхголяма степен на интеграция (например микропроцесори, памети и др.).

Двойно дифузни MOS транзистори (DMOS). При тази технология се намалява времето, за което токоносителите преминават от сорса до дрейна. По такъв начин се увеличава бързодействието на ИС, като времето на превключване може да се намали под 1 ns. За целта се използва високоомна P подложка (означава се с P^-). На мястото, където ще бъде дрейнът, предварително се формира относително по-високолегирана P област (фиг. 5.28*а*) и след това се оформят N^+ областите на сорса и дрейна. Наименованието на този транзистор е дошло оттам, че P областта и дрейнът се формират чрез две последователни дифузии през един прозорец.

Тъй като концентрацията на положителните примесни йони в P областта е по-голяма, отколкото в подложката, между тях възниква вътрешно електрическо поле с напрегнатост E_0, чиято посока в повърхностния слой е означена на фиг. 5.28*а* със стрелка. (Аналогичен е случаят с дрейфовите биполярни транзистори — вж. част I, фиг. 4.2*в*.) Това поле ускорява движението на токоносителите в канала (при разглеждания MOS транзистор с N индуциран



Фиг. 5.28

канал те са електрони и се движат срещу полето), т.е. те се придвижват от сорса до дрейна за по-кратко време. Ефектът от това е, като че ли каналът има дължина $L = 0,5$–2 μm и именно това е причината тези транзистори да имат гранична честота $f_т = 5$–10 GHz. Друга особеност на DMOS транзисторите, че те могат да се изработват с пробивно напрежение дрейн-канал до 300 V, което е особено важно при дискретните образци.

V-образни MOS транзистори (VMOS). При тази технология върху N^+ подложка се формира N епитаксиален слой (фиг. 5.28*б*). След това се образува P област, чиято дебелина във вертикална посока трябва да бъде не повече от 1 μm. Над P областта се нанася N^+ слой, в който чрез специална технология се формира канавка с V-образен профил. (Оттук идва името на транзистора.) Следва покритие със SiO_2, направа на отвори (за дрейна и извода на P областта) и метализация. Тук N индуцираният канал има дължина $L \approx 1$ μm. Той се състои всъщност от два паралелно свързани канала, разположени от двете страни на скосената област. При тази конструкция сорсът на всеки транзистор (а също и P областта) е свързан към общата N^+ подложка.

Основно предимство на тази технология е получаването на канал с малка дължина, при което граничната честота на транзисторите е $f_т = 5$–10 GHz. По тази технология може да се произвеждат не само интегрални, но и дискретни MOS транзистори с големи работни напрежения (напр. 300 V) и високи гранични честоти.

MOS транзистори върху изолационна подложка (SOSMOS). При тази технология отделните MOS транзистори се изработват в силициев епитаксиален слой, нанесен върху изолационна под-

ложка от сапфир или шпинел. Това води до намаляване на паразитните капацитети между електродите и значително увеличаване на бързодействието.

Комплементарни MOS транзистори (CMOS). През последните 10–15 г. полевите транзистори от типа CMOS заеха водеща позиция в цифровата техника. Затова тях ще разгледаме по-подробно в гл. 7 от тази книга.

5.6. ТЕХНОЛОГИЧНА СЪВМЕСТИМОСТ

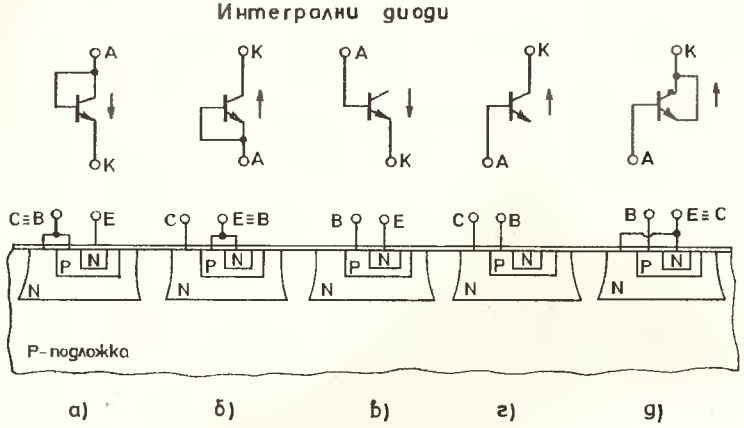
Освен транзистори (наричат се още активни елементи) полупроводниковите ИС съдържат и следните пасивни елементи: диоди, резистори и кондензатори с неголям капацитет. По принцип направата на пасивните елементи е възможно да се извърши чрез отделни операции. Обаче на практика е по-целесъобразно *тяхната технология да е съвместима* с тази на транзисторите. Това означава, че диодите, резисторите и кондензаторите е желателно *да се изработват едновременно с транзисторите.* Например когато се изработват базите на биполярните транзистори, едновременно с това да се изработват катодите на всички диоди и съпротивителният слой на всички резистори. При това *структурата на транзисторите е определяща* (напр. дебелина и специфично съпротивление на слоевете) и от нея трябва да се изхожда при проектиране на другите елементи. Само при това положение може да се произвеждат евтини полупроводникови ИС, притежаващи необходимите параметри.

5.7. ИНТЕГРАЛНИ ДИОДИ

По същество интегралните диоди представляват транзистори, на които се използва само един от PN преходите (или двата прехода, свързани паралелно).

Даден биполярен транзистор може да се използва като диод по 5 различни начина. Това е показано на фиг. 5.29, като с външна стрелка е означена посоката на пропускане на тока. Основните параметри на така получените диоди (обратно пробивно напрежение, пад на напрежението в права посока, време на превключване и др.) са различни и това създава широки възможности за конструкторите. Трябва да се има предвид, че при интегралните диоди също са налице нежелани паразитни транзистори, които в случаите *б*, *г* и *д* (фиг. 5.29) могат да се отпушат по време на работа.

В интегралните схеми особено често се използва диодът, показан на фиг. 5.29*а*, тъй като има най-малко време на превключване — около 10 ns. Този диод има обратно пробивно напрежение $6 \div 8$ V, пад на напрежението в права посока (при ток 1 mA) около $0,7$ V и обратен ток $0,5 \div 1$ nA, като паразитният транзистор е винаги запушен. Освен това този диод има относително най-малък температурен коефициент ε на изместване на праговото напрежение, което е особено важно в случаи на стабилизация.



Фиг. 5.29

Когато са необходими по-високи пробивни напрежения, се използват диодите, показани на фиг. 5.29*б* и *г* (пробивни напрежения над 30–50 V). В този случай обаче времето на превключване е около 30–100 ns и освен това се проявява действието на паразитния транзистор.

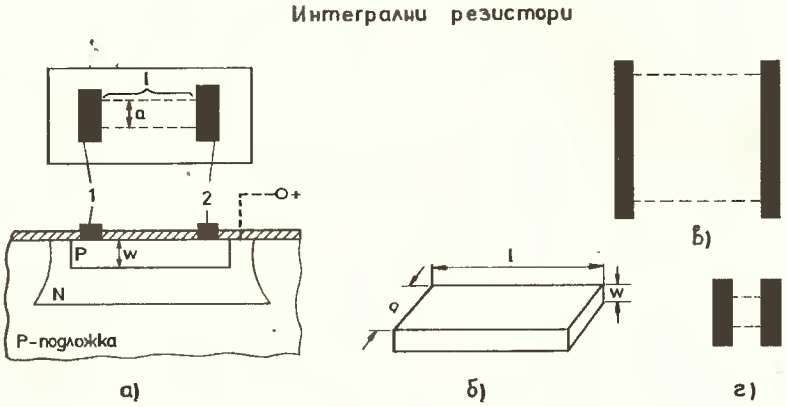
5.8. ИНТЕГРАЛНИ РЕЗИСТОРИ

В полупроводниковите интегрални схеми резисторите се изработват от полупроводник и се наричат полупроводникови. При тънкослойните, дебелослойните, хибридните и съвместимите интегрални схеми резисторите се изработват от високоомни сплави и вещества и се наричат слойни резистори.

Полупроводникови резистори. Те намират приложение в полупроводниковите интегрални схеми. Обикновено се формират в N островчета, разположени в епитаксиалния слой и изолирани от подложката чрез обратно поляризиран PN преход. Технологически те се изработват посредством дифузия и затова се наричат още *дифузни резистори.* По-високоомните резистори ($1 \div 20$ kΩ) се изготвят едновременно с базите на транзисторите, а нискоомните ($10 \div 200$ Ω) — едновременно с емитерите. Следователно дифуз-

ните резистори имат слоеста структура и техният съпротивителен материал е полупроводников, откъдето идва и наименованието *полупроводникови резистори*. Както вече знаем, свойствата на полупроводниковите слоеве в една интегрална схема се определят главно от транзисторите, които ще бъдат изработвани. Така че при направата на резисторите *слоят има предварително определена дебелина и специфично съпротивление, т.е. може да се подбира само формата на резистора.*

На фиг. 5.30*а* е показана структурата на един дифузен резистор, изготвен в N островче, като съпротивителният материал между краищата *1* и *2* е полупроводников слой с P проводимост, формиран едновременно с базите на транзисторите. Тук също се получава паразитен PNP транзистор и за да се елиминира неговото



Фиг. 5.30

влияние, областта N се свързва с най-положителната точка на схемата (на фиг. 5.30*а* това е показано с прекъсната линия). Така се получава своеобразна изолация, благодарение на която в едно островче могат да бъдат формирани няколко самостоятелни резистора. На фиг. 5.30*б* е показан съпротивителният слой на един дифузен резистор с дължина l, широчина a и дебелина W. Неговото съпротивление се дава с известната формула

$$R = \rho \frac{l}{S} = \rho \frac{l}{aW}, \qquad (5.4)$$

където ρ е специфичното съпротивление на слоя. Но както вече се изясни, дебелината на слоя W и специфичното му съпротивление ρ са предварително зададени, така че може да се напише

$$R = \frac{\rho}{W} \cdot \frac{l}{a} = R_S \frac{l}{a}. \qquad (5.5)$$

Величината R_S се нарича *повърхностно съпротивление на слоя* и при направа на резистори тя фактически се явява една константа, т.е. може да се подбират само дължината l и широчината a на съпротивителния слой. От формула (5.5) следва важният резултат, че *съпротивлението на всеки резистор с квадратна форма ($l = a$) независимо от площта му* (фиг. 5.30*в* и *г*) *е равно на повърхностното съпротивление R_S на слоя, в който е изработен.* Именно това дава основание повърхностното съпротивление R_S на тънките слоеве да се измерва с единицата "ом на квадрат" ($\Omega/\square$) и се бележи с $\rho_\square$. Като се каже "Даден слой има 100 ома на квадрат", трябва да се разбира, че всеки резистор с квадратна форма , изработен в този слой (независимо от размерите му), има съпротивление 100 Ω.

При съвременните интегрални схеми базовият слой на транзисторите има повърхностно съпротивление R_S около 200 $\Omega/\square$, а емитерният — около 2 $\Omega/\square$.

При дифузните резистори е твърде важен паразитният капацитет C_{BS} между съпротивителния P слой и свързаната с "плюса" област N, чиято големина е около 300 pF/mm^2. Този капацитет очевидно нараства с площта, заемана от резистора, и следователно силно ограничава честотния обхват на високоомните резистори.

Поради голямата площ и ниските си гранични честоти дифузните резистори се изработват със стойности, не по-големи от 20–30 kΩ, и това е един от недостатъците на полупроводниковите интегрални схеми. Тези резистори имат толеранс 15–20 % и отрицателен температурен коефициент с големина около $2.10^{-3} \times$ град$^{-1}$. Тяхната мощност е ограничена и рядко надвишава 5 mW.

Когато в полупроводниковите ИС се налага изработката на високоомни резистори, това става чрез специална високоомна дифузия. В някои случаи се използват и т.нар. *канални (пинч) резистори*, при които след специална обработка повърхностното съпротивление на слоя достига 4000 $\Omega/\square$. Тук обаче трябва да се припомни, че колкото е по-високоомен даден полупроводников слой, толкова неговият температурен коефициент е по-голям. Така че пинчрезисторите нямат добра стабилност. Именно по тази причина чистият силиций, който е особено високоомен, не се използва за направа на интегрални резистори.

5.9. ИНТЕГРАЛНИ КОНДЕНЗАТОРИ

Както вече знаем, в полупроводниковите интегрални схеми кондензатори се използват рядко, и то с капацитет до около 50 pF. Причината за това е самата технология, при която е трудно едновременно с транзисторите да се изработват кондензатори със значителен капацитет.

В реалните интегрални схеми като кондензатори може да се използва капацитетът на обратно поляризирания преход база—колектор. Той се формира по време на базовата дифузия и има пробивно напрежение около 20V и *специфичен* капацитет около 300 pF/mm^2.

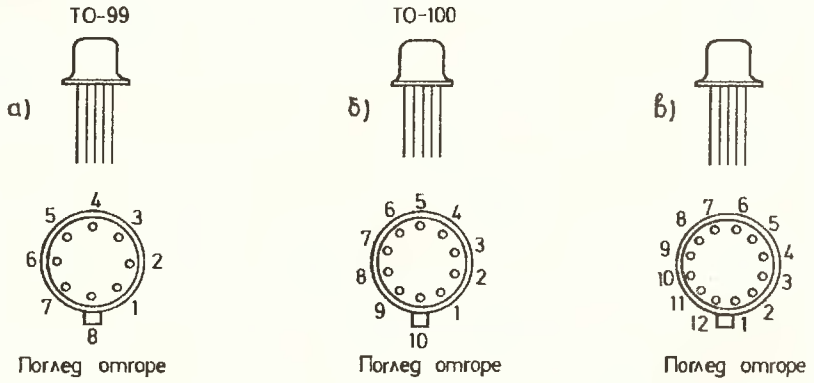
Възможно е да се формират и т.нар. *MOS кондензатори*, където единият електрод е метален и наподобява гейтът на MOS транзисторите, а другият електрод е полупроводникова N^+ област под гейта.

5.10. КОРПУСИ НА ИНТЕГРАЛНИТЕ СХЕМИ

Корпусите на интегралните схеми служат не само за осъществяване на електрически връзки, но трябва да осигурят още топлоотвеждане, предпазване от външни въздействия, механическа здравина, удобства при монтажа и т.н.

Понастоящем в интегралните схеми се използват различни корпуси, като най-широко разпространение са намерили следните три вида: метални, пластмасови и стъкло-керамични.

Метални корпуси. Те са заимствувани от транзисторите, като първо се появиха интегрални схеми в корпуса TO-5 и неговите модификации TO-99 и TO-100 и др., а по-късно бе използван и корпусът TO-3 (фиг. 5.31).



Фиг. 5.31

Металните корпуси осигуряват много добро електромагнитно екраниране и се използват най-вече при интегрални схеми, които работят с малки сигнали — например операционни усилватели, звукови усилватели и др.

При определяне изводите на металните корпуси трябва да се знае следното правило: при поглед отдолу посоката на цифровото означение на изводите е по посока на часовниковата стрелка, а при поглед отгоре — в посока обратна на часовниковата стрелка (фиг. 5.31).

Пластмасови корпуси. Тези корпуси се изработват от пластмаса и са относително най-евтини, тъй като производството им може да се автоматизира. При тях изводите са разположени от двете им страни, поради което се наричат още двуредови корпуси.

Пластмасовите двуредови корпуси се използват при някои аналогови ИС — например μA709, μA741 (вж. фиг. 6.44) и стабилизатори на напрежение — например μA723, LM109 (вж. фиг. 6.112). Двуредовите корпуси обаче са почти единствените, които масово се използват в цифровите и импулсните устройства. Затова те ще бъдат разгледани по-подробно в гл. 7 от настоящата книга. Там ще се споменат също и стъклокерамичните корпуси.

ЛИЧНА БИБЛИОТЕКА Тодор Неделчев

6

АНАЛОГОВИ (ЛИНЕЙНИ) ИНТЕГРАЛНИ СХЕМИ

6.1. ОБЩИ СВЕДЕНИЯ ЗА АНАЛОГОВИТЕ ИНТЕГРАЛНИ СХЕМИ

В глава 4 бе изяснено, че според характера на сигналите, които обработват, интегралните схеми се разделят на две големи групи: аналогови и цифрови.

В аналоговите устройства сигналите са предимно непрекъснати (плавноизменящи се), като могат да имат най-различна форма. Те могат да се различават твърде много по напрежение (от единици микроволта до десетки волта), по мощност (от единици нановата до десетки вата) и по честота (от нула херца до няколко гигахерца). Например аналогови са сигналите в микрофоните, нискочестотните усилватели, магнетофоните, радиоприемниците, радиопредавателите, телевизорите, токоизправителите и т.н. При наличие на аналогови сигнали колекторният ток на транзисторите може непрекъснато да се изменя, като взема най-различни стойности между нула и $I_{C\max}$. Съответно колекторното напрежение може да се изменя по различен закон в широки граници от нула до $U_{CE\max}$.

Аналоговите интегрални схеми се наричат понякога линейни. Това понятие обаче не е пълно, тъй като не отразява характера на сигналите, а само режима на работа. Например в линеен режим работи по-голямата част от операционните усилватели, т.е. те наистина са линейни интегрални схеми. Обаче една интегрална схема от вида честотен преобразувател или детектор (която работи с аналогови сигнали, но режимът на транзисторите не е линеен) очевидно не е линейна схема и е по-правилно да се нарича аналогова. Следователно понятието "аналогова" е по-всеобхватно от понятието "линейна" и затова ще използваме именно него.

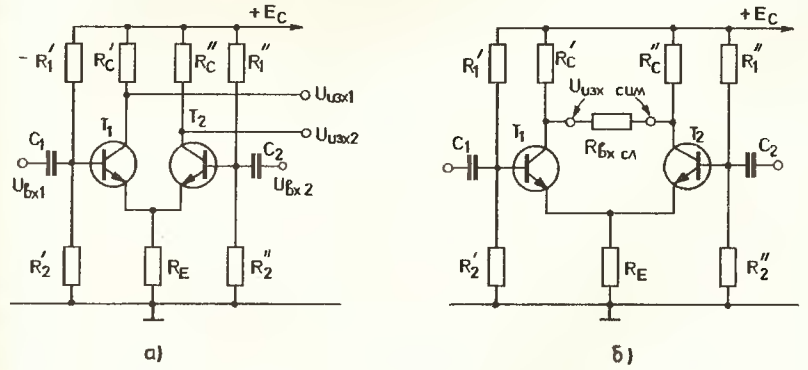
При аналоговите ИС *разнообразието е много голямо*, тъй като те са предназначени за най-различни електронни устройства, като напр. усилватели (диференциални, операционни, нискочестотни, мощни междинночестотни, високочестотни, широколентови и др.), преобразуватели (на честотата, на формата, на напрежението, на мощността, на нивото и др.), автогенератори на сигнали (синусоидални, със специална форма, шумови и др.), модулатори (амплитудни, честотни, фазови, импулсни и др.), детектори (амплитудни, честотни, фазови, импулсни и др.), електронни филтри

(нискочестотни, лентови, заграждащи, режекторни и др.), стабилизатори (на ток, на напрежение и др.), компаратори и т. н.

Изучаването на всички тези аналогови ИС е предмет на отделните книги. Затова в настоящата глава ще разгледаме накратко особеностите само на най-важните от тях.

6.2. ДИФЕРЕНЦИАЛНИ УСИЛВАТЕЛИ

Схемата на диференциалния усилвател (ДУ) е известна преди повече от пет десетилетия. В дискретната схемотехника тя се използва като първо стъпало в някои специални усилватели. Това е *симетрична (мостова, балансна) схема*, съдържаща два *еднакви усилвателни елемента* (фиг. 6.1*а*). В сравнение с обикновените усилвателни стъпала ДУ има редица предимства, като два входа, два изхода, възможност за симетричен изход (фиг. 6.1*б*), много добра температурна стабилност, значителен коефициент на усилване по напрежение, слаба зависимост на параметрите от промените на захранващото напрежение и много добра шумозащитеност (способност да усилва малки сигнали при наличието на големи смущаващи сигнали). От това се вижда, че ДУ има превъзходни свойства, обаче те се проявяват *само ако е осигурена голяма степен на симетрия* между двете рамена.



Фиг. 6.1

При дискретните транзистори голяма симетрия не може да се постигне без усложняване схемата на ДУ. (Напомняме, че когато един многостъпален усилвател с директна връзка има голям коефициент на усилване, температурният дрейф може да бъде сведен до минимум само ако първото стъпало има *изключително висока* температурна стабилност.) Тези усложнения на схемата произтичат от факта, че симетрия между двете рамена трябва да същес-

твува не само при дадена температура (това се постига сравнително лесно), но *и при изменение на температурата в определени граници* — напр. от −20 до +50° С. Последното означава, че основните параметри на двата транзистора (напр. β, $U_{праг}$, I_{CBO} и др.) трябва да са зависими от температурата по еднакъв начин. Практиката обаче показва, че при дискретните транзистори необходимата голяма симетрия в значителен температурен интервал е почти невъзможно да се реализира. По тези причини в дискретната схемотехника използването на ДУ е ограничено.

При разработването на ИС се оказва, че въпросът за голямата симетрия на два интегрални транзистора се решава без особени трудности. Това се дължи на факта, че транзисторите се произвеждат едновременно от едни и същи материали по една и съща технология. (Напр. неточното поставяне на даден фотошаблон се отразява по еднакъв начин върху два съседни елемента.) Освен това двата транзистора са разположени върху чипа *един до друг*, с което се осигурява *еднакъв температурен режим*. Следователно температурните изменения в относително широк интервал влияят по един и същ начин върху параметрите на двата транзистора. Ето защо *от всички съществуващи постояннотокови усилватели стъпала ДУ в интегрално изпълнение има най-голяма температурна стабилност*. Поради това той се използва както във вид на самостоятелни интегрални схеми (напр. постояннотокови усилватели, ВЧУ, МЧУ и т.н.), така и като първо стъпало в редица аналогови ИС.

6.2.1. СХЕМОТЕХНИКА НА ДИФЕРЕНЦИАЛНИТЕ УСИЛВАТЕЛИ

Показаните на фиг. 6.1 схеми на ДУ с *дискретни транзистори* се захранват от един токоизточник, като базовите резистори R'_1–R'_2 и R''_1–R''_2, а също и R_E осигуряват необходимото преднапрежение. Благодарение на кондензаторите C_1 и C_2 източниците на сигнали, които се включват между всеки вход и шаси, не са под напрежение и не променят постояннотоковия режим на транзисторите.

Тъй като кондензаторите C_1 и C_2 трябва да имат значителен капацитет, *в интегрално изпълнение* те следва да отпаднат. Но така получената схема има неудобството, че входовете ще бъдат под напрежение спрямо шаси. При това положение, когато източниците на сигнали се включват към входовете, те ще променят постояннотоковия режим на транзисторите, което е недопустимо. Изход от това неудобство може да се намери, ако ДУ се захранва от *симетричен токоизточник със заземена средна точка* (фиг. 6.2*а*). От това печалбата е двойна, тъй като двете бази имат нулев потенциал спрямо шаси и отпадат делителите в базовите вериги.

Както вече се спомена, добрите свойства на ДУ се проявяват само ако е осигурена *голяма симетрия*. При идеалния ДУ мостът, образуван от T_1, T_2, R'_C и R''_C, е напълно уравновесен в определен температурен интервал. Това се постига, ако двата транзистора са напълно идентични, ако параметрите им зависят по еднакъв начин от температурата и ако колекторните резистори отговарят на условието

$$R'_C = R''_C = R_C\,. \tag{6.1}$$

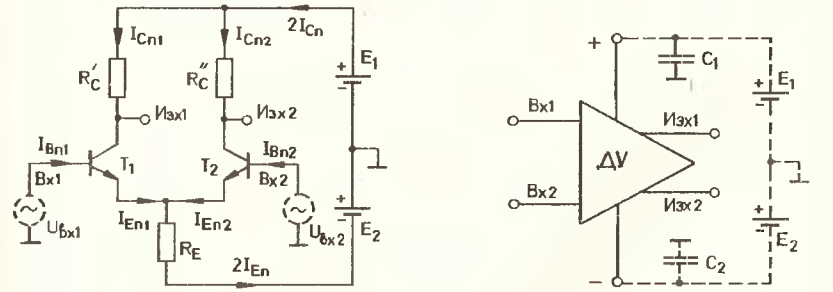
При идеалния ДУ колекторните токове на покой на двата транзистора са еднакви в определен температурен интервал, т.е. може да се напише

$$I_{CпT1} = I_{CпT2} = I_{Cп}\,. \tag{6.2}$$

Големината на $I_{Cп}$ се избира в зависимост от вида и предназначението на ДУ. В едни случаи този ток е 1–2 mA, а когато е нужно голямо входно съпротивление (вж. формула 2.8) и малък собствен шум, той може да има големина 50–100 μA.

Резисторът R_E участвува в установяването на подходящ постояннотоков режим на транзисторите и спомага за температурната им стабилност. Неговата роля е много важна и ще бъде разгледана подробно по-нататък в тази точка.

При тази схема (фиг. 6.2*а*) нулевият потенциал на базите се получава чрез подходящ избор на колекторния ток на покой $I_{Cп}$, на големините на R_C и R_E, а също така и на E_1 и E_2 (Обикновено $E_1 = E_2$.) Щом двете бази имат нулево напрежение спрямо



Фиг. 6.2

шаси, емитерите имат отрицателно напрежение с големина 0,5–0,7 V. Това преднапрежение се създава от токоизточника E_2 и при пълна симетрия може да се напише

$$E_2 = U_{BEп} + 2I_{Eп}R_E\,. \tag{6.3}$$

От фиг. 6.2*а* следва, че в режим на покой през токоизточника E_1 протича ток $2I_{Cп}$, а токът през E_2 е малко по-голям и равен на $2I_{Eп} = 2I_{Cп} + 2I_{Bп}$.

В практиката почти винаги се предпочита ДУ да има по-голямо входно съпротивление, т.е. транзисторите трябва да имат голямо β, а базовият им ток на покой да е малък — напр. 1–10 μA.

Обръщаме внимание, че *колкото и да са малки базовите токове, те са управляващи*, т.е. от тях зависят големините на колекторните токове. Поради тази причина базите на двата транзистора не се оставят "плаващи" (т.е. несвързани с нищо), а трябва да се осигури верига за базовия ток на покой. Например, когато към входа е свързан генератор с вътрешно съпротивление $R_г$, равенство (6.3) ще има вида

$$E_2 = I_{Bп}R_г + U_{BEп} + 2I_{Eп}R_E\,. \qquad (6.4)$$

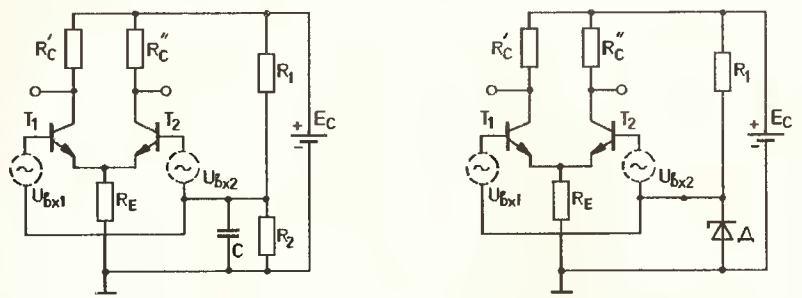
Както вече се спомена, ДУ има два изхода. В режим на покой всеки един от тях има определено положително напрежение $U_{Cп1}$ и $U_{Cп2}$ спрямо шаси. При пълна симетрия очевидно $U_{Cп1} = U_{Cп2}$, като постоянното напрежение между двата изхода е нула.

Захранването на ДУ става най-често от *симетричен токоизточник* (т.е. $E_1 = E_2$), чиято средна точка е заземена. В редица справочници и книги симетричният токоизточник се бележи и по следния начин: $\pm E_C$, $\pm E_K$ или $\pm E_{CC}$. Това означава, че спрямо шаси едното напрежение е $+E_C$, а другото $-E_C$, т.е. резултатното напрежение има големина $2E_C$. В практиката най-често E_{CC} е от ± 3 до ± 18 V, т.е. резултатното напрежение има големина от 6 до 36 V. Във връзка с това трябва да се каже, че поради мостовата схема даден ДУ може да работи добре при различни захранващи напрежения, обаче това се отразява върху коефициента му на усилване и някои други параметри. Затова заводът-производител посочва номиналната стойност на захранващото напрежение, която трябва да се спазва с точност обикновено ± 10 %.

На фиг. 6.2*б* е показано символичното означение на ДУ, което се използва в електронните схеми. Означенията *Вх*1 и *Изх*1 се отнасят за първия транзистор, *Вх*2 и *Изх*2 — за втория. Специално внимание обръщаме върху факта, че *веригите на захранването твърде често не се чертаят, а се подразбират* (затова на фиг. 6.2*б* те са означени с прекъсната линия). Следователно трябва да се помни, че ДУ се захранва от симетричен източник, чиято средна точка е заземена. Понякога в захранващите вериги се включват кондензаторите C_1 и C_2 с подходящ капацитет за подобряване на филтрацията.

По изключение ДУ може да се захранва и от един (несиметричен) токоизточник. В този случай е необходим делител, който да осигури на базите напрежение с големина $0,5E_C$ (фиг. 6.3*а*). Същото напрежение на базите може да се получи, като се използва

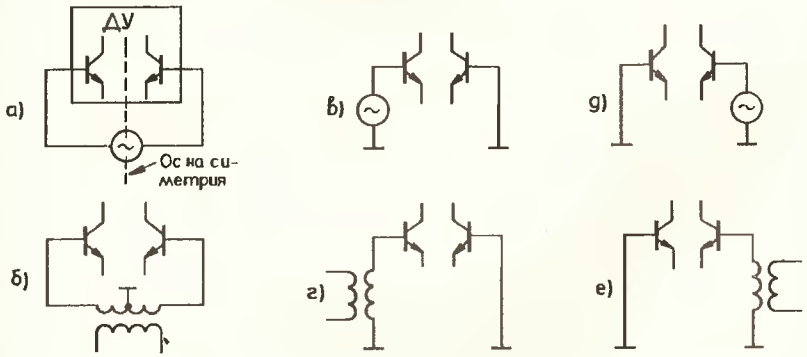
ценеров диод (фиг. 6.3*б*), който трябва да има напрежение на стабилизация $0,5E_C$. Диодът не се шунтира с кондензатор, тъй като съпротивлението му за променлив ток е малко — напр. $5 \div 20\ \Omega$ (вж. фиг. 2.2*б*).



Фиг. 6.3

Симетричен и несиметричен вход. Понятието симетричен и несиметричен вход и изход се отнасят за променливата съставка. Те имат твърде важно значение при изучаване на ДУ.

Когато генераторът на сигнали е включен между двете бази и никоя от тях по променлив ток не е свързана към шаси, входът на ДУ е симетричен (фиг. 6.4*а*). При това положение мислена-



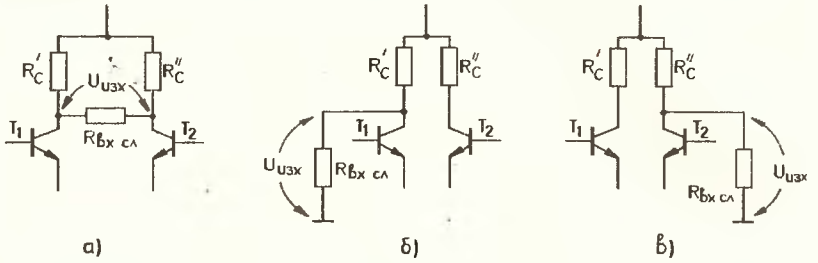
Фиг. 6.4

та средна точка в самия ДУ има нулев потенциал по променлив ток. Поради симетрията тази мислена средна точка лежи върху т.нар. *ос на симетрия*. Нулев потенциал по променлив ток има и мислената средна точка в средата на самия генератор, тъй като

тя също лежи върху оста на симетрия. Като пример на фиг. 6.4*б* е показан симетричен индуктивен вход.

Когато генераторът е включен между едната база и шаси, а другата база по променлив ток е заземена, входът е несиметричен (фиг. 6.4*в, г, д, е*). В този случай генераторът пак е включен между двете бази, обаче при наличие на входен сигнал потенциалът на едната база се променя, а потенциалът на другата (спрямо шаси!) остава постоянен.

Симетричен и несиметричен изход. Когато изходният сигнал се получава между двата колектора, изходът на ДУ е симетричен (фиг. 6.5*а*). В този случай мислената средна точка на $R_{\text{вх сл}}$ има нулев потенциал по променлив ток, тъй като лежи на оста на симетрия.



Фиг. 6.5

Когато изходният сигнал се получава между единия колектор и шаси, изходът на ДУ е несиметричен (фиг. 6.5*б, в*). Както ще видим по-нататък, при несиметричен изход колекторният резистор, от който не се взема сигнал, може да се даде накъсо.

Диференциален входен сигнал. При ДУ е възможно подаването на два вида входни сигнали: диференциален (разликов, парафазен, противофазен) и синфазен.

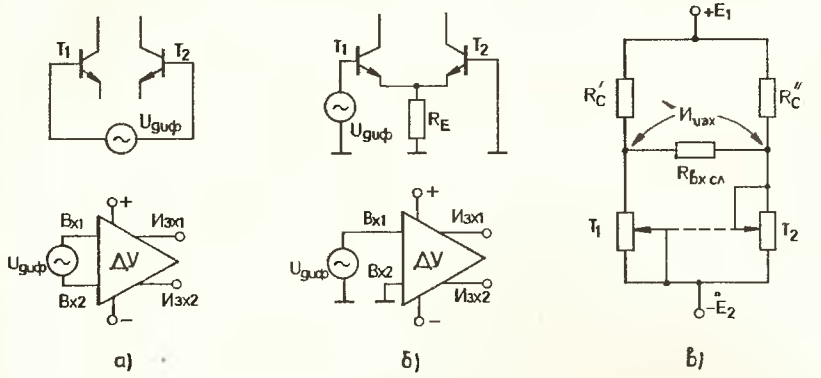
Диференциалният сигнал е *равен на разликата между сигналите, действуващи на двата входа* (вж. фиг. 6.2*а*). Следователно може да се напише

$$u_{\text{вх диф}} = u_{\text{вх1}} - u_{\text{вх2}}\,, \tag{6.5}$$

където $u_{\text{вх1}}$ и $u_{\text{вх2}}$ са моментните стойности на напреженията в двата входа, измерени спрямо шаси. Например, ако $u_{\text{вх1}} = 44$ mV и $u_{\text{вх2}} = 41$ mV, диференциалният входен сигнал ще има големина 3 mV, ако $u_{\text{вх1}} = 2$ mV и $u_{\text{вх2}} = 2$ mV, диференциалният входен сигнал ще е нула; ако $u_{\text{вх1}} = 5$ mV и $u_{\text{вх2}} = 0$, диференциалният сигнал ще има стойност 5 mV.

За удобство по-нататък ще приемем, че диференциалният входен сигнал се поражда от синусоидален генератор с ефективна стойност $U_{\text{диф}}$. При симетричен вход този генератор ще бъде

включен между двете бази (фиг. 6.6*а*). При несиметричен вход той ще бъде включен пак между двете бази, като едната от тях е заземена (фиг. 6.6*б*). Следователно *диференциалният входен сигнал действува винаги между двете бази.*



Фиг. 6.6

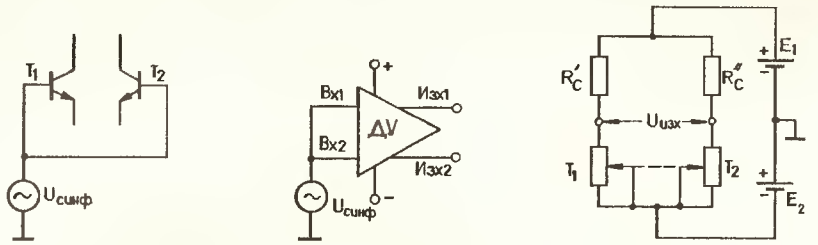
Най-важната особеност на диференциалния входен сигнал (както при симетричен, така и при несиметричен вход) е, че *той променя състоянието на двата транзистора в различна посока*, т.е. когато на единия действува отпушващо, на другия действува запушващо и обратно. Тази особеност е онагледена на фиг. 6.6*в* с един механически модел, където плъзгачите на потенциометрите са свързани на една ос. При въртене на оста съпротивленията на T_1 и T_2 се променят в различни посоки. Аналогични са явленията и при ДУ с несиметричен вход (фиг. 6.6*б*), тъй като, когато генераторът действува отпушващо на T_1, в същия момент напрежителният пад върху R_E действува запушващо на T_2 и обратно.

Както ще бъде изяснено по-нататък, *полезният сигнал, който подлежи на усилване, трябва да се подава към входа на ДУ така, че да бъде диференциален сигнал.*

Синфазен входен сигнал. Този сигнал е равен на полусумата от сигналите, действуващи на двата входа, т.е.

$$u_{\text{вх синф}} = \frac{u_{\text{вх1}} + u_{\text{вх2}}}{2}\,. \tag{6.6}$$

Например, ако $u_{\text{вх1}} = 3$ mV и $u_{\text{вх2}} = 3$ mV, синфазният входен сигнал е 3 mV; ако $u_{\text{вх1}} = 2$ mV и $u_{\text{вх2}} = 2,2$ mV, синфазният входен сигнал ще е 2,1 mV; ако $u_{\text{вх1}} = 4$ mV и $u_{\text{вх2}} = -4$ mV, синфазният входен сигнал ще е нула. За удобство по-нататък ще приемем, че синфазният сигнал се поражда от синусоидален генератор с ефективна стойност $U_{\text{синф}}$. В този случай двете бази трябва да са свързани *заедно* и генераторът да е включен между тях и шаси (фиг. 6.7*а* и *б*).



Фиг. 6.7

Най-важната особеност на синфазния входен сигнал е, че *той променя състоянието на транзисторите в една и съща посока*, т.е. и на двата транзистора действува едновременно или отпушващо, или запушващо. Тази особеност на синфазния сигнал е онагледена на фиг. 6.7*в* със съответен механически модел. Обръщаме внимание, че тъй като ДУ по същество е един електрически мост, когато състоянието на двата транзистора се изменя в една и съща посока, между двата колектора не се получава напрежение (фиг. 6.7*в*). Следователно за синфазния входен сигнал ДУ със симетричен изход трябва да има съвсем малък коефициент на предаване, като при идеалния ДУ този коефициент е нула.

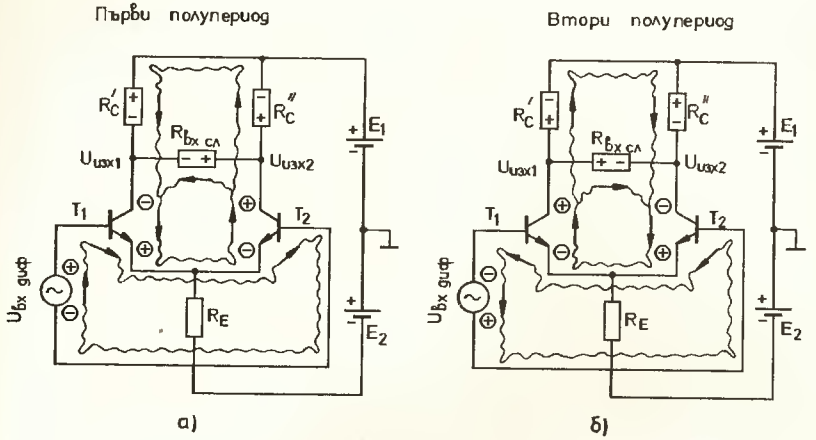
Ценните свойства на ДУ се дължат на това, че *поради мостовата схема редица нежелани явления в крайна сметка се проявяват като синфазни сигнали.* Това са бавноизменящите се напрежения, породени от температурата (дрейф), промени на захранващото напрежение, шумовете, смущаващите сигнали, индуцираните напрежения от мрежата и др. Следователно *реалният ДУ трябва да усилва диференциалните сигнали, колкото е възможно повече, а синфазните — колкото е възможно по-малко.*

6.2.2. ОСОБЕНОСТИ НА ДИФЕРЕНЦИАЛНИЯ УСИЛВАТЕЛ СЪС СИМЕТРИЧЕН ИЗХОД

Свойства на ДУ при диференциални входни сигнали. Този случай е показан на фиг. 6.8, като за нагледност са означени пътищата на променливите токове през двата полупериода.

Както се вижда от фиг. 6.8*а*, когато на входа на T_1 се подаде положителен сигнал, той действува отпушващо на T_1 и запушващо на T_2. В резултат на това *променливото* колекторно напрежение на T_1 е отрицателно, а на T_2 — положително (вж. знаците в кръгчетата).

Когато на входа на T_1 се подаде отрицателен входен сигнал, той действува запушващо на T_1 и отпушващо на T_2. В резултат на това променливото колекторно напрежение на T_1 е положително, а на T_2 — отрицателно (фиг. 6.8*б*).



Фиг. 6.8

Изходните вериги на двата транзистора представляват генератори на променлив ток (вж. т. 2.3), като *по отношение на товара тези генератори са свързани последователно.* Големината на товара между двата колектора (фиг. 6.8) е равна на паралелно свързаните $R_{\text{вх сл}}$ и $R'_C + R''_C = 2R_C$, т.е. може да се напише

$$R_{\text{т сим}} = \frac{2R_C R_{\text{вх сл}}}{2R_C + R_{\text{вх сл}}}. \qquad (6.7)$$

Тук логично възниква въпросът: променливите токове, генерирани от изходните вериги на транзисторите, не преминават ли през резистора R_E и през токоизточниците E_1 и E_2?

Както е показано на фиг. 6.9, тези променливи токове преминават през R_E, E_1 и E_2, обаче във всеки един момент те са противофазни. При наличието на пълна симетрия това означава, че те взаимно се компенсират, *в резултат на което през R_E и през E_1 и E_2 променлив ток не протича.* Тази физическа особеност има фундаментално значение за работата на ДУ при диференциални входни сигнали.

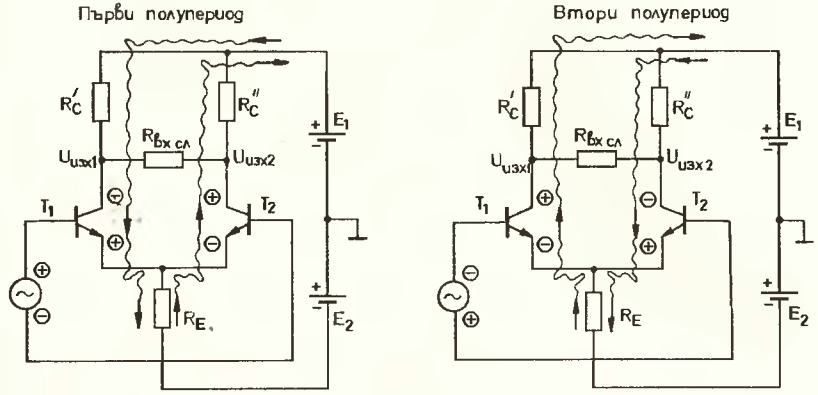
На фиг. 6.10 са показани входната и изходната верига само за променлив ток. Променливото изходно напрежение в двата края на товара е равно на разликата между напреженията на двата изхода:

$$U_{\text{изх диф сим}} = U_{\text{изх1}} - U_{\text{изх2}}. \qquad (6.8)$$

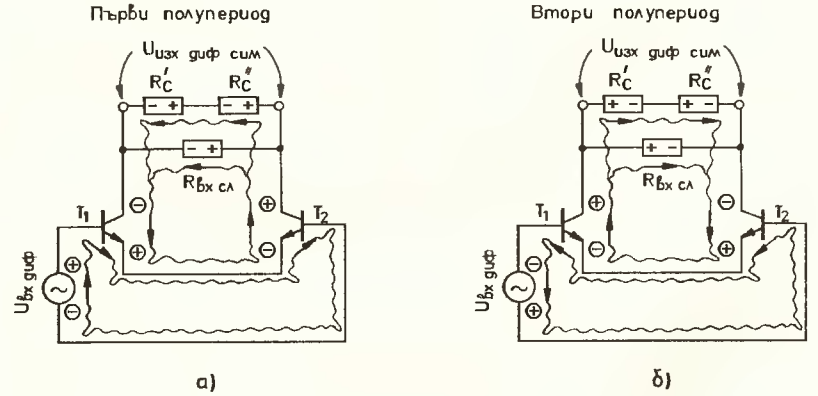
Когато $R_{\text{т сим}} < 10$ kΩ, анализът показва, че коефициентът на усилване по напрежение при диференциални входни сигнали и симетричен изход се дава с формулата

$$K_{u\,\text{диф сим}} \approx \frac{h_{21e} R_C R_{\text{вх сл}}}{h_{11e}(2R_C + R_{\text{вх сл}})} = 0,5 S R_{\text{т сим}}\,, \qquad (6.9)$$

където h_{21e}, h_{11e} и S са малосигналните параметри на кой да е от двата еднакви транзистора в избраната работна точка (вж.



Фиг. 6.9



Фиг. 6.10

т. 2.4). При $R_{\text{вх сл}} = \infty$ се получава $K_{u\,\text{диф сим}} = SR_C$, т.е. *този израз е аналогичен с израза за коефициента на усилване на едностъпалния усилвател при схема ОЕ* (вж. формули 2.5 и 2.10). Очевидно за получаване на голям коефициент на усилване трябва както

колекторните токове на покой, така и товарното съпротивление да са възможно по-големи.

Обръщаме внимание, че резисторът R_E *не фигурира във формула (6.9), т.е. неговата големина не влияе върху усилването на диференциалните входни сигнали.*

Пример 6.1. Да се намери коефициентът на усилване на един ДУ (фиг. 6.8) при диференциален входен сигнал и симетричен изход, ако $S = 30$ mA/V, $R_C = 6$ kΩ и $R_{\text{вх сл}} = 5$ kΩ.

От формула (6.7) се намира големината на товарното съпротивление

$$R_{\text{т сим}} = \frac{2R_C R_{\text{вх сл}}}{2R_C + R_{\text{вх сл}}} = \frac{2.6.10^3.5.10^3}{2.6.10^3 + 5.10^3} = 3,5\ \text{kΩ}\,.$$

Заместваме в (6.9) и получаваме

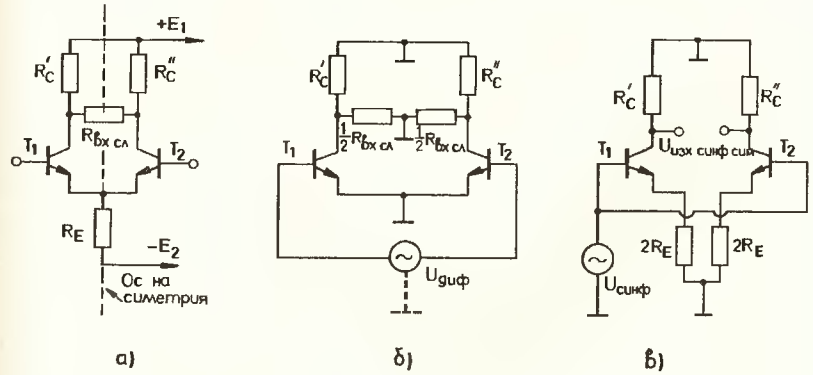
$$K_{u\,\text{диф сим}} = 0,5 S R_{\text{т сим}} = 0,5.0,03.3,5.10^3 = 52\,.$$

От фиг. 6.8 се вижда, че променливият входен сигнал *преминава последователно през двата управляващи прехода.* Следователно входното променливотоково съпротивление на ДУ при симетричен изход и диференциални входни сигнали е

$$R_{\text{вх диф сим}} = 2R_{\text{вх тр ОЕ}} = 2h_{11e}\,. \qquad (6.10)$$

Изходното променливотоково съпротивление на ДУ при симетричен изход и диференциални входни сигнали се дава с израза

$$R_{\text{изх диф сим}} = 2R_C\,. \qquad (6.11)$$

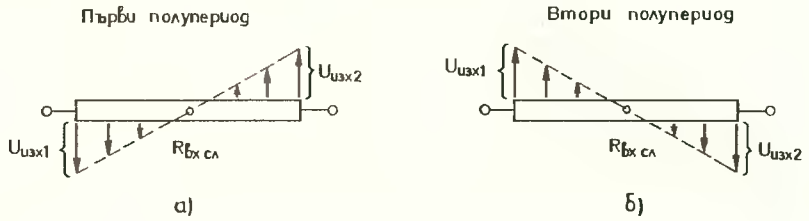


Фиг. 6.11

Анализирането на ДУ може да стане и като се използва *методът на симетрията.* За целта схемата се "разрязва" по оста на симетрия (фиг. 6.11*а*) и се разглеждат поотделно свойствата на

ЛИЧНА БИБЛИОТЕКА Тодор Недялков

така получените две половини. Както бе споменато по-горе, *при диференциален входен сигнал* е в сила следното правило: **всички точки, лежащи на оста на симетрия, имат нулев променливотоков потенциал**. Оттук следва, че по променлив ток нулев потенциал имат както двата края на R_E, така и средната точка на $R_{\text{вх сл}}$ (респ. $R_{\text{т сим}}$). Последното е показано нагледно на фиг. 6.12, където със стрелки е означена големината на потенциала в различните точки на $R_{\text{вх сл}}$. Например, ако $U_{\text{изх}\,1} = 3$ V и $U_{\text{изх}\,2} = -3$ V, тогава $U_{\text{изх диф сим}} = U_{\text{изх}\,1} - U_{\text{изх}\,2} = 3-(-3) = 6$ V. От фиг. 6.12 се вижда, че променливотоковият потенциал в средната точка на $R_{\text{вх сл}}$ е винаги нула.



Фиг. 6.12

Анализирането на ДУ при диференциален входен сигнал и симетричен изход може да стане, като се използва и еквивалентната схема, дадена на фиг. 6.11*б*. Тук всички точки, лежащи на оста на симетрия, имат нулев променливотоков потенциал.

Свойства на ДУ при синфазни входни сигнали. В този случай схемата на ДУ е показана на фиг. 6.13. Тук входните вериги на двата транзистора са включени паралелно на генератора. При това *входният променлив ток и на двата транзистора минава през резистора* R_E, т.е. лявото и дясното рамо на схемата приличат на разгледаното вече стъпало от фиг. 2.38, обхванато от последователна ООВ по ток.

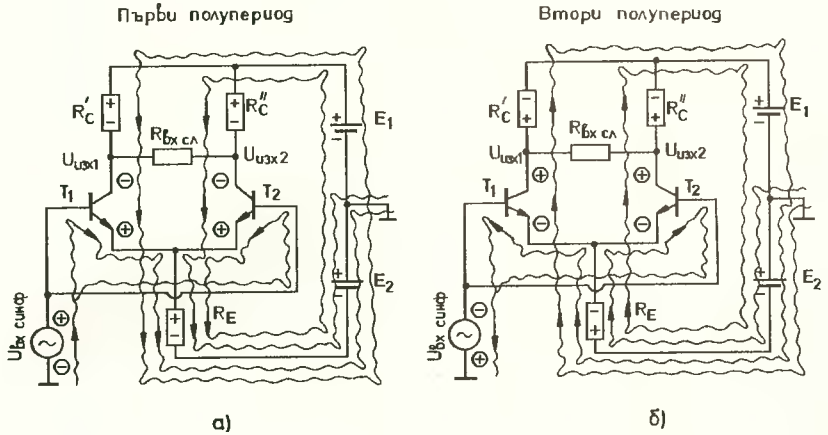
Както се вижда от фиг. 6.13*а*, положителният променлив входен сигнал действува отпушващо и на двата транзистора. В резултат на това променливото колекторно напрежение и на двата транзистора е отрицателно.

Когато на входа се подаде отрицателен входен сигнал, той действува запушващо и на двата транзистора, в резултат на което променливото колекторно напрежение и на двата транзистора е положително (фиг. 6.13*б*).

При идеален ДУ двете напрежения $U_{\text{изх}\,1}$ и $U_{\text{изх}\,2}$ (фиг. 6.13) са напълно еднакви по големина и по фаза. Поради това при синфазен входен сигнал изходното напрежение е нула, т.е. $U_{\text{изх синф сим}} = 0$ и през $R_{\text{вх сл}}$ не протича променлив ток.

От фиг. 6.13 се вижда още, че променливите токове, генерирани от изходните вериги на двата транзистора, протичат през R_E *съпосочно*. Това поражда последователна ООВ по ток, която *намалява усилването на синфазните сигнали и увеличава входното съпротивление на стъпалото за тези сигнали*. Както е известно, тази ООВ е толкова по-дълбока, колкото е по-голямо R_E.

Вече се спомена, че при синфазен входен сигнал и пълна симетрия на изхода на ДУ не се получава напрежение. Следователно за коефициента на предаване на синфазни входни сигнали при идеалния ДУ можем да напишем $K_{u\,\text{синф сим}} = 0$.



Фиг. 6.13

За намиране на входното съпротивление на ДУ за синфазни сигнали може да се използва методът на разрязването на две половинки, при което се получава схемата, дадена на фиг. 6.11*в*. Тук $R_{\text{вх сл}}$ не е начертано, тъй като при синфазен входен сигнал през него не протича нито постоянен, нито променлив ток. Резисторите в емитерите имат големина $2R_E$, защото, ако се свържат паралелно, се получава R_E.

Като се има предвид формулата (2.51), всяка половинка от фиг. 6.11*в* е обхваната от ООВ с дълбочина $F = 1 + 2SR_E$.

Тъй като по отношение на генератора двата входа са свързани паралелно, за променливотоковото входно съпротивление на ДУ при синфазни входни сигнали се получава изразът

$$R_{\text{вх синф сим}} = 0,5h_{11e}(1 + SR_E)\,. \qquad (6.12)$$

Изходното променливотоково съпротивление на ДУ при синфазни входни сигнали се намира от формулата

$$R_{\text{изх синф сим}} = 2R_C\,. \qquad (6.13)$$

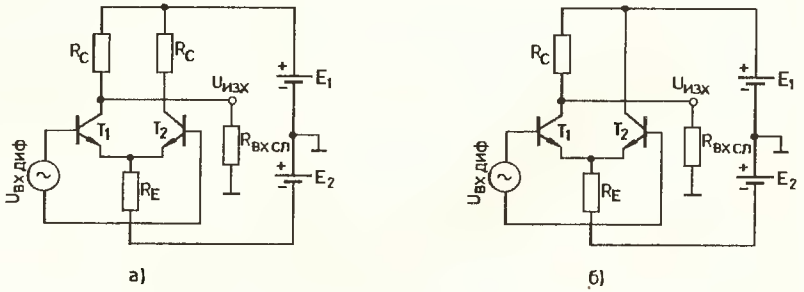
CMR фактор. Както вече се спомена, добрият ДУ трябва да усилва диференциалните сигнали възможно повече, а синфазните — възможно по-малко. Това свойство на ДУ се характеризира количествено с т.нар. *коефициент на подтискане на синфазните сигнали* $CMRR$ (от англ. Common Mode Rejection Ratio), който се дефинира с отношението

$$CMRR = \frac{K_{u\,\text{диф}}}{K_{u\,\text{синф}}} \quad \text{или} \quad CMRR = 20\lg\frac{K_{u\,\text{диф}}}{K_{u\,\text{синф}}}\ \text{dB}. \qquad (6.14)$$

Коефициентът $CMRR$ (нарича се още CMR-фактор) е число без измерение, което характеризира симетрията на ДУ. Това е важен параметър на всеки ДУ, като е желателно стойността му да е възможно по-голяма. Тъй като идеалният ДУ със симетричен изход има $K_{u\,\text{синф сим}} = 0$, неговият CMR-фактор е безкрайно голям. Реалните ДУ имат най-често $CMRR = 10^3 \div 10^6$.

6.2.3. ОСОБЕНОСТИ НА ДИФЕРЕНЦИАЛНИЯ УСИЛВАТЕЛ С НЕСИМЕТРИЧЕН ИЗХОД

Свойства на ДУ при диференциални входни сигнали. Този случай е показан на фиг. 6.14, като изходният сигнал се взема от колектора на T_1. (В колекторната верига на T_2 може да липсва



Фиг. 6.14

резистор, както е показано на фиг. 6.14*б*.) Ако тук се направи същият анализ както в предишната точка, за товарното съпротивление на T_1 ще се получи формулата

$$R_{\text{т нес}} = \frac{R_C R_{\text{вх сл}}}{R_C + R_{\text{вх сл}}}. \qquad (6.15)$$

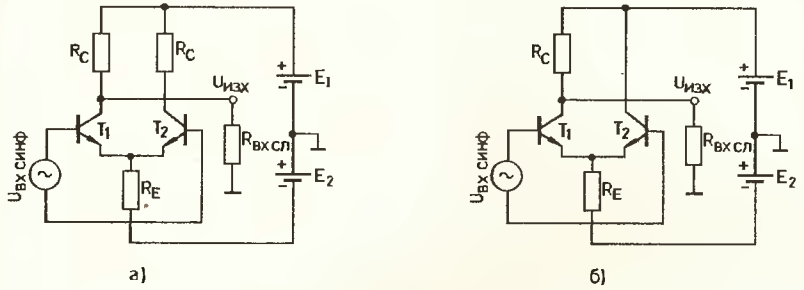
Ако $R_{\text{т нес}} \le 10$ kΩ, основните зависимости ще бъдат следните:

$$K_{u\,\text{диф нес}} \approx \frac{0,5h_{21e}R_C R_{\text{вх сл}}}{h_{11e}(R_C + R_{\text{вх сл}})} = 0,5SR_{\text{т нес}}, \qquad (6.16)$$

$$R_{\text{вх диф нес}} = 2h_{11e}, \qquad (6.17)$$

$$R_{\text{изх диф нес}} = R_C. \qquad (6.18)$$

Свойства на ДУ при синфазни входни сигнали. Този случай е показан на фиг. 6.15*а*. (В колекторната верига на T_2 може



Фиг. 6.15

да липсва резистор, фиг. 6.15*б*.) При това положение товарното съпротивление на T_1 за синфазни входни сигнали (фиг. 6.15*а*) се дава с формула (6.15). Ако $R_{\text{т нес}} \le 10$ kΩ, основните зависимости тук са следните:

$$K_{u\,\text{синф нес}} = \frac{SR_{\text{т нес}}}{1 + 2SR_E} \approx \frac{R_{\text{т нес}}}{2R_E}, \qquad (6.19)$$

$$R_{\text{вх синф нес}} = 0,5h_{11e}(1 + 2SR_E), \qquad (6.20)$$

$$R_{\text{изх синф нес}} = R_C, \qquad (6.21)$$

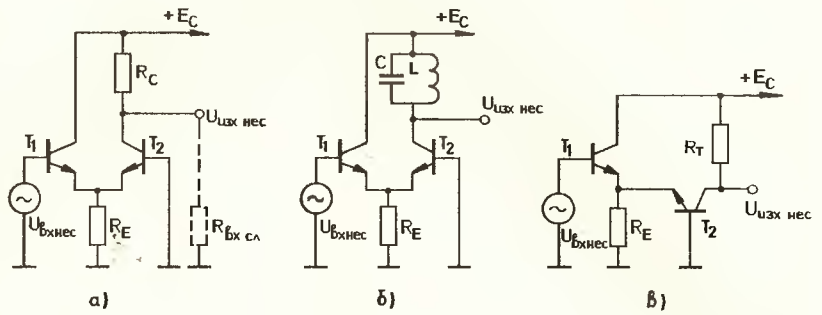
$$CMRR \approx 1 + 2SR_E. \qquad (6.22)$$

6.2.4. ОСОБЕНОСТИ НА ДИФЕРЕНЦИАЛНИЯ УСИЛВАТЕЛ С НЕСИМЕТРИЧЕН ВХОД И НЕСИМЕТРИЧЕН ИЗХОД

Диференциалният усилвател с несиметричен вход и изход също намира приложение в практиката. Едно твърде разпространено свързване е показано на фиг. 6.16*а* и е известно в литературата още като *схема с емитерна връзка*. Тук захранването се извършва от несиметричен източник. Колекторен резистор има само транзисторът T_2 и от него се взема изходният сигнал. Ако вместо R_C се включи трептящ кръг (фиг. 6.16*б*), схемата може да се използва като резонансен усилвател.

Както е показано на фиг. 6.16*в*, този ДУ може да се разглежда като двустъпален усилвател, при който T_1 работи по схема ОК, а T_2 — по схема ОБ. Товарното съпротивление на ДУ от фиг. 6.16*а* за променлив ток е

$$R_{\text{т}} = \frac{R_C R_{\text{вх сл}}}{R_C + R_{\text{вх сл}}}, \tag{6.23}$$



Фиг. 6.16

а останалите параметри се дават с формулите:

$$R_{\text{вх диф нес}} = 2h_{11e}, \tag{6.24}$$

$$K_{u\ \text{диф нес}} = 0{,}5SR_{\text{т}}, \tag{6.25}$$

$$R_{\text{изх нес}} = R_C. \tag{6.26}$$

6.2.5. ГЕНЕРАТОР НА СТАБИЛЕН ТОК

Дотук разгледахме свойствата на идеалния ДУ, при който симетрията на двете рамена беше пълна. Реалните ДУ обаче, дори и в интегрално изпълнение не са абсолютно симетрични, особено при изменение на температурата в определен интервал. (Напомняме, че температурнозависимите величини в транзистора са U_{BE} и I_{CBO}, вж. част I, т. 6.5.)

Основните причини за съществуващата асиметрия в реалните ДУ са следните:

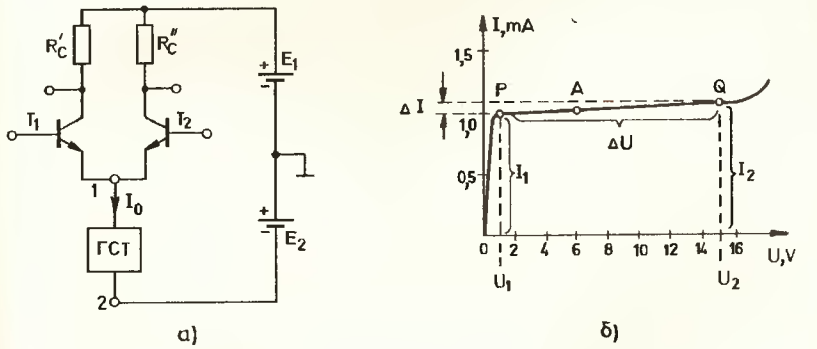
1. Нееднаквост на входните характеристики на двата транзистора в работния температурен интервал.
2. Нееднаквост на коефициентите β_1 и β_2 в работния температурен интервал.
3. Нееднаквост на токовете I_{CBO1} и I_{CBO2} в работния температурен интервал.
4. Нееднакви стойности на резисторите R'_C и R''_C в работния температурен интервал.

Всички тези причини се дължат на *неизбежните производствени толеранси* при изработката на ДУ.

Най-важната последица от асиметрията е, че не се получава достатъчно пълно подтискане на синфазните сигнали в изхода (напр. температурният дрейф не е нула).

Теорията и практиката показват, че *най-ефикасният начин за подобряване на качествата на ДУ (както със симетричен, така и с несиметричен изход) е увеличаване на стойността на резистора* R_E. Това обаче води до редица неудобства, като необходимост от по-високи захранващи напрежения, заемане на голяма площ от кристала, разсейване на ненужната мощност и др. Ето защо вместо резистора R_E в практиката по-често се използва т.нар. *генератор на стабилен ток* (ГСТ), някои разновидности на който се наричат още *токови огледала*.

Общи свойства на ГСТ. Всеки ГСТ представлява нелинеен двуполюсник (схема с две активни клеми), който за постоянен ток има малко съпротивление (напр. $R_{\text{пт}} = 1$–5 kΩ), а за променлив ток съпротивлението му е много голямо (напр. $R_{\text{дин}} = 100$ kΩ÷÷1 MΩ). Когато резисторът R_E се замести с ГСТ (фиг. 6.17*а*), *получава се много голямо подтискане на синфазните сигнали, без да е необходимо увеличаване на захранващото напрежение.* При



Фиг. 6.17

това положение CMR-факторът на ДУ с несиметричен изход се намира по формулата

$$CMRR \approx 1 + 2SR_{\text{дин}}. \tag{6.27}$$

Волт-амперната характеристика на всеки ГСТ (т.е. зависимост на тока от напрежението между двете активни клеми *1* и *2*) е показана на фиг. 6.17*б*. Вижда се, че когато напрежението се изменя от U_1 до U_2, токът във веригата почти не нараства, т.е. остава стабилен.

Основен параметър на всеки ГСТ е неговото променливотоково (динамично) съпротивление

$$R_{\text{дин}} = \frac{\Delta U}{\Delta I} = \frac{U_2 - U_1}{I_2 - I_1}. \qquad (6.28)$$

Очевидно това съпротивление е свързано с наклона на характеристиката в работния участък P–Q (фиг. 6.17*б*), като при по-голямо $R_{\text{дин}}$ характеристиката е по-хоризонтална. Добрият ГСТ трябва да има възможно по-голямо $R_{\text{дин}}$, тъй като в този случай ООВ за синфазните сигнали е по-дълбока.

Други важни параметри на ГСТ са: а) работен участък P–Q на напрежението, в който волт-амперната характеристика е възможно по-хоризонтална; б) големина на стабилния ток I_0 (последната съответствува на работната точка A в покой, която се избира някъде по средата между P и Q); в) температурен коефициент на стабилния ток. Той се дефинира с израза

$$TKI_0 = \frac{\Delta I_0}{I_0 \Delta t} \qquad (6.29)$$

и трябва да има възможно по-малка стойност. Именно в този случай температурата по-слабо ще влияе върху големината на стабилния ток. Добрите ГСТ имат $TKI_0 = 10^{-5}$–10^{-7} град$^{-1}$.

В конструктивно отношение ГСТ трябва да не съдържа високоомни резистори. (Напомняме, че в полупроводниковите ИС трудно се изработват резистори със стойност над 20–30 kΩ, вж. т. 5.8.)

В разгледания по-горе случай (фиг. 6.17*б*) за променливотоковото съпротивление в участъка между P и Q може да се напише

$$R_{\text{дин}} = \frac{\Delta U}{\Delta I} = \frac{U_2 - U_1}{I_2 - I_1} = \frac{15 - 1}{1,1.10^{-3} - 11.10^{-3}} = 140\ \text{k}\Omega,$$

докато постояннотоковото съпротивление, напр. в точката A, е

$$R_{\text{пт}} = \frac{U}{I} \approx \frac{6}{1.10^{-3}} = 6\ \text{k}\Omega.$$

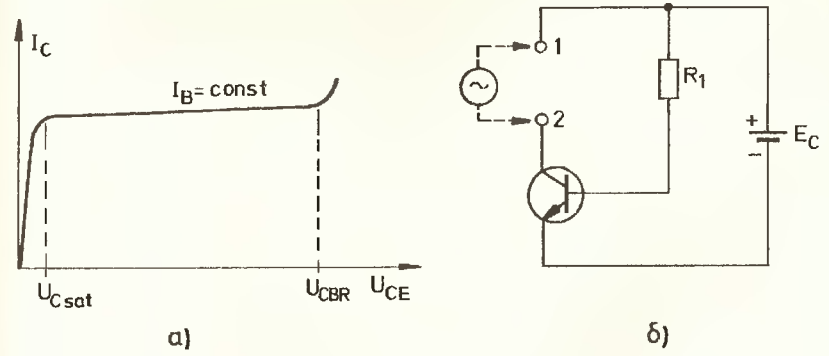
Както вече се спомена, добрият ГСТ трябва да осигурява ток с извънредно голяма стабилност. Това означава, че токът I_0 в работния участък практически *не трябва да зависи нито от напрежението, нито от температурата.* (Оттук названието генератор на стабилен ток.) Нека обясним физически защо високостабилният ток (за него можем да напишем $I_0 = I_{E1} + I_{E2}$) рязко подобрява качествата на ДУ.

При идеалния ДУ симетрията е пълна (вж. фиг. 6.2*а*) и поради това при наличие на входен сигнал нарастването ΔI_{E1} на емитерния ток на T_1 е точно равно на намаляването ΔI_{E2} на емитерния ток на T_2. И тъй като разликата им е нула, променлив ток през R_E не протича.

При реалния ДУ несиметрията води до това, че при диференциален входен сигнал величините ΔI_{E1} и ΔI_{E2} не са еднакви, т.е. през R_E (фиг. 6.2) освен постоянния ток ще протече променлив ток с големина $\Delta I_0 = \Delta I_{E1} - \Delta I_{E2}$. Когато вместо R_E е включен ГСТ (фиг. 6.17*а*), подобно увеличаване на тока ΔI_0 не е възможно, тъй като последният е константен. Или с други думи, ГСТ действува така, че с колкото нараства емитерният ток на T_1, точно с толкова (независимо от асиметрията!) ще намалява емитерният ток на T_2. Следователно ГСТ "уеднаквява" двата колекторни тока, т.е. *симетрира двата транзистора.* (Разбира се, изискването за високостабилен ток означава ГСТ да има голямо $R_{\text{дин}}$, а това поражда по-дълбока ООВ за синфазните сигнали, т.е. в последна сметка в основата на разгледаното явление лежи ООВ.)

От всичко казано дотук следва, че *неизбежната асиметрия при транзисторите в ДУ може в значителна степен да се компенсира чрез осигуряване на високостабилен ток.* Нека накратко да разгледаме схемите на най-разпространените генератори на стабилен ток.

Използване на транзистор като ГСТ. Волт-амперната характеристика на ГСТ, показана на фиг. 6.17*б*, прилича на коя да е от изходните характеристики на биполярния транзистор (фиг. 6.18*а*). Поради това като ГСТ може да бъде използвана колекторната



Фиг. 6.18

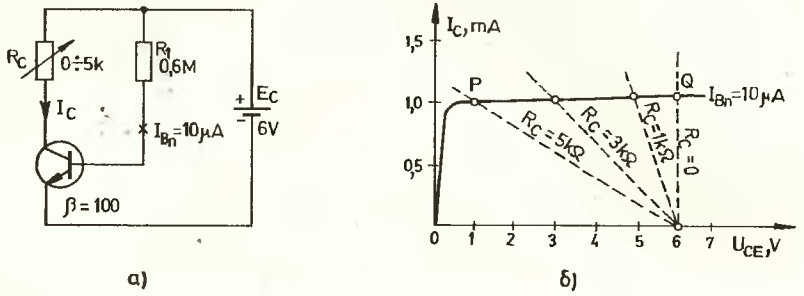
верига на биполярния транзистор *при условие, че базовият ток е неизменен.* Тази особеност следва от основната зависимост в биполярния транзистор $I_C = \beta I_B$, съгласно която, ако базовият ток е неизменен, също така неизменен ще бъде и колекторният ток (т.е. почти няма да зависи от колекторното напрежение).

Такава схема е показана на фиг. 6.18*б*, като между точките *1* и *2* тя има свойството на ГСТ при условие, че $U_{C\text{sat}} < U_{CE} < U_{CBR}$. (Напомняме, че U_{CBR} е пробивното напрежение на транзистора.)

Това означава, че ако между точките *1* и *2* действува някакъв външен малосигнален генератор, *колекторното напрежение на транзистора ту ще нараства, ту ще намалява, обаче колекторният ток ще остава практически неизменен* и равен на

$$I_0 = I_{C\text{п}} = \beta I_{B\text{п}} = \beta \frac{E_C - U_{BE\text{п}}}{R_1} . \qquad (6.30)$$

За да изясним това свойство на транзистора, нека при схемата, показана на фиг. 6.19*а*, си зададем въпроса: как ще се изменя колекторният ток I_C, ако изменяме стойността на колекторния резистор R_C от 0 до 5 kΩ? На фиг. 6.19*б* са построени товарните



Фиг. 6.19

прави за случаите, когато $R_C = 0$, 1 kΩ, 3 kΩ и 5 kΩ, като и в четирите случая големината на колекторния ток практически е все 1 mA. Това е така, тъй като колекторният ток се определя единствено от базовия ток, а при изменение на R_C последният не се променя. От същата фигура може да се отчете още, че напр. при $R_C = 1$ kΩ колекторното напрежение е $U_{CE} = 5$ V, а при $R_C = 5$ kΩ то е $U_{CE} = 1$ V и т.н. Работният участък на този ГСТ е от точката P до точката Q, като динамичното му съпротивление в този участък е

$$R_{\text{дин}} = \frac{\Delta U}{\Delta I} = \frac{6-1}{1,2.10^{-3} - 1.10^{-3}} = 25 \text{ kΩ} .$$

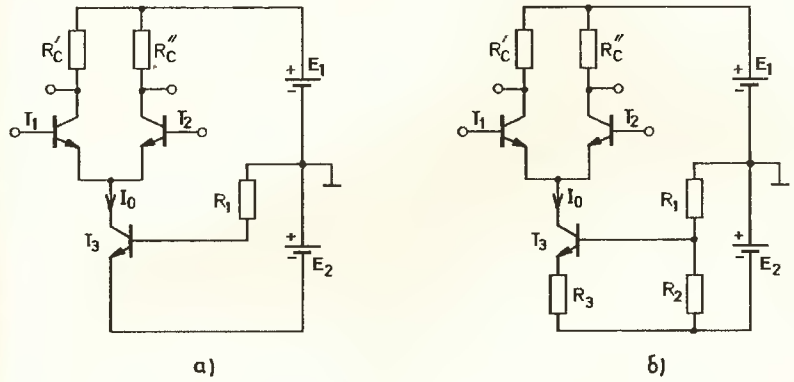
Динамичното съпротивление на разгледания ГСТ (фиг. 6.18*б*) *е равно на изходното съпротивление на транзистора при схема ОЕ* и може да се намери от формула (2.9). Това съпротивление е толкова по-голямо, колкото е по-малък колекторният ток на покой (т.е. стабилният ток $I_{C\text{п}} = I_0$). Например транзисторът 2Т3108 при $I_{C\text{п}} = 2$ mA и схема ОЕ има $R_{\text{изх}} = 20$ kΩ, при $I_{C\text{п}} = 1$ mA $R_{\text{изх}} = 33$ kΩ, а при $I_{C\text{п}} = 0,2$ mA $R_{\text{изх}} = 80$ kΩ.

На фиг. 6.20*а* е показан ДУ, в който като ГСТ е използвана разгледаната по-горе схема. Тук базовата верига на T_3 се захранва

само от токоизточника E_2 (а не от $E_1 + E_2$) с цел резисторът R_1 да има по-малка стойност. Големината на стабилния ток I_0 може да бъде определена от формула (6.30), в която вместо E_C се замести E_2 и освен това $U_{BE} = 0,7$ V. Очевидно стабилният ток е равен на сумата от емитерните токове на T_1 и T_2, т.е.

$$I_0 = I_{E1} + I_{E2} \approx I_{C1} + I_{C2} . \qquad (6.31)$$

Така полученият ДУ (фиг. 6.20*а*) няма особено добри качества, тъй като използваният ГСТ има лоша температурна стабилност. (От формула 6.30 се вижда, че I_0 зависи от β и U_{BE}, а те силно се влияят от температурата.) Освен това динамичното съпротивление на този ГСТ не е особено голямо. (По-рано видяхме, че $R_{\text{дин}} = R_{\text{изх ОЕ}}$, т.е. при ток $I_0 = 2$ mA $R_{\text{дин}} = 15$–20 kΩ.)

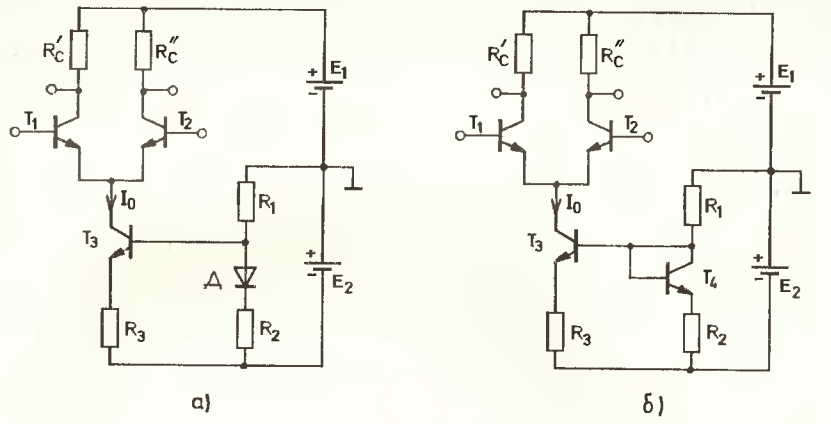


Фиг. 6.20

ГСТ с отрицателна обратна връзка. На фиг. 6.20*б* е показан ДУ с подобрена схема на ГСТ, като базовата верига на ГСТ се захранва от делителя R_1–R_2, а в емитера е включен резисторът R_3. Последният *създава ООВ, която подобрява температурната стабилност и повишава динамичното съпротивление на* ГСТ (вж. формула 2.54). Така например при подходящ подбор на R_1, R_2 и R_3 и ток $I_0 = 0,5$ mA може да се получи $R_{\text{изх}} = 100 \div 500$ kΩ, което, заместено във формула (6.27), дава $CMRR = 10\,000 \div 30\,000$, т.е. 80–90 dB.

Разгледаният ГСТ (фиг. 6.20*б*) има голямо $R_{\text{дин}}$, обаче температурната му стабилност (в определен температурен интервал!) все пак не удовлетворява особено високите изисквания, предявявани към първите стъпала на съвременните аналогови интегрални схеми.

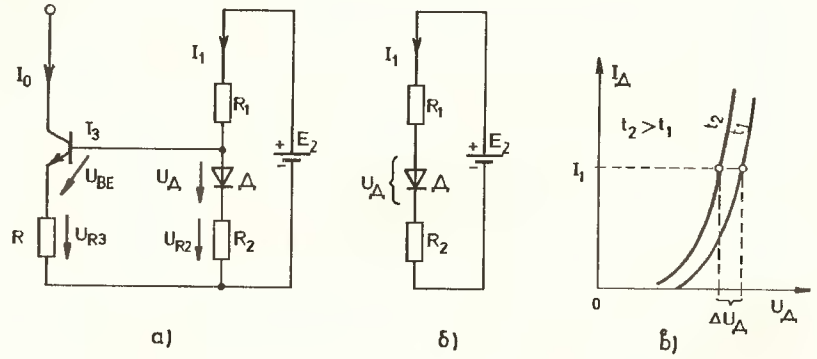
ГСТ с ООВ и диодна стабилизация. При тази схема в управляващата верига на транзистора T_3 е включен допълнително



Фиг. 6.21

един диод (фиг. 6.21*а*). В същност това е транзисторът T_4, на който се използва емитерният преход (фиг. 6.21*б*). Транзисторите T_3 и T_4 са *разположени върху кристала един до друг*, с което им се осигурява еднакъв температурен режим.

За да изясним температурно-стабилизиращата роля на диода, на фиг. 6.22*а* е показана управляващата верига на транзистора T_3. За нея може да се напише



Фиг. 6.22

$$U_{BE} + U_{R3} = U_д + U_{R2}\,. \tag{6.32}$$

При увеличаване на температурата съществува тенденция токът I_0 да нараства. Под въздействието на температурата обаче напрежението $U_д$ намалява с величината $\Delta U_д$. (Диодът се захранва през относително високоомните резистори R_1 и R_2, така че

токът I_1 почти не се влияе от температурата — вж. фиг. 6.22*б* и *в*.) Това от своя страна води до намаляване на преднапрежението на T_3, т.е. *получава се температурно стабилизиращ ефект.*

При тази схема (фиг. 6.22*а*) големината на стабилния ток се дава с израза

$$I_0 = \frac{I_1 R_2}{R_3} + \frac{\varphi_т}{R_3} \ln \frac{I_1 S_3}{I_0 S_4}\,, \tag{6.33}$$

където $\varphi_т = \dfrac{kT}{q}$ е температурният потенциал (вж. част I, т. 2.1);

S_3 — площта на емитерния преход на T_3;

S_4 — площта на емитерния преход на T_4.

При стайна температура $\varphi_т = 0{,}026$ V, така че, ако R_3 се избере достатъчно голямо и ако $I_0 S_4 \gg I_1 S_3$, второто събираемо в дясната част на формула (6.33) може да се направи много по-малко от първото. При тези условия за големината на стабилния ток се получава

$$I_0 \approx \frac{I_1 R_2}{R_3}\,. \tag{6.34}$$

Този израз показва, че токът I_0 не зависи от колекторното напрежение и от коефициента β на T_3, *а се определя единствено от големината на тока I_1 през делителя*. Следователно токът I_0 представлява "огледален" образ на тока I_1 с точност до мащабния коефициент R_2/R_3. Поради това този вид ГСТ се наричат още *токови огледала*, а I_1 се нарича *еталонен ток*.

Ако на фиг. 6.22*а* се пренебрегне базовият ток на T_3, за големината на тока I_1 може да се напише

$$I_1 = \frac{E_2 - U_д}{R_1 + R_2} \approx \frac{E_2}{R_1 + R_2}\,. \tag{6.35}$$

От формули (6.33) и (6.35) следва, че при подходящ подбор на елементите токът I_0 може да се направи да зависи твърде слабо от температурно зависимите величини $\varphi_т$ и $U_д$. При това, като се вземе под внимание, че температурният коефициент на съпротивлението (TKR) на дифузните резистори е положителен, а този на $U_д$ — отрицателен, по схемата от фиг. 6.22*а* е *възможно да се получи ГСТ с много голяма температурна стабилност*.

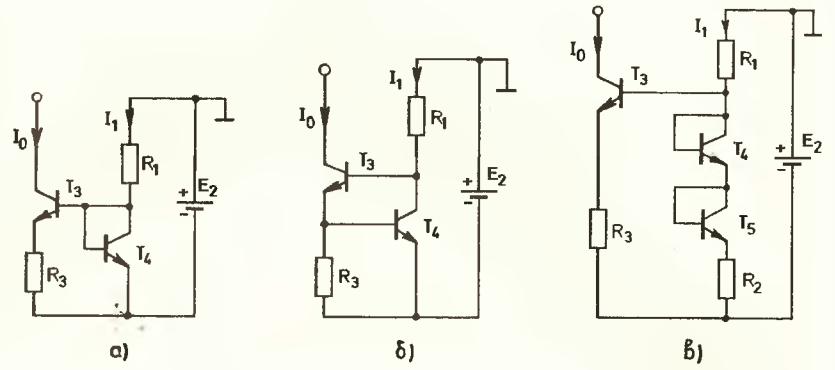
На фиг. 6.23*а* е показана друга схема на ГСТ. Тя се препоръчва в случаите, когато се налага токът I_0 да е много по-малък от тока I_1.

Когато захранващият токоизточник E_2 е нисковолтов (напр. 2–3 V), препоръчва се да се използва ГСТ, показан на фиг. 6.23*б*.

Когато е нужно ГСТ да има особено голяма температурна стабилност, може да се използва схемата, дадена на фиг. 6.23*в*. Характерното за нея е, че ако T_4 и T_5 са еднакви и ако е изпълнено

условието $R_1 = R_2$, токът I_1 (респ. токът I_0) може да има много голяма температурна стабилност.

В заключение нека подчертаем, че всеки ГСТ трябва да има възможно по-малък изходен капацитет. (Касае се за вътрешния



Фиг. 6.23

капацитет между точките *1* и *2* на фиг. 6.17*а*.) Това се налага от факта, че $C_{изх}$ е свързан *паралелно* на високоомното $R_{дин}$. Така че, ако $C_{изх}$ е значителен, той започва да шунтира $R_{дин}$, което води до намаляване на CMR-фактора при високи честоти (вж. напр. фиг. 3.15 и формула 3.3).

6.2.6. ОСНОВНИ ПАРАМЕТРИ НА РЕАЛНИЯ ДУ

Тъй като ДУ има два входа и два изхода, неговата работа се характеризира със значителен брой параметри. Нека да направим преглед на по-важните от тях.[1].

Коефициент на усилване на диференциалните входни сигнали $K_{u\,диф}$. Той се дефинира с отношението

$$K_{u\,диф} = \frac{U_{изх\,диф}}{U_{вх\,диф}} \qquad (6.36)$$

и се намира по формули (6.9) и (6.16). Този коефициент е желателно да бъде възможно по-голям, като в пракриката най-често $K_{u\,диф}$ =5–100. Нека напомним, че при $R_{вх\,сл} \gg R_C$, ДУ със симетричен изход има двойно по-голям коефициент на усилване от този при несиметричен изход (вж. формули 6.7 и 6.15).

[1]За улеснение на читателя по-нататък се използват и някои нестандартни означения с български индекси (Бел. ред.).

Коефициент на предаване на синфазните входни сигнали $K_{u\,синф}$. Той се дефинира с отношението

$$K_{u\,синф} = \frac{U_{изх\,синф}}{U_{вх\,синф}} \qquad (6.37)$$

и е желателно да бъде възможно по-малък (в идеалния случай той е нула). При ДУ с несиметричен изход този коефициент може да се намери от израза

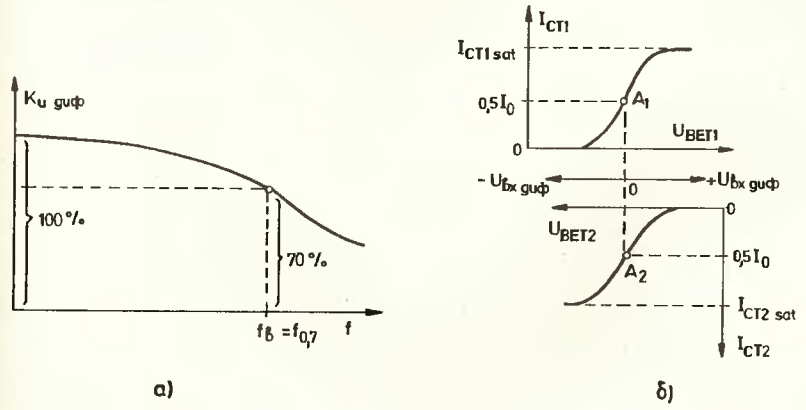
$$K_{u\,синф\,нес} = \frac{SR_{т\,нес}}{1 + 2SR_{дин}} \approx \frac{R_{т\,нес}}{2R_{дин}}, \qquad (6.38)$$

където $R_{т\,нес}$ се дава с формула (6.15), а величината $R_{дин}$ е изходното съпротивление на ГСТ (вж. формула 2.54). В практиката най-често $K_{u\,синф\,нес} = 10^{-2}$–$10^{-3}$.

При ДУ със симетричен изход коефициентът $K_{u\,синф\,сим}$ е значително по-малък. За точното му определяне липсват прости формули, тъй като той зависи от толерансите на елементите. Във всички случай обаче той е толкова по-малък, колкото $R_{дин}$ е по-голямо. В практиката най-често $K_{u\,синф\,сим} = 10^{-3} \div 10^{-5}$.

***CMR* фактор.** Този параметър беше дефиниран с формула (6.14). Реалните ДУ обикновено имат $CMRR = 60 \div 100$ dB, т.е. $10^3 \div 10^5$ пъти.

Амплитудно-честотна характеристика. Както е известно, в интегрално изпълнение ДУ представлява едностъпален постояннотоков усилвател. Следователно неговата амплитудно-честотна характеристика има вида, показан на фиг. 6.24*а*. Горната гранич-



Фиг. 6.24

на честота $f_в = f_{0,7}$ се определя главно от вътрешните капацитети на транзисторите (капацитетът на обратно поляризирания колекторен преход и капацитетът колектор-подложка) и от честотната

зависимост на коефициента β. Нека напомним, че ако $R_{\text{вх сл}}$ е голямо, това ще доведе до по-голям коефициент на усилване, но съгласно ефекта на Милер (вж. формули 2.14 и 3.5) входният динамичен капацитет също нараства и това води до намаляване на $f_{\text{в}}$. Или все едно: изискванията за широка честотна лента и голям коефициент на усилване са взаимно противоречиви. При съвременните ДУ най-често $f_{\text{в}} = 50$–200 MHz, т.е. те имат много добри честотни свойства. (Това е ценно предимство в сравнение с ОУ, чиято горна гранична честота $f_{\text{в}}$ е най-често 1–10 MHz.) Ето защо ДУ са особено подходящи като високочестотни и междинночестотни усилватели. Поради добрите си честотни свойства ДУ намира приложение и в някои бързодействуващи ЦИС (напр. ЦИС от типа ЕСЛ).

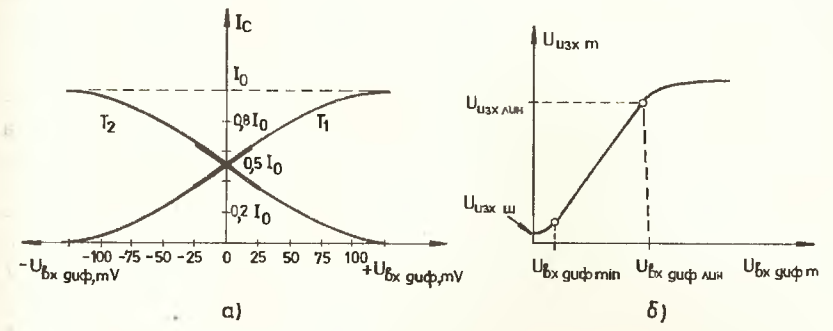
Предавателни характеристики на ДУ. Те изразяват зависимостта на колекторния ток на всеки един от транзисторите от големината на диференциалното входно напрежение. На фиг. 6.24*б* са показани предавателните характеристики на двата транзистора. За разлика от предавателната характеристика на единичния транзистор (вж. фиг. 2.27*в*) тук горният край на всяка характеристика е закривен по същия начин като долния, т.е. това са симетрични S-образни криви. Тази тяхна симетричност се получава в резултат на действието на ГСТ, включен в емитерните вериги.

Всяка характеристика има в средната си част неголям праволинеен участък. В средата на този участък са разположени работните точки A_1 и A_2, на които съответствува колекторен ток на покой $0,5I_0$ и $U_{\text{вх диф}} = 0$. Когато $U_{\text{вх диф}}$ нараства в положителна посока, колекторният ток на T_1 нараства, а този на T_2 — намалява; когато $U_{\text{вх диф}}$ нараства в отрицателна посока, колекторният ток на T_1 намалява, а този на T_2 — нараства. Тъй като в емитерните вериги на транзисторите е включен ГСТ, всяко увеличаване на единия колекторен ток е точно равно по големина на намаляването на другия колекторен ток, като тяхната сума (при пренебрегване на базовите токове) във всеки един момент е равна на I_0. По такъв начин ГСТ прави S-образните характеристики напълно симетрични в долния и горния им край.

На фиг. 6.25*а* са дадени предавателните характеристики на двата транзистора за случая, когато ДУ не е обхват от местни ООВ. Двете характеристики са начертани в една координатна система, като по ординатата са нанесени части от стабилния ток, а по абсцисата стойностите на входното диференциално напрежение. Доказва се, че пълно насищане на единия транзистор и запушване на другия настъпва, когато входното диференциално напрежение има големина

$$U_{\text{вх диф нас}} \approx 4\varphi_{\text{т}}\,. \tag{6.39}$$

Като се има пред вид, че при стайна температура $\varphi_{\text{т}} = 0,026$ V, очевидно пълно насищане настъпва (в едната и в другата посока) при входно напрежение около 100 mV. В централната част с обхват ±25 mV характеристиките имат сравнително голяма линейност (на фиг. 6.25*а* тази част е начертана по-дебела).



Фиг. 6.25

От фиг. 6.25*а* следва, че при различните ДУ *стабилният ток може да има различна стойност, обаче входното напрежение, при което настъпва насищане, е едно и също при различните видове ДУ* (т.е. не зависи от товара, от захранващото напрежение, от коефициента β и т.н., а се определя само от температурния потенциал $\varphi_{\text{т}}$).

Стръмността в централната част на всяка една от характеристиките (фиг. 6.25*а*) има големина

$$S = \frac{\Delta I_C}{\Delta U_{\text{вх синф}}} = \frac{I_0}{\varphi_{\text{т}}} \approx 30 I_0\,, \tag{6.40}$$

която формула е аналогична с израза (2.5). Ако по някакъв начин се изменя големината на стабилния ток I_0, *това ще промени стръмността (респ. усилването), без да се нарушава линейността в централната част на характеристиките*. Тази особеност на ДУ може да се използва в редица схеми с АРУ.

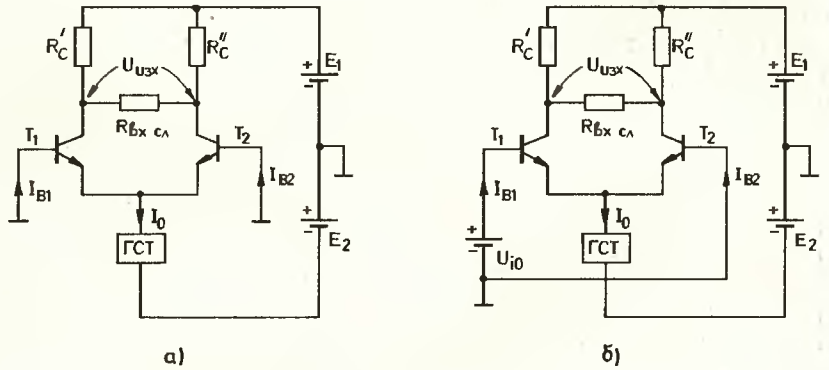
Амплитудна характеристика. Тя изразява зависимостта на амплитудата на изходното напрежение от амплитудата на диференциалното входно напрежение при определена честота (напр. $f = 1$ kHz). Нейният вид е показан на фиг. 6.25*б*. Характеристиката не минава през началото на координатната система, тъй като при $U_{\text{вх диф m}} = 0$ в изхода съществува определено неголямо напрежение $U_{\text{изх ш}}$, породено от шумовете. Но тъй като шумовете са синфазни сигнали, величината $U_{\text{изх ш}}$ при ДУ е, общо взето, по-малка, отколкото при другите усилвателни схеми, т.е. *ДУ има много добри шумови качества*. При реалните ДУ величината

$U_{\text{вх диф min}}$ (при подходящо съгласуване с генератора) има сравнително малка стойност — напр. $0,1 \div 1$ μV.

Когато входното напрежение има стойности между $U_{\text{вх диф min}}$ и $U_{\text{вх диф лин}}$ (фиг. 6.25*б*), амплитудната характеристика е почти права линия, чийто наклон е равен на $K_{u\,\text{диф}}$ (вж. формула 6.36). Величината $U_{\text{вх диф лин}}$ е онова най-голямо входно диференциално напрежение, при което клирфакторът не надвишава определена стойност (напр. $k_x = 5$ %). На практика обикновено $U_{\text{вх диф лин}} = 20 \div 50$ mV, а $U_{\text{изх лин}} = K_{u\,\text{диф}} U_{\text{вх диф лин}}$.

Максимални входни напрежения. В справочниците често се дават напреженията $U_{\text{вх диф max}}$ и $U_{\text{вх синф max}}$. Това са възможно най-големите входни напрежения, над които ДУ се повреждa. Тяхната стойност е най-често $\pm(10 \div 20)$ V.

Входно напрежение на несиметрия U_{io} (остатъчно входно напрежение U_o, напрежение на разбалансирането e_o). Ако двата входа на *идеалния* ДУ се свържат към шаси, двата базови тока I_{B1} и I_{B2} ще са еднакви, а изходното напрежение ще е нула (фиг. 6.26*а*). Ако *реалният* ДУ се свърже по същата схема, двата базови тока няма да са еднакви и изходното напрежение няма да



Фиг. 6.26

е нула. За да стане изходното напрежение на реалния ДУ нула, необходимо е между двата входа да се подаде неголямо напрежение U_{io} (фиг. 6.26*б*), наречено *входно напрежение на несиметрия*. (Полярността на U_{io} може да бъде и обратна на тази, показана на фиг. 6.26*б*.) Основната причина за съществуването на напрежението на несиметрия е нееднаквостта на входните характеристики на T_1 и T_2.

В практиката стойността на U_{io} е най-често 0,5–5 mV и колкото е по-малка, толкова ДУ е по-добър. В реалните схеми напрежението U_{io}, необходимо за нулиране на изхода, се получава най-често чрез подходящи делители.

Температурен коефициент на входното напрежение на несиметрия $\alpha_{U_{io}}$ (α_U). Този параметър е

$$\alpha_{U_{io}} = \frac{\Delta U_{io}}{\Delta t} = \frac{U_{io}(t_2) - U_{io}(t_1)}{t_2 - t_1}. \qquad (6.41)$$

Той показва с каква степен се разбалансирва схемата при изменение на температурата. Колкото $\alpha_{U_{io}}$ е по-малък, толкова ДУ е по-добър. Величината $\alpha_{U_{io}}$ не е константа и при различните температури е различна. В практиката стойността на температурния дрейф е най-често $\alpha_{U_{io}} = 10^{-2} \div 10^{-3}$ mV/град. За практиката е важно да се знае, че ДУ с по-малко U_{io} имат по-малък $\alpha_{U_{io}}$.

Входен ток на несиметрия I_{io} (остатъчен входен ток I_o). Когато изходът на реалния ДУ е нулиран (фиг. 6.26*б*), двата базови тока обикновено не са еднакви и тяхната разлика

$$I_{io} = I_{B1} - I_{B2} \qquad (6.42)$$

се нарича *входен ток на несиметрия*. Основната причина за съществуването на I_{io} е нееднаквостта на коефициентите β_1 и β_2 на двата транзистора.

В практиката стойността на I_{io} е най-често 0,1–1 μA и колкото е по-малка, толкова ДУ е по-добър.

Входен поляризиращ ток $I_{B\text{п}}$ (среден входен ток I_{iB}). Когато изходът на ДУ е нулиран, средноаритметичната стойност на двата базови тока се нарича входен поляризиращ ток, т.е.

$$I_{B\text{п}} = \frac{I_{B\text{п}T1} + I_{B\text{п}T2}}{2}. \qquad (6.43)$$

Входният поляризиращ ток обуславя входното съпротивление на ДУ за синфазни входни сигнали и е желателно да е възможно по-малък. В практиката най-често $I_{B\text{п}} = 1 \div 10$ μA.

Входно съпротивление на диференциални сигнали $R_{\text{вх диф}}$ (R_i). Този параметър се отнася за променливите входни сигнали, подлежащи на усилване. Големината му може да бъде намерена чрез формули (6.10) и (6.17). В практиката неговата стойност е най-често $2 \div 20$ kΩ, обаче в някои случаи тя може да бъде и по-голяма.

Входно съпротивление за синфазни сигнали $R_{\text{вх синф}}$ ($R_{i\text{см}}$). Този параметър се отнася за нежелателните сигнали, които трябва да бъдат подтиснати. Неговата големина може да се намери по формули (6.12) и (6.20). Колкото $R_{\text{вх синф}}$ е по-голямо, толкова подтискането на нежеланите сигнали е по-добро. В практиката най-често $R_{\text{вх синф}} = 10^5 \div 10^6$ Ω.

Изходно съпротивление $R_{\text{изх}}$ (R_0). Това е изходното съпротивление на ДУ за променлив ток. Различаваме изходно съпротивление при симетричен изход (вж. формула 6.13) и изходно съпротивление при несиметричен изход (вж. формула 6.18). В практиката тези съпротивления най-често имат стойност $1 \div 10$ kΩ.

Коефициенти на подтискане на вариациите на захранващите напрежения ($SVRR$ или $PSRR$). Те се дефинират с отношенията

$$H_1 = \frac{\Delta E_1}{\Delta U_{io}} \quad \text{и} \quad H_2 = \frac{\Delta E_2}{\Delta U_{io}}, \tag{6.44}$$

където ΔE_1 (или ΔE_2) е дадена промяна на захранващото напрежение, а ΔU_{io} е онази промяна на входното напрежение на несиметрия, която води до нулиране на изхода. Колкото коефициентите H_1 и H_2 са по-големи, толкова ДУ е по-добър, тъй като по-малко се влияе от вариациите на захранващите напрежения. В практиката коефициентите H_1 и H_2 най-често имат стойност $10^4 \div 10^6$.

Захранващи напрежения E_1 и E_2. Те бяха разгледани по-рано (вж. фиг. 6.2*б*).

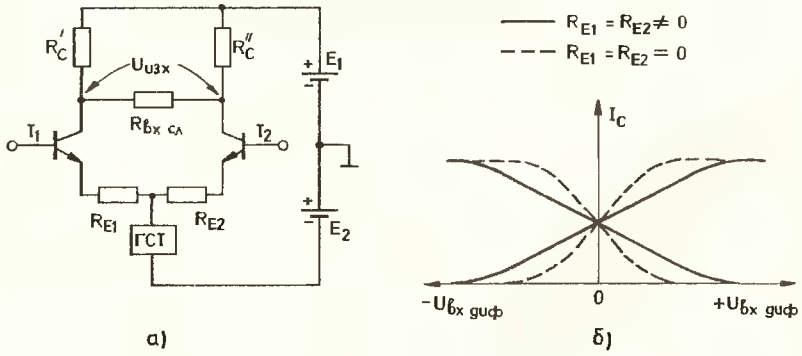
Консумирана мощност P_C. Това е общата мощност, която ДУ консумира от двата токоизточника:

$$P_C = E_1 I_1 + E_2 I_2 \tag{6.45}$$

при заземени входове и отворен изход, т.е. при липса на $R_{\text{вх сл}}$. Повечето от съвременните ДУ са маломощни усилвателни устройства, като най-често $P_C = 50 - 300$ mW.

6.2.7. ОСНОВНИ ВАРИАНТИ НА ДИФЕРЕНЦИАЛНИЯ УСИЛВАТЕЛ

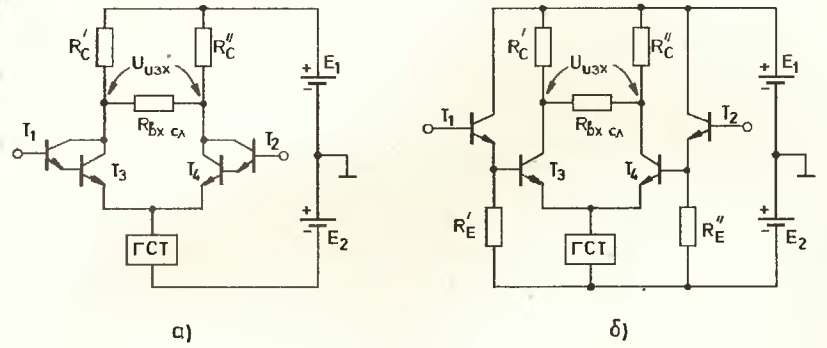
Диференциален усилвател с допълнителни емитерни резистори. При тази схема (фиг. 6.27*а*) в емитерните вериги на двата транзистора са включени резисторите R_{E1} и R_{E2}. Те създават местни последователни ООВ по ток не само за синфазния, но и за диференциалния сигнал. Това води до намаляване на коефициента на усилване на ДУ за диференциални входни сигнали.



Фиг. 6.27

Едновременно с това обаче *се разширяват линейните области* в предавателните характеристики (фиг. 6.27*б*), тъй като насищането настъпва при по-големи входни диференциални напрежения. А това в някои случаи (напр. в радиоприемната техника) е твърде важно. В практиката най-често $R_{E1} = R_{E2} = 50$–$200\ \Omega$.

Диференциален усилвател със съставни транзистори. Основните предимства на ДУ със съставни транзистори (фиг. 6.28*а*) са: по-голям коефициент на усилване, по-голямо входно съпротивление, по-малък входен поляризиращ и остатъчен ток. Като недостатъци на тази схема може да се посочат: по-голямо остатъчно напрежение, по-голям температурен дрейф и по-голям собствен шум. Поради това в аналоговите ИС тази схема не се използва като първо, а само като второ усилвателно стъпало.

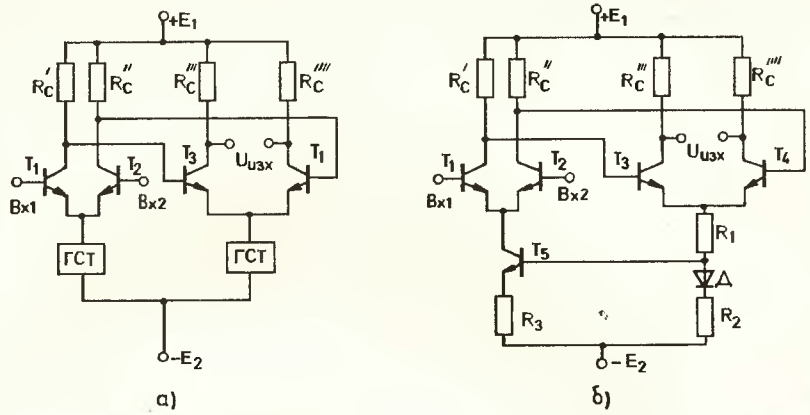


Фиг. 6.28

Диференциален усилвател с голямо входно съпротивление. Когато е необходимо ДУ да има голямо входно съпротивление, на входа се включват *емитерни повторители* (фиг. 6.28*б*). Както е известно, те не усилват по напрежение, не дефазират сигнала и притежават сравнително добри честотни свойства.

Двустъпален диференциален усилвател. Неговата схема е показана на фиг. 6.29*а*. Тук симетричният изход на първото стъпало е свързан със симетричния вход на второто. Резултатният коефициент на усилване на диференциалните входни сигнали е равен на произведението от коефициентите на усилване на двете стъпала. Недостатък на схемата е наличието на два ГСТ, чиито изходни капацитети водят до намаляване на CMR-фактора при високи честоти.

Споменатият недостатък може да се намали, ако използва свързването, показано на фиг. 6.29*б*. Тук резисторът R_1 вместо към шаси е свързан към емитерите на T_3 и T_4. По такъв начин се



Фиг. 6.29

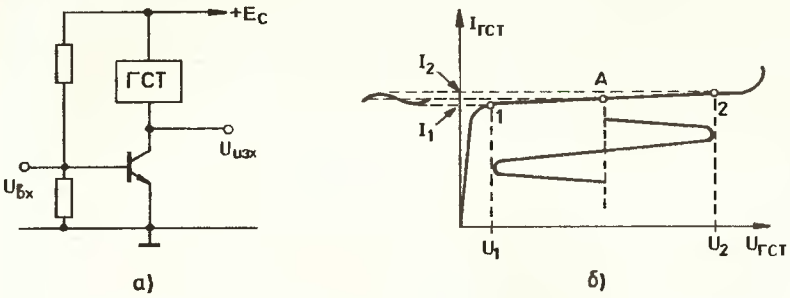
реализира ООВ *само за синфазните сигнали*, което води до увеличаване на CMR-фактора.

Диференциален усилвател с динамичен товар. От формули (6.9) и (6.16) следва, че за получаване на голям коефициент на усилване е необходимо S, R_C и $R_{\text{вх сл}}$ да бъдат възможно по-големи. Увеличаването на стръмността обаче е свързано с увеличаването на колекторните токове на покой (вж. формула 2.5). Това не е желателно, тъй като води до повишено отделяне на топлина, увеличава се дрейфът и нараства собственият шум. Увеличаването на R_C също не е желателно, тъй като води до загуба на площ, до необходимост от повишено захранващо напрежение и до нарастване на разсейваната мощност.

Един от начините за получаване на голям коефициент на усилване е използването на *динамичен товар*. Последният представлява двуполюсник, който има голямо съпротивление за променлив ток $R_{\text{дин}}$ и малко съпротивление за постоянен ток. Следователно *динамичният товар не е нищо друго освен генератор на стабилен ток* (фиг. 6.30*а*). Нека да разгледаме усилването на тази схема, когато следващото стъпало има високоомен вход. За целта може да се използва еквивалентната схема, дадена на фиг. 2.21*б*, като шунтиращото действие на $R_{\text{изх тр}} = \dfrac{1}{h_{22e}}$ не бива да се пренебрегва, тъй като $R_{\text{дин}}$ на ГСТ има големи стойности. От тази еквивалентна схема за големината на коефициента на усилване по напрежение може да се получи изразът

$$K_{u\,\text{ОЕ}} = \frac{SR_{\text{дин}}}{1 + h_{22e}R_{\text{дин}}}. \qquad (6.46)$$

Например при $S = 30$ mA/V, $R_{\text{дин}} = 100$ kΩ и $h_{22e} = 3.10^{-5}$ S за

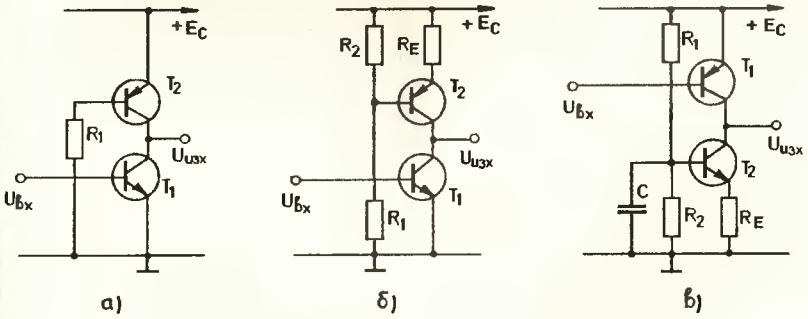


Фиг. 6.30

коефициента на усилване на това стъпало (фиг. 6.30*а*) се получава $K_{u\,\text{ОЕ}} = 750$.

Голямото усилване на стъпалото при използване на динамичен товар се обяснява физически с това, че *малките изменения на колекторния ток пораждат значителни напрежения в двата края на ГСТ* (фиг. 6.30*б*).

На фиг. 6.31*а* е показано усилвателно стъпало с динамичен товар с *дискретни* транзистори. Усилвателният транзистор T_1 е включен по схема ОЕ. Транзисторът T_2 (и по-точно неговото



Фиг. 6.31

изходно съпротивление) изпълнява ролята на динамичен товар. Той също е включен по схема ОЕ, понеже променливото изходно напрежение (което по време на работа има сравнително голям размах (вж. фиг. 6.30*б*) действува между неговия колектор и емитер. Като се променя стойността на резистора R_1 (фиг. 6.31*а*), може да се променя колекторният ток на покой на T_2, респ. големината на $R_{\text{изх}\,T2} = R_{\text{дин}} = \dfrac{1}{h_{22e}}$. Във връзка с това нека напомним, (че колкото $I_{C\text{п}}$ е по-малък, толкова $R_{\text{изх}\,T2}$ е по-голямо, а стръмност-

ЛИЧНА БИБЛИОТЕКА

та на T_2 — по-малка. При схемата от фиг. 6.31*а* транзисторът T_2 е включен по схема ОЕ, поради което при ток $I_{Cп} = 1$ mA изходното му съпротивление $R_{изхT2} = \dfrac{1}{h_{22e}}$ трудно може да надвиши 30–40 kΩ. Освен това тази схема има лоша температурна стабилност.

По-добри параметри има усилвателното стъпало с динамичен товар, показано на фиг. 6.31*б*. Тук динамичният товар е реализиран с транзистора T_2, който също е включен по схема ОЕ. Благодарение на резистора R_E транзисторът T_2 е обхванат от последователна ООВ по ток, която повишава $R_{изхT2}$ (вж. формула 2.54) и подобрява температурната стабилност на колекторния ток.

На фиг. 6.31*в* е показана друга схема на усилвателно стъпало с динамичен товар с дискретни транзистори. Тук усилвателният транзистор T_1 е включен по схема ОЕ. Транзисторът T_2 изпълнява ролята на динамичен товар, като обръщаме внимание, че той е включен по схема ОБ, която има голямо изходно съпротивление. Това е така, понеже базата на T_2 е заземена по променлив ток, а променливото изходно напрежение (което по време на работа има голям размах) действува между наговия колектор и база.

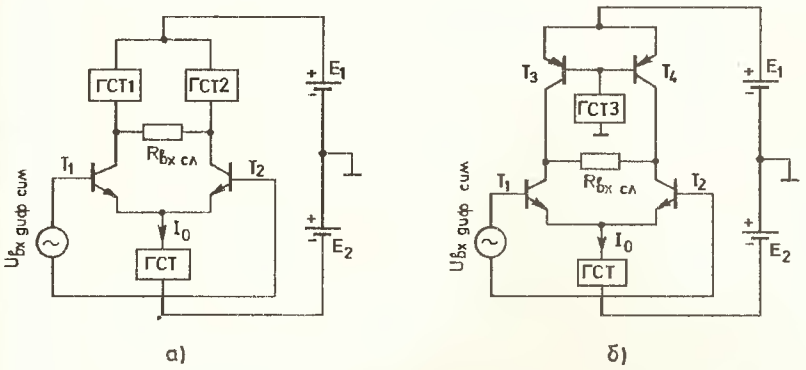
В дискретната схемотехника използването на динамичен товар с $R_{дин} > 40$–50 kΩ е свързано с определени трудности. Те се дължат на това, че *колкото $R_{дин}$ е по-голямо, толкова и температурната стабилност на тока на покой през ГСТ трябва да е по-голяма*, тъй като в противен случай е трудно работната точка A в режим на покой да се избере в средата на работния участък *1–2* (фиг. 6.30*б*). А както е известно, получаването на изключително голяма температурна стабилност на колекторния ток в дискретната схемотехника е почти невъзможно. Затова в усилвателите с дискретни елементи сравнително рядко се използва динамичен товар.

При интегралните ДУ постигането на голяма симетрия и голяма температурна стабилност е значително по-лесно. Затова *ДУ с динамичен товар намират широко приложение в редица ЛИС и в частност — в операционните усилватели*. Главните предимства на тези ДУ са големият им коефициент на усилване и голямото им входно съпротивление.

На фиг. 6.32*а* е показан ДУ с динамичен товар, със симетричен вход и симетричен изход. Динамичният товар и реализиран с генераторите на стабилен ток ГСТ1 и ГСТ2. Разбира се, схемата ще има голям коефициент на усилване само ако $R_{вх\,сл}$ е високоомно.

На фиг. 6.32*б* е показан подобен ДУ, като транзисторите T_3 и T_4 служат за динамичен товар. Обръщаме специално внимание, че те са включени по схема ОБ. Това е така, понеже средната точка

между двете бази *лежи на оста на симетрията, т.е. базите имат нулев потенциал по променлив ток.* (Едно такова "заземяване" без употребата на кондензатори е особено ценно за интегралната схемотехника.) Щом базите имат нулев променливотоков потен-



Фиг. 6.32

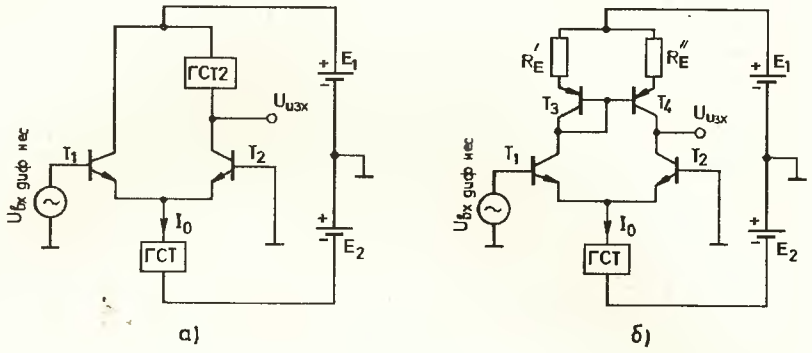
циал, променливото изходно напрежение действува между колектора и базата на всеки от транзисторите T_3 и T_4, а това е сигурно указание, че последните са включени по схема ОБ. От фиг. 6.32*б* се вижда, че необходимият базов ток на покой на T_3 и T_4 се осигурява от ГСТ3. Такова захранване на базите се налага от изискването за голяма стабилност и симетрия на колекторните токове на T_3 и T_4. Ако $R_{вх\,сл}$ е високоомно, един такъв ДУ може да има $K_{u\,дифсим} = 300$–400. Като недостатък на разглежданият ДУ може да се посочи неголямото му входно съпротивление (напр. 10–20 kΩ).

На фиг. 6.33*а* е показан ДУ с несиметричен вход и несиметричен изход. Динамичният товар е реализиран чрез ГСТ2, включен в колекторната верига на T_2. За получаване на голям коефициент на усилване входното съпротивление на следващото стъпало трябва да е голямо.

На фиг. 6.33*б* е показана една интересна схема на ДУ с динамичен товар. Тя има несиметричен вход и несиметричен изход, като коефициентът ѝ на усилване е много голям. Това се дължи на факта, че в усилването на сигнала участвуват не две, а три стъпала.

Първото стъпало се състои от транзистора T_1, който е включен по схема ОЕ. Той има за товар входното съпротивление на T_4 (то е значително поради ООВ, породена от R''_E), паралелно на което са включени диодът T_3 (неговото съпротивление е малко) и резисторът R'_E. Коефициента на усилване на това стъпало нека означим с K_1.

Второто усилвателно стъпало се състои от транзистора T_4, който е включен по схема ОЕ. Той получава сигнал от колектора на T_1 и има за динамичен товар изходното съпротивление на T_2. Коефициента на усилване на това стъпало да означим с K_4.



Фиг. 6.33

Третото усилвателно стъпало се състои от транзистора T_2, който също е включен по схема ОЕ. Той получава сигнал от входния генератор и има за динамичен товар изходното съпротивление на T_4. Нека коефициента на усилване на това съпротивление да означим с K_2.

Анализът показва, че коефициентът на усилване на целия ДУ (фиг. 6.33*б*) е положителен (т.е. липсва дефазиране) и е равен на

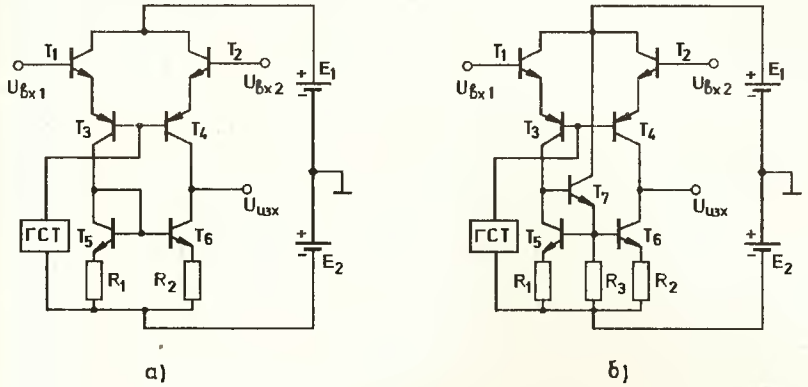
$$K_{u\ диф\ нес} = K_1 K_4 + K_2 . \qquad (6.47)$$

Вижда се, че резултатният коефициент на усилване не е произведение от трите коефициента. Причината за това е, че по отношение на веригата вход–изход усилвателят T_2, от една страна, и усилвателите T_1–T_4, от друга, са свързани паралелно. Следователно сигналът на усилвателя T_2 се прибавя във фаза със сигнала на двустъпалния усилвател T_1–T_4.

Като недостатъци на разгледания ДУ може да се посочат неголямото входно съпротивление и неголемият CMR-фактор (последното се дължи на несиметрията в товара на T_1 и T_2).

На фиг. 6.34*а* е показана схема на ДУ със *сложни емитерни повторители и динамичен товар*. Той има симетричен вход и несиметричен изход и намира приложение като първо стъпало в операционните усилватели. Показаният на фиг. 6.37*а* ДУ има голям коефициент на усилване (напр. 300–500) и голямо входно съпротивление (напр. 100–300 kΩ). Транзисторите T_1 и T_2 са включени по схема ОК, като за товар им служи малкото входно съпротивление на T_3 и T_4. Последните са включени по схема ОБ, тъй

като *средната точка между базите им лежи на оста на симетрия, т.е. има нулев променливотоков потенциал*. За получаване на голяма симетрия и стабилност базите на T_3 и T_4 се захранват постояннотоково от ГСТ. Обръщаме внимание, че свързването от



Фиг. 6.34

колекторите на T_3 и T_4 надолу е аналогично с това, показано на фиг. 6.33*б*. Следователно, като се има пред вид, че T_1 и T_2 са емитерни повторители, и тук са налице същите *три усилвателни стъпала* както на фиг. 6.33*б*, като тук тези стъпала са изградени от T_3, T_6 и T_4. Транзисторът T_5 е включен като диод, при което товарът в колекторната верига на T_3 не е динамичен и се състои от входното съпротивление на T_6 (то е значително поради ООВ, създавана от R_2), паралелно на което са включени диодът T_5 и резисторът R_1. Транзисторът T_6 е включен по схема ОЕ. Той получава сигнал от колекторната верига на T_3 и има за динамичен товар изходното съпротивление на T_4. От своя страна транзисторът T_4 също представлява усилвателно стъпало, чийто динамичен товар е изходното съпротивление на T_6. Коефициентът на усилване на целия ДУ може да се намери по формулата

$$K_{u\ диф} = K_3 K_6 + K_4 . \qquad (6.48)$$

Тук може да бъде поставен въпросът: след като транзисторите T_1 и T_2 са включени по схема ОК, как е възможно този ДУ да има коефициент на усилване, по-голям от единица?

За да обясним това, нека припомним, че базите на T_3 и T_4 имат по променлив ток нулев потенциал. Следователно променливотоковият товар на T_1 и T_2 се състои само от емитерните преходи на T_3 и T_4 (чиито съпротивления са малки), т.е. изходното напрежение не е включено в управляващите вериги на T_1 и T_2. Така че T_1

и T_2 са включени по схема ОК само по отношение на своя товар, но не и по отношение на целия ДУ.

От фиг. 6.34*а* следва, че спрямо генератора, включен между базите на T_1 и T_2 (не е показан на фигурата), управляващите преходи на T_1, T_2, T_3 и T_4 са включени последователно. (ГСТ има голямо променливотоково съпротивление и през него входен ток практически не се отклонява.) Следователно за входното съпротивление на ДУ може да се напише

$$R_{\text{вх диф}} = R_{\text{вх }T1} + R_{\text{вх }T2} + R_{\text{вх }T3} + R_{\text{вх }T4}. \qquad (6.49)$$

Обръщаме внимание, че транзисторите T_3 и T_4 са от типа PNP и техните коефициенти на усилване β_3 и β_4 (респ. $R_{\text{вх }T3}$ и $R_{\text{вх }T4}$, вж. формула 2.8) не са много големи. От това следва, че основна роля в (6.49) играят първите две събираеми. Голямата стойност на $R_{\text{вх диф}}$ се постига не толкова от това, че T_1 и T_2 са включени по схема ОК (товарът в емитерните им вериги е малък), колкото от това, че *колекторният ток в двете рамена се избира малък* (напр. 10–100 μA). Колекторните токове в двете рамена се задават от ГСТ.

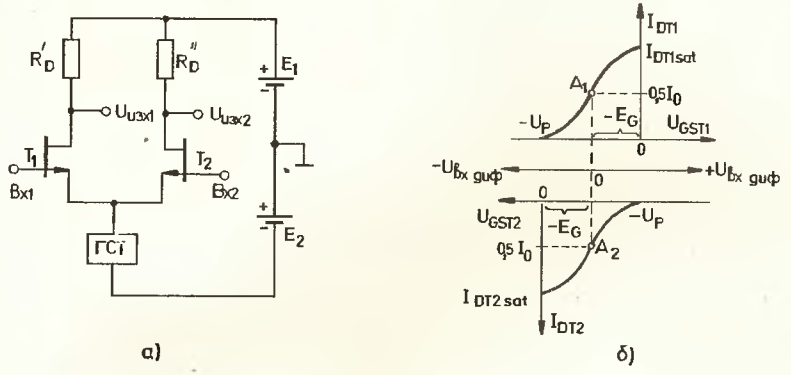
Като недостатък на разгледания ДУ може да се посочи фактът, че транзисторът T_5 е включен като диод. Поради това товарът на T_3 не е динамичен и усилването му не е много голямо, а това се отразява върху усилването на целия ДУ. Този недостатък може да се отстрани, ако връзката между колектора на T_3 и базата на T_6 се реализира не директно, а чрез транзистор. Такава схема на *усъвършенстван ДУ* е показана на фиг. 6.34*б*, където е добавен транзисторът T_7. При това положение транзисторът T_5 работи в активен режим и представлява динамичен товар за T_3. Транзисторът T_7 е включен по схема ОК и "повтаря" сигнала от колектора на T_3 към базата на T_6. Понеже T_1 и T_2 също са включени по схема ОК, усилвателните стъпала са три и са изградени от T_3, T_6 и T_4. Коефициентът на усилване на целия ДУ може да се намери от формула (6.48), като тук K_3 е значително по-голямо. Резисторите R_1 и R_2 служат да увеличат изходното съпротивление на T_5 и T_6, с което се увеличава динамичният товар на T_3 и T_4. Резисторът R_3 служи да увеличи колекторния ток на T_7 с оглед неговият режим да е близък до режима на останалите транзистори.

ДУ, показан на фиг. 6.34*б*, може да има $K_{u\,\text{диф}} = 800$–1200 и $R_{\text{вх диф}} = 0{,}3$–$2$ MΩ. Наличието на симетрия в товара на T_3 и T_4 осигурява на този ДУ CMR-фактор с големина 10^4–10^5 (т.е. 80–100 dB). Разглежданият ДУ има подобрени честотни свойства. Това се дължи на факта, че T_1 и T_2 са включени по схема ОК (т.е. малък входен капацитет), а T_3 и T_4 са включени по схема ОБ (т.е. малък изходен капацитет).

6.2.8. ДИФЕРЕНЦИАЛЕН УСИЛВАТЕЛ С ПОЛЕВИ ТРАНЗИСТОРИ

Предимствата на ДУ с полеви транзистори са главно две: много голямо входно съпротивление (достигащо до 10^7–10^{10} Ω при ниски честоти) и малък собствен шум (отнася се за високоомен генератор на входа). В ДУ могат да бъдат използвани както полеви транзистори с PN преход (PN транзистори), така и MOS транзистори.

На фиг. 6.35*а* е показана схема на ДУ с N канални PN транзистори. Последните се използват твърде често, тъй като полярността



Фиг. 6.35

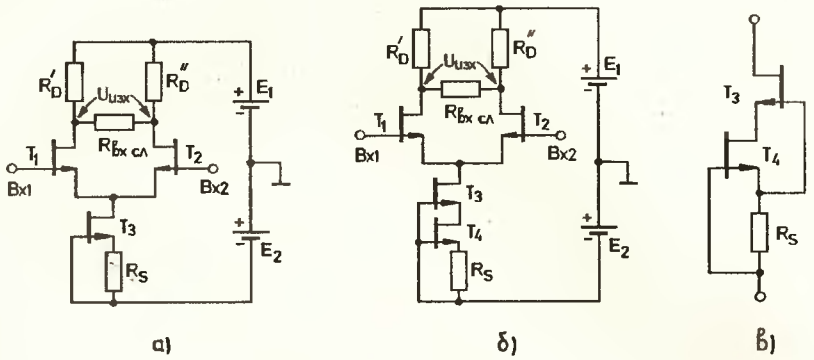
на захранването им се съгласува добре с тази на биполярните NPN транзистори. Генераторът на стабилен ток може да бъде изпълнен както с биполярни, така и с полеви транзистори.

На фиг. 6.35*б* се вижда, че в режим на покой (т.е. когато $U_{\text{вх диф}} = 0$) работните точки A_1 и A_2 се намират в средната част на S-образните предавателни характеристики, преднапрежението на гейтовете спрямо сорсовете е отрицателно и има големина E_G. Напомняме, че при наличие на R_D при полевите транзистори също настъпва насищане, подобно на това, показано на фиг. 2.27 и 2.28. Но докато при биполярните транзистори насищането настъпва при около ±100 mV (вж. фиг. 6.25*а*), при ДУ с полеви транзистори насищането може да настъпи при по-големи напрежения — напр. 0,5–2 V и това зависи от праговото напрежение U_P на транзисторите, от E_D и от R_D.

Показаният на фиг. 6.36*а* ДУ е със симетричен изход. Тук $R'_D = R''_D = R_D$, като в сорсовите вериги като ГСТ е използван *полеви транзистор, свързан като двуполюсник*. Благодарение на ООВ, породена от R_S, този двуполюсник има добра температурна ста-

билност и голямо динамично съпротивление. Големината на резистора R_S зависи от необходимия стабилен ток I_0 и параметрите U_p и I_{DSS} на T_3 и може да се определи от израза

$$R_S = \frac{|U_p|}{I_0}\left(1 - \sqrt{\frac{I_0}{I_{DSS}}}\right). \qquad (6.50)$$



Фиг. 6.36

Например, ако $I_0 = 1$ mA, $U_p = -3$ V и $I_{DSS} = 9$ mA, за големината на резистора се получава $R_S = 2$ kΩ. Динамичното съпротивление на този двуполюсник (фиг. 6.36*а*) зависи от големината на стабилния ток I_0 и параметрите U_p и I_{DSS} на транзистора T_3. То може да се намери от израза

$$R_{\text{дин}} \approx \frac{R_{io} I_{DSS}}{I_0}\sqrt{1 + \frac{U_{D\text{п}}^2}{10U_p}}\left(\sqrt{\frac{4I_{DSS}}{I_0}} - 1\right), \qquad (6.51)$$

където R_{io} е изходното съпротивление на T_3 в точка с координати $|U_{DS}| = |U_p|$ и $U_G = 0$, а $U_{D\text{п}} = U_D - U_G + U_p$, като величините се вземат със своите знаци (вж. част I, т. 13.5).

Във формула (6.51) праговото напрежение U_p се взема по абсолютна стойност. Например, ако $I_0 = 1$ mA, $U_p = -3$ V, $I_{DSS} = 9$ mA, $R_{io} = 3$ kΩ и $U_D = 12$ V, от (6.51) за динамичното съпротивление на ГСТ се получава $R_{\text{дин}} \approx 260$ kΩ. Нека отбележим, че по формула (6.51) се определя и изходното съпротивление на T_1 и T_2, като вместо I_0 трябва да се замести с $I_{D\text{п}}$.

При звукови честоти коефициентът на усилване на стъпалото (фиг. 6.36*а*) за диференциални входни сигнали е

$$K_{u\,\text{дифсим}} = 0,5SR_{\text{т сим}}. \qquad (6.52)$$

Тук $R_{\text{т сим}}$ е равно на паралелно свързаните $2R_D$ и $R_{\text{вх сл}}$, а стръмността на всеки един от транзисторите при дрейнов ток на покой

$I_{D\text{п}}$ може да се намери от израза

$$S = \frac{2I_{DSS}}{|U_p|}\sqrt{\frac{I_{D\text{п}}}{I_{DSS}}}. \qquad (6.53)$$

Пример 6.2. Да се определи коефициентът на усилване на един ДУ с полеви транзистори (фиг. 6.36*а*) при диференциален входен сигнал и симетричен изход, ако $R_D = 8$ kΩ, $R_{\text{вх сл}} = 5$ kΩ, $I_{D\text{п}} = 1$ mA и използваните транзистори имат параметри $U_p = -3$ V и $I_{DSS} = 9$ mA.

От формула (6.53) се намира стръмността в избраната работна точка

$$S = \frac{2I_{DSS}}{|U_p|}\sqrt{\frac{I_{D\text{п}}}{I_{DSS}}} = \frac{2.9.10^{-3}}{3}\sqrt{\frac{1.10^{-3}}{9.10^{-3}}} = 2\ \text{mA/V}.$$

След това се определя товарното съпротивление

$$R_{\text{т сим}} = \frac{2R_D R_{\text{вх сл}}}{2R_D + R_{\text{вх сл}}} = \frac{2.8.10^3.5.10^3}{2.8.10^3 + 5.10^3} \approx 4\ \text{kΩ}$$

и коефициентът на усилване е

$$K_{u\,\text{сим}} \approx 0,5SR_{\text{т сим}} = 0,5.2.10^{-3}.4.10^3 = 4.$$

На фиг. 6.36*б* е показан подобен ДУ, обаче тук ГСТ се състои от два полеви транзистора и резистора R_S. Благодарение на това ГСТ има по-голямо $R_{\text{дин}}$ — напр. 1–10 MΩ, и по-добра температурна стабилност. Вместо него може да бъде използван ГСТ, показан на фиг. 6.36*в*, който също така има много добри параметри. (Повече подробности за ГСТ с полеви транзистори вж. в [11].)

Основен недостатък на ДУ с полеви транзистори е по-малкият коефициент на усилване. (При равни други условия той е около 10–20 пъти по-малък от този с биполярни транзистори.) Причината за това е значително по-малката стръмност на полевите транзистори. Но както вече се спомена, ДУ с полеви транзистори има много голямо входно съпротивление и малък собствен шум. Нека отбележим и това, че ако работната точка на T_1 и T_2 се избере да съвпада с термостабилната им точка (вж. част I, фиг. 13.15), може да се получи ДУ с минимален температурен дрейф.

6.2.9. НЯКОИ ПРИЛОЖЕНИЯ НА ДИФЕРЕНЦИАЛНИТЕ УСИЛВАТЕЛИ

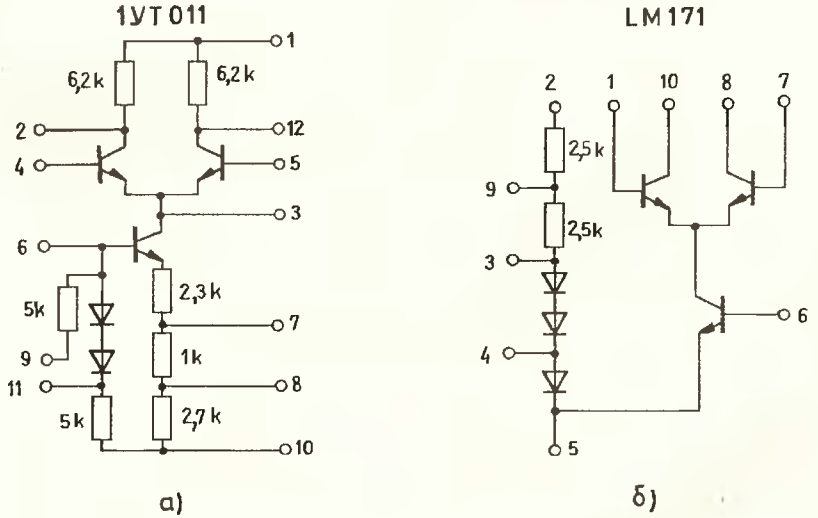
Както вече се спомена, ДУ се използва като самостоятелна интегрална схема, а също така участвува в изграждането на по-сложни аналогови и цифрови устройства.

Когато се произвежда като самостоятелна интегрална схема, ДУ представлява универсален усилвател с многостранно приложение. Тази универсалност на ДУ се дължи на следното:

1. Наличие на два входа и два изхода.
2. Възможност да се използва по желание един или друг вътрешен елемент.
3. Възможност за външно включване на различни елементи.
4. Възможност за симетрично и несиметрично захранване.
5. Възможност за работа при ниски и високи честоти.

Понастоящем съществува голямо разнообразие на ДУ, оформени като самостоятелни интегрални схеми. В структурно отношение обаче те могат да се разделят на две големи групи:

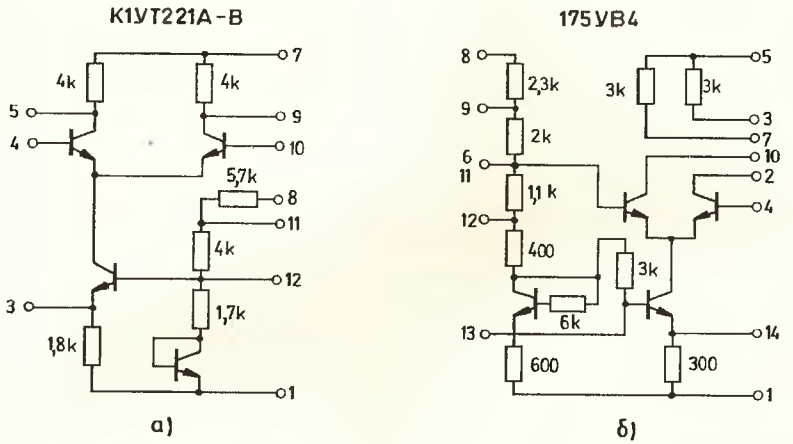
1. Диференциални усилватели с вградени колекторни резистори. Например от този вид е българският диференциален усилвател 1УТО11 (фиг. 6.37*а*). Той се захранва с номинално напрежение $E_1 = +12$ V и $E_2 = -12$ V и е монтиран в метален корпус с 12 извода. ДУ с вградени резистори могат да се използват като постояннотокови усилватели, нискочестотни предусилватели, широколентови (видео) усилватели, амплитудни ограничители, тригери, прагови устройства и др.



Фиг. 6.37

2. Диференциални усилватели с отворени колектори (т.е. без колекторни резистори). При тези ДУ липсват колекторни резистори, като колекторите са изведени направо към определени крачета на корпуса (фиг. 6.37*б*). Например от този вид е диференциалният усилвател LM171 (произвежда се от западни фирми), който е монтиран в метален корпус с 10 извода. Основното предимство на този вид ДУ е, че в колекторните вериги външно могат да се включат трептящи кръгове, филтри и т.н. ДУ с отворени колектори могат да се използват като резонансни усилватели (ВЧ и МЧ), смесители, генератори, модулатори и др.

На фиг. 6.38 са показани два руски ДУ от типа К1УТ221 и 175УВ4. При втория от тях колекторите на двата транзистора не са свързани вътрешно с колекторните резистори. По такъв начин този ДУ може да се използва както с вградени, така и с отворени резистори.



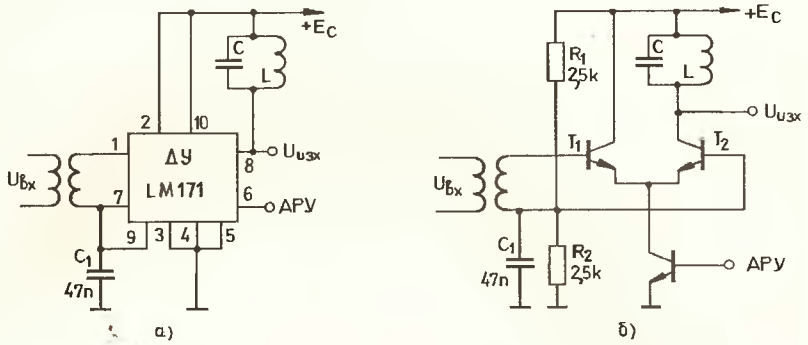
Фиг. 6.38

Обръщаме внимание, че и четирите ДУ, показани на фиг. 6.37 и 6.38, се характеризират с повишен брой резистори и изводи. Това е направено нарочно с цел да се увеличи тяхната универсалност.

ДУ, показан на фиг. 6.38*а*, се произвежда в три подварианта, чиито основни параметри са:

	К1УТ221А	К1УТ221Б	К1УТ221В
Горна гранична честота $f_в$, MHz	5	5	5
Диференциален коеф. на усилване $K_{u\,диф}$ (12 kHz)	15	22	22
Диференциален коеф. на усилване $K_{u\,диф}$ (5 kHz)	5	8	8
Входно съпротивление $R_{вх\,диф}$, kΩ	6	6	3
Най-голямо входно линейно напрежение $U_{вх\,диф\,лин}$, mV	20	20	20
Максимално входно дифер. напрежение $U_{вх\,диф\,max}$, V	−2, +1	−3, +1	−3, +1
Максимално входно синф. напрежение $U_{вх\,синф\,max}$, V	±2	±3	±3
Входен ток на несиметрия I_{io}, μA	2	2	4
Захранващо напрежение $\pm E_{CC}$, V	±4	±6	±6
Ток на консумацията I_o, mA	1,8	2,4	2,4

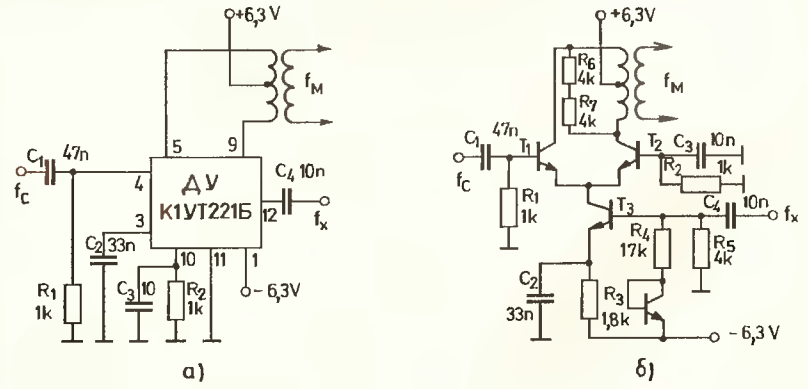
На фиг. 6.39*а* е показана схема на резонансен усилвател, обхванат от АРУ, в който е използван споменатият по-горе ДУ от типа LM171. Самият ДУ е представен не с триъгълник, а с пра-



Фиг. 6.39

воъгълник (подобно означение също се използва в литературата), като с цифри са означени неговите изводи. Трептящият кръг и кондензаторът C_1 са включени външно. Ако сравним фиг. 6.39*а* с фиг. 6.37*б*, ще се получи схемата, показана на фиг. 6.39*б*, която представлява ДУ с несиметричен вход и изход. Тук базата на T_2 е свързана по променлив ток към шаси посредством кондензатора C_1. Захранването е несиметрично и чрез делителя R_1–R_2 на двете бази се осигурява напрежение с големина $0,5E_C$. Тъй като изводи *3* и *5* са дадени накъсо, в този случай трите диода не се използват (сравни фиг. 6.39 с фиг. 6.37*б*).

На фиг. 6.40*а* е показан балансен преобразвател на честота на транзисторен приемник, като е използван разгледаният по-



Фиг. 6.40

горе ДУ от типа К1УТ221Б. От сравняването на фиг. 6.40*а* с фиг. 6.38 а се получава принципната схема, дадено на фиг. 6.40*б*. Тук хетеродинният сигнал f_x се подава на базата на транзистора T_3, чийто емитер е заземен за променлив ток чрез кондензатора C_2. Смесителят има оптимален режим при $U_x = 40$–50 mV, в който случай коефициентът на предаване на цялото стъпало е около 3.

6.3. ОПЕРАЦИОННИ УСИЛВАТЕЛИ

Понастоящем най-разпространените линейни интегрални схеми са операционните усилватели (ОУ). В дискретната схемотехника (лампова и транзисторна) те бяха използвани в аналоговите ЕИМ за изпълняване на редица операции (събиране, изваждане, умножение, деление, диференциране, интегриране и др.), откъдето е дошло и името им. В интегрално изпълнение обаче се оказа, че ОУ е универсален маломощен (50–800 mW) линеен усилвател с *извънредно широко приложение*. Това е схема с много голям коефициент на усилване, с голямо входно и малко изходно съпротивление и с широка честотна лента, започваща от $f = 0$. В днешно време ОУ се използва не само в аналоговите ЕИМ, но и в редица други устройства и стъпала като предусилватели, постояннотокови усилватели, стабилизатори, автогенератори, електронни филтри, измерителни устройства, импулсни схеми, в автоматиката и т.н.

6.3.1. ОБЩИ СВЕДЕНИЯ ЗА ОПЕРАЦИОННИТЕ УСИЛВАТЕЛИ

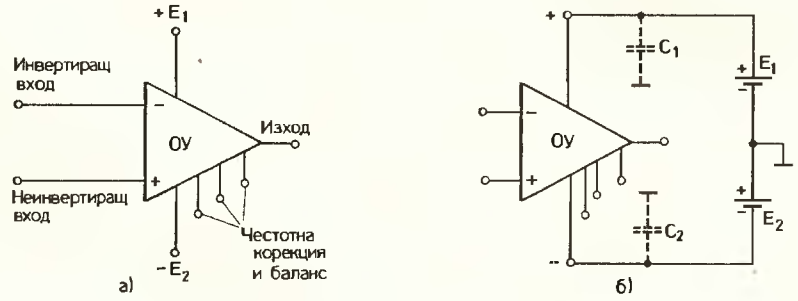
Коефициентът на усилване на съвременните ОУ е много голям и достига до 10^5–10^6. По време на работа ОУ *почти винаги е обхванат от ООВ, реализирана с външно включени елементи*, при което работният му коефициент на усилване е примерно 50–500. Тук възниква въпросът: целесъобразно ли е да се конструират ОУ с толкова голям коефициент на усилване, след като се използва примерно само $^1/_{100}$ част от него?

Както е известно, полупроводниковите ИС се характеризират със значителни толеранси на елементите (респ. на параметрите) и невъзможност за тяхното регулиране. Напр. за ОУ от типа К140УД2А за максималния коефициент на усилване (т.е. без ООВ) в справочниците е посочено $A = 35\,000$–$100\,000$. Тези големи толеранси *могат да бъдат сведени до минимум само ако ОУ работи в режим на дълбока ООВ*. При това положение работният коефициент на усилване е многократно по-малък, но затова пък не зависи от максималния коефициент на усилване, *а се определя*

само от външно включените елементи във веригата на ООВ. Това е двойно предимство, тъй като, от една страна, се елиминира влиянието на производствените толеранси, а от друга, създава се възможност да се работи с желания от нас коефициент на усилване. Нека подчертаем, че споменатите свойства на ОУ са *толкова по-силно изразени, колкото максималният му коефициент на усилване е по-голям* (в идеалния случай $A = \infty$).

Честотните свойства на операционните усилватели са средно добри. Тяхната честотна характеристика *може да се моделира по желание* чрез включване на външни елементи и това е много голямо предимство.

Операционният усилвател има *два входа (инвертиращ и неинвертиращ) и един изход.* Сигналите, подадени на инвертиращия вход, се получават в изхода с обратна фаза и затова този вход се отбелязва със знака "–". При неинвертиращия вход сигналите в изхода имат същата фаза, поради което този вход се отбелязва с "+" (фиг. 6.41*а*).



Фиг. 6.41

Наличието на два входа прави ОУ много гъвкав, тъй като разширява неговите възможности. В частност това позволява лесно реализиране както на отрицателни, така и на положителни обратни връзки.

В режим на покой (т.е. при липса на входен сигнал) напреженията на двата входа спрямо шаси, а също напрежението между изхода и шаси трябва да бъдат нула. Както ще видим по-нататък, това се постига, като определени стъпала в ОУ служат не за усилване, а за т.нар. преместване на постояннотоковото ниво. Нулевите постояннотокови потенциали на входовете и изхода дават възможност за директно включване на външни елементи (а също и многостъпално включване на ОУ), без това да изменя постояннотоковия режим на схемата.

Входното променливотоково съпротивление на ОУ е много голямо (напр. 0,1–5 MΩ) и това е твърде важно предимство.

Изходното съпротивление на ОУ е малко, напр. 50–200 Ω. Това е също предимство, тъй като позволява включването както на високоомен, така и на нискоомен товар. То се отразява благоприятно и на честотните свойства (респ. бързодействието) на ОУ.

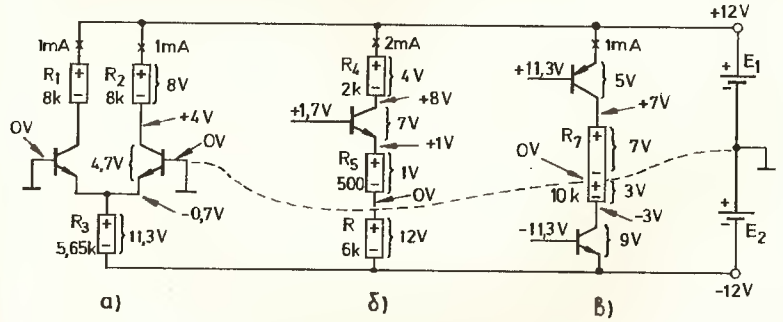
Температурният дрейф на ОУ е твърде малък, а CMR-факторът му е много голям. Това се дължи предимно на първото му стъпало, което представлява ДУ.

Както се вижда от фиг. 6.41*а*, ОУ има няколко допълнителни извода. Към тях се включват външни елементи, чрез които може да се осъществи честотна корекция и балансиране.

В повечето случаи *ОУ се захранва от двуполярен източник със заземена средна точка*, като за по-добра филтрация може да се използват и кондензатори (фиг. 6.41*б*). Обръщаме специално внимание, че в редица схеми **симетричното захранване на ОУ не се изобразява, а се подразбира!**

Двуполярното захранване поражда определени затруднения у всеки, който започва да изучава операционните усилватели. Във връзка с това нека припомним, че *средната точка на захранващия източник по постоянен ток има нулев потенциал и спрямо нея се измерват потенциалите на всички останали точки.*

Когато захранването е двуполярно през цялата схема може да се прекара мислена линия, която свързва точките с нулев постояннотоков потенциал. На фиг. 6.42 са дадени няколко вериги от ОУ. Тук линията на нулевия потенциал е начертана прекъсната,



Фиг. 6.42

като разделя схемата на две части. В горната част всички точки имат положителен пастояннотоков потенциал, а в долната — отрицателен.

При анализиране на постояннотоковия режим на ОУ *базовите токове почти винаги се пренебрегват* (типичният интегрален транзистор има $\beta = 70 \div 200$), при което се приема, че $I_C = I_E$. Предварителното напрежението $U_{BE\text{п}}$ на отпушения транзистор (а също напрежи-

телният пад в двата края на отпушения диод) *се приема, че е средно* 0,7 V. Въз основа на това в примера, даден на фиг. 6.42, са нанесени потенциалите на съответните точки, а също и напрежителните падове. Желателно е тези вериги да бъдат добре разучени от читателя.

Понастоящем се произвеждат най-различни видове ОУ. Според предназначението си те могат да се разделят на две големи групи:

1. Стандартни ОУ. Те имат *универсално приложение.* Понастоящем това са най-широко разпространените аналогови интегрални схеми. Именно затова ние ще отделим значително място в тази книга за стандартните ОУ. Още повече че те се произвеждат от стотици фирми.

2. Специализирани ОУ. Напр. прецизни ОУ, бързодействуващи ОУ, икономични ОУ с програмирани свойства и др.

Разработката на даден тип ОУ е резултат от натрупания опит и усилията на много специалисти. Така че, когато на пазара се появи даден ОУ с много добри параметри, редица заводи и фирми предпочитат да закупят лиценз за неговото производство или просто да го копират с някои измерения. По такъв начин голям брой ОУ се произвеждат от много фирми, които обикновено запазват цифровия индекс и добавят свой буквен код. При ОУ (а също и при другите АИС) тези кодове са следните:

У — България
УО — България
УД — бившия СССР
УТ — бившия СССР
А — бивша ГДР
AD — Analog Devices (USA)
AM — Advances Microdevices (USA)
βA — Румъния
CA — RCA (USA)
CD — RCA (USA)
DG — Siliconix (USA)
H — Siliconix (USA)
HA — Harris (USA), Hitachi (J)
IB — Intel (USA)
LF — National Semiconductor (USA)
LH — National Semiconductor (USA)
LM — National Semiconductor (USA)
MA — Tesla (бивша Чехословакия)
μA — Fairchild (USA)
MAA — Tesla (бивша Чехословакия)
MC — Motorola (USA)
MIC — ITT (USA)

N — Signetics (USA)
PC — Tungsram (Унгария)
RC — Raytheon (USA)
RM — Raytheon (USA)
SN — Texas Instruments (USA)
SEC — Sescosem (Франция)
TAA — Tungsram (Унгария) и Siemens (ФРГ)
TBA — Siemens (ФРГ) и SGS-ATES (Италия)

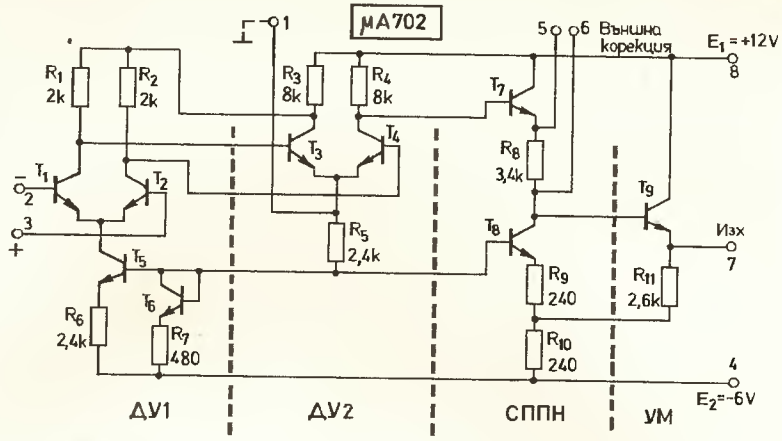
Така например ОУ 709 се произвежда със следните означения: μA709 (Fairchild), A109 (бивша ГДР), 1У0709 (РБ), LM709 (National Semiconductor), SN72709 (Texas Instruments), SFC2709 (Sescosem) и др. След цифрите понякога се поставят букви, които имат следното значение: А — за военни цели (с най-добри параметри) и работна температура от -55 до $-125°$ С, В — с добри параметри и работна температура от -55 до $-125°$ С, С — за общо предназначение и работна температура от 0 до 70° С.

Полупроводниковата техника се развива извънредно динамично. Това означава, че непрекъснато се внедряват нови технологии, нови транзистори, нови ИС. Също така се появяват нови заводи, нови фирми, дори нови обединения (тръстове), чиито центрове са разположени например в САЩ, а част от заводите им са в Сингапур, Тайван и др. Следователно читателят трябва да има предвид тази особеност, когато се ползва таблицата за фирмите и държавите. Още повече че пред очите ни се "появяват" нови държави, а ОУ А109 е произведен в бившата ГДР.

6.3.2. ВЪТРЕШНА СТРУКТУРА НА СТАНДАРТНИТЕ ОПЕРАЦИОННИ УСИЛВАТЕЛИ

От момента на появяването на първите ОУ изминаха по-малко от три десетилетия. През това време бяха разработени няколко стотици вида стандартни ОУ, като при всеки следващ тип се правеха съответни подобрения. Въпреки че тази еволюция продължава и сега, може да се посочат няколко ОУ, чиято структура служи като база за по-нататъшно развитие. Нека да разгледаме по-подробно вътрешната структура на някои "класически" ОУ.

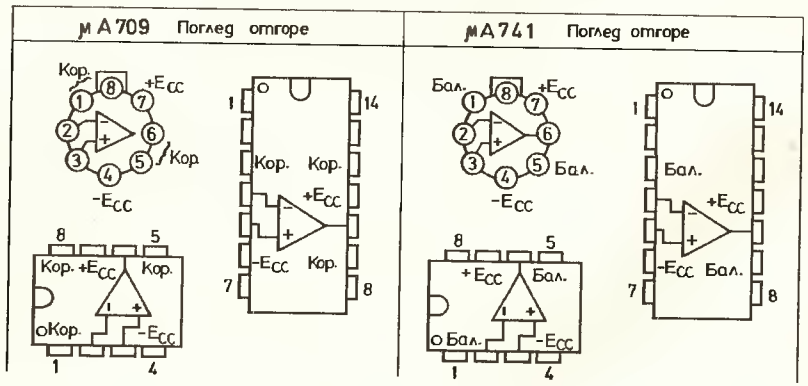
Операционен усилвател тип 702. Това е първият ОУ, пуснат в серийно производство. Произведен е в началото на 1964 г. от фирмата Fairchild с означението μA702. Поместен е в кръгъл метален корпус TO-99 с 8 извода, но съществуват и варианти в пластмасов корпус. Както се вижда от фиг. 6.43, този ОУ съдържа 9 транзистора (всички от типа NPN) и 11 резистора. Захранването се извършва от два несиметрични източника $E_1 = +12$ V и $E_2 = -6$ V. Това е почти единственият ОУ с несиметрично зах-



Фиг. 6.43

ранване. По своята структура този ОУ се състои от три стъпала и усилвател на мощност.

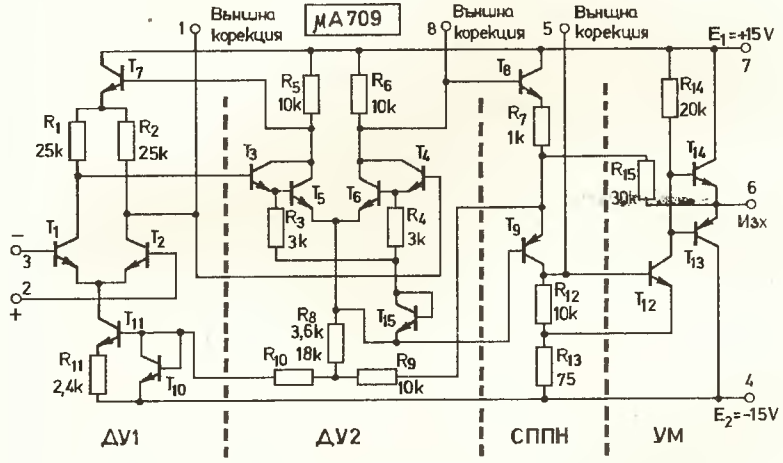
Операционен усилвател тип 709. Това е един от най-разпространените ОУ. Произведен е за пръв път в края на 1964 г. от фирмата Fairchild с означенията μA709 (за широка употреба), μA709A (за военни цели) и μA709C (за промишлената електроника). Произвежда се още под следните фирмени означения: MAA501, MAA502, MAA504, TAA521, TAA522, MC1709C, SFC2709, TAA762, 1У0709, 1У0709А, 1У0709С, 1У0709Е, К140УД1А-В, К140УД2А-Б, К140УД5А-Б, К140УД6, К140УД7, К140УД8А-В и т.н. Поместен е в кръгъл метален корпус TO-99 с 8 извода (фиг. 6.44), но се произвежда и в пластмасови корпуси с



Фиг. 6.44

8 и 14 извода. (Някои аналози на μA709 се произвеждат в плоски корпуси с 10 извода.)

Както се вижда от фиг. 6.45, този ОУ съдържа общо 15 транзистора (от тях T_9 и T_{13} са от типа PNP) и 15 резистора. Захранването се извършва от два симетрични източника $E_1 = +15$ V и $E_2 = -15$ V. В сравнение с ОУ тип 702 конструкцията на ОУ тип 709 е усложнена — напр. съдържа повече активни и пасивни елементи, използвано е свързване Дарлингтон, крайното стъпало е двутактно, въведени са за пръв път PNP транзистори, горната граница на стойността на резисторите достига 30 kΩ и т.н. В резултат на това се е получил ОУ с по-голям коефициент на усилване ($A = 15\,000$–$60\,000$), по-голямо входно съпротивление ($R_{вх} =$ = 150–400 kΩ), по-малко изходно съпротивление ($R_{изх} = 150$ Ω) и по-малка консумация ($I_{CC} = 2,5$ mA). Само по отношение на честотните си свойства ОУ тип 709 отстъпва на ОУ тип 702.



Фиг. 6.45

В структурно отношение ОУ тип 709 се състои от три усилвателни и едно крайно стъпало.

Първото стъпало представлява диференциален усилвател (ДУ1) със симетричен вход и симетричен изход и е изпълнено с транзисторите T_1 и T_2 (фиг. 6.45). Инвертиращият вход е означен със знака "–", а неинвертиращият — със знака "+". В емитерната верига на T_1 и T_2 е включен ГСТ, реализиран с транзистора T_{11} (вж. повече подробности в т. 6.2.5). Транзисторът T_{10} е включен като диод и служи за температурна стабилизация на ГСТ. Особеното тук е, че токът през T_{10} е много по-голям (0,6 mA), отколкото токът през T_{11} (40 μA) и затова последователно на T_{10} не е вклю-

чен резистор. За получаване на голямо входно съпротивление колекторният ток на покой на всеки един от транзисторите T_1 и T_2 е избран $I_{C\text{п}} = 20\ \mu$A. Тези транзистори имат $\beta = 140$, при което входното съпротивление на стъпалото е $R_{\text{вх}} = 150$–$400\ \text{k}\Omega$. При ток на покой $I_{C\text{п}} = 20\ \mu$A стръмността на T_1 и T_2 е твърде малка (около $0,6\ \text{mA/V}$). За да се получи по-голям коефициент на усилване, стойността на резисторите R_1 и R_2 е увеличена до $25\ \text{k}\Omega$. При условие, че $R_{\text{вх сл}} \to \infty$ (вж. формули 2.5 и 6.9), първото стъпало има коефициент на усилване около 10–15. Особеност в схемата на ДУ1 е, че той се захранва през транзистора T_7, чиято база е свързана към колектора на T_3 (вж. по-нататък).

Второто стъпало представлява диференциален усилвател (ДУ2) със симетричен вход и несиметричен изход. Той е реализиран с транзисторите T_3, T_4, T_5 и T_6 (фиг. 6.45), свързани по схеми Дарлингтон. Това е направено с цел да се получи както по-голям коефициент на усилване, така и по-голямо входно съпротивление (отразява се благоприятно на предното стъпало). За да не работят транзисторите T_3 и T_4 в микрорежим (тогава техните коефициенти β_3 и β_4 биха били твърде малки), в емитерните им вериги са включени токоотвеждащите резистори R_3 и R_4 (вж. напр. фиг. 3.19*е*). Транзисторът T_{15} е свързан като диод и служи за температурна стабилизация на T_5 и T_6 В емитерните вериги на T_5 и T_6 липсва ГСТ, а е включен резисторът R_8. Всеки от транзисторите T_5 и T_6 има колекторен ток на покой около $0,3$ mA и тези токове протичат по веригата R_8–R_{10}–T_{10}.Транзисторът T_7 е буферен (т.е. служи за връзка) и е включен по схема ОК. Чрез него се получават същите ефекти както при ОУ тип 702. Те се свеждат до това, че посредством веригата T_7–R_1 транзисторът T_3 е обхванат от ООВ, а посредством веригата T_7–R_2 транзисторът T_4 е обхванат от ПОВ. И тук преобладава ПОВ, при което коефициентът на усилване на ДУ2 нараства около 2 пъти. В сравнение с директната връзка (вж. фиг. 6.43) използването на T_7 има предимство, че колекторните токове на T_1 и T_2 не протичат през R_5. При това включването на базите на T_7 и T_8 към колекторните вериги на T_3 и T_4 осигурява симетрия на ДУ2, а това води до голям CMR-фактор. При това положение второто стъпало има $K_u = 100$–120, $R_{\text{вх}} \approx 200\ \text{k}\Omega$ и $R_{\text{изх}} = 10\ \text{k}\Omega$. Коефициентът на междустъпална връзка между ДУ1 и ДУ2 е $K_{12} = R_{\text{вх}\,2}/(R_{\text{изх}\,1} + R_{\text{вх}\,2}) = 200/(200 + 25 + 25) = 0,8$.

Третото стъпало на ОУ тип 709 (фиг. 6.45) е схема за преместване на постояннотоково ниво (СППТ). По същество това е емитерен повторител, реализиран с транзистора T_8, чийто товар се състои от резистора R_7 и входното съпротивление T_9. Базата на транзистора T_9 има нулев променливотоков потенциал, тъй като е свързана към точка, лежаща на оста на симетрия на ДУ2.

По отношение на сигнала, постъпващ от T_8, транзисторът на T_9 е включен по схема ОБ, т.е. той представлява усилвателно стъпало. По своята конструкция T_9 е хоризонтален PNP транзистор с $\beta \approx 2$ (вж. фиг. 5.20*а*). Товарът на T_9 е образуван от R_{12}, $R_{\text{вх}\,T12}$ и R_{13}. Колекторният ток на покой на T_8 и T_9 е $I_{C\text{п}} = 0,7$–$0,8$ mA, при което коефициентът на предаване на третото стъпало (т.е. от базата на T_8 до базата на T_{12}) е около 0,9. Резисторът R_9 осъществява ООВ по постоянен ток, с което се стабилизира режимът на T_9. По такъв начин големите толеранси в стойността на коефициента β на T_9 почти не оказват влияние върху свойствата на СППН.

Последното стъпало (фиг. 6.45) е усилвател на мощност (УМ). То е реализирано с транзисторите T_{12}, T_{13} и T_{14}. Транзисторът T_{12} е включен по схема ОЕ и неговият товар се състои от R_{14}, $R_{\text{вх}\,T13}$ и $R_{\text{вх}\,T14}$. Той има колекторен ток на покой $I_{C\text{п}} = 0,7$–$0,8$ mA и осигурява цялото усилване по напрежение на крайното стъпало, тъй като T_{13} и T_{14} са включени по схема ОК. Резисторът R_{13} е общ за T_9 и T_{13} и поражда ООВ, с което малко се намалява усилването на T_{12}, но се стабилизира режимът по отношение на температурата и неизбежните толеранси. Транзисторите T_{13} и T_{14} са включени по двутактната схема. Те работят в клас B, тъй като базите им са свързани заедно (вж. фиг. 3.34*а*). По такъв начин в режим на покой колекторният им ток е нула, обаче се пораждат изкривявания при малки сигнали. За получаване на нелинейни изкривявания допринасят и нееднаквите коефициенти на усилване на T_{13} и T_{14}. Транзисторът T_{13} е от типа PNP с вертикална конструкция (вж. фиг. 5.19) и има $\beta = 20$–30, а коефициентът на T_{14} е тройно по-голям. По тези причини усилвателят на мощност е обхванат от ООВ посредством резисторите R_7 и R_{15}, която намалява нелинейните изкривявания и стабилизира режима. Четвъртото стъпало има коефициент на усилване около 30, а изходното му съпротивление е около $150\ \Omega$. Коефициентът на усилване на целия ОУ е $A = 15\,000$–$60\,000$ (типова стойност 45 000).

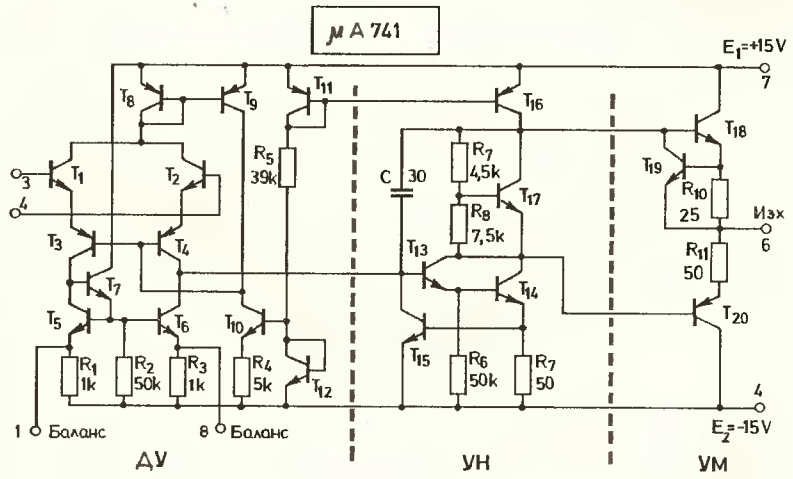
Като основен недостатък на ОУ тип 709 може да се посочи липсата на защита при късо съединение в изхода. Ако при наличие на голям сигнал (или при разбалансиране) извод *6* се свърже към шаси, към E_1 или към E_2, токът през T_{13} и T_{14} ще стане недопустимо голям и може да ги повреди. Като недостатък може да се посочи възможността за поява на тригерен ефект при големи входни сигнали. Отстраняването на този ефект може да стане чрез включване на диоди във входа на ОУ (вж. фиг. 6.103*а*). Друг недостатък на ОУ тип 709 е, че при входните транзистори е изразен ефектът на Ерли (вж. част I, т. 5.2). В резултат на това при значителен диференциален входен сигнал двата транзистора работят с различно β, а

това води до увеличаване на остатъчния входен ток и намаляване на CMR-фактора.

ОУ тип 709 притежава три допълнителни извода (*1,5* и *8* — вж. фиг. 6.44), към които се включват *външни коригиращи елементи* (вж. повече подробности в т. 6.3.9).

Операционен усилвател тип 741. Това е ОУ от т.нар. второ поколение, който се характеризира с редица подобрения. Той с успех замества ОУ тип 709 и го превъзхожда както по параметри, така и по редица удобства в експлоатацията. Произведен е за пръв път през 1970 год. от фирмата Fairchild с означенията μA741 и μA741C. Като аналози на този усилвател може да се посочат SFC2741, TBA221, MC1741C, MC1558, MIC741, К140УД7, MAA741, βA741, 1УО741, SN72741, μA747 (два μA741 в един корпус) и др. ОУ тип 741 е поместен в кръгъл метален корпус TO-99 с 8 извода (фиг. 6.44), но се произвежда и в пластмасови корпуси с 8 и 14 извода. (Някои аналози на μA741 се произвеждат в плоски корпуси с 10 извода.)

Както се вижда от фиг. 6.46, ОУ тип 741 съдържа общо 20 транзистора (седем от тях T_3, T_4, T_8, T_9, T_{11}, T_{16} и T_{20} са от типа



Фиг. 6.46

PNP) и 10 резистора. Намаленото съотношение между резистори и транзистори (което съответствува на принципите на интегралната схемотехника) е позволило да се намали и площта на полупроводниковия чип. Захранването се извършва от симетричен токоизточник $E_1 = +15$ V и $E_2 = -15$ V. В сравнение с μA709 тук броят на усилвателните стъпала е намален от 3 на 2, но независимо от това почти всички параметри са подобрени. Това е

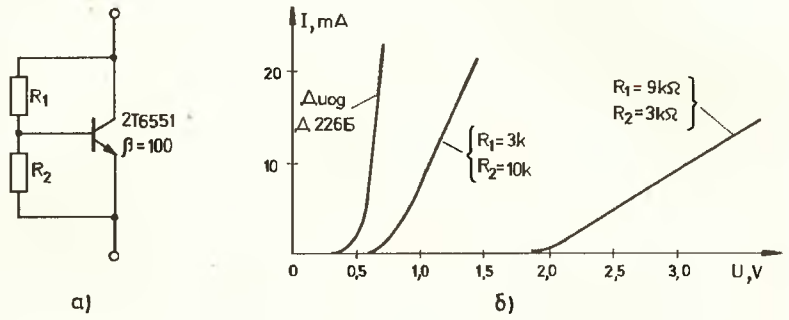
постигнато благодарение използването на нови схемни и технологични похвати. По такъв начин μA741 има по-голям коефициент на усилване ($A = 100\,000$), по-голямо входно съпротивление ($R_{вх} = 0{,}3$–2 MΩ), по-малко изходно съпротивление ($R_{изх} = 75\ \Omega$) и по-малка консумация ($I_{CC} = 1{,}2$–$1{,}8$ mA). В този ОУ горната граница на стойността на използваните резистори е увеличена до 50 kΩ (R_2 и R_6 са пинч-резистори). Освен това ОУ тип 741 притежава *вътрешна защита против късо съединение на изхода*, което е много важно за практиката. Друго предимство е повишената му устойчивост поради намаляване на броя на стъпалата. Това от своя страна позволява да отпадне външната корекция, като нейната функция се изпълнява от вътрешен кондензатор. Балансирането на μA741 е също опростено, като за целта той има два извода (*1* и *8*), към които се включва външен тример-потенциометър.

Първото стъпало на ОУ тип 741 представлява диференциален усилвател (ДУ) със симетричен вход и несиметричен изход. Той е изпълнен по схемата, която бе разгледана на фиг. 6.34*б*. Транзисторите T_1 и T_2 работят като *емитерни повторители със сложен динамичен товар*. Предимствата на едно такова включване са няколко. На първо място не се проявява тригерният ефект. Освен това схемата позволява на входовете да се подават значителни напрежения (напр. ±20–30 V), без това да повреди ОУ. Като трето предимство може да се посочи получаването на голямо входно съпротивление (напр. 0,3–2 MΩ). Четвъртото предимство е, че благодарение на сложния динамичен товар коефициентът на усилване на едно такова стъпало е много голям и може да достигне 800–1200. Значително предимство е и това, че точката, от която се получава изходният сигнал (колекторът на T_4), има отрицателен постояннотоков потенциал. Следователно още тук е осъществено отместването на постояннотоково ниво, поради което *отпада необходимостта от специално стъпало за отместване на нивото*.

Особеност на първото стъпало е, че се захранва през транзистора T_8, включен като диод. Този транзистор по същество представлява ГСТ, т.е. осигурява стабилен ток за захранване на първото стъпало. Това се постига посредством сложна система, в която участвуват T_9, T_{10}, T_{11} и T_{12}. Първоначалният еталонен ток се задава от транзистора T_{11} и резистора R_5. За получаване на по-голяма стабилност резисторът R_5 е дифузен. (Напомняме, че пинч-резисторите нямат голяма температурна стабилност.) Токът през T_{10} (а също и през T_9) е стабилен и пропорционален на еталонния ток (вж. формула 6.34). Тъй като T_8 и T_9 имат еднакви преднапрежения, базовите им токове са еднакви. От това следва, че колекторният ток на T_8 е стабилен, като големината му се задава от стойността на резистора R_5.

ЛИЧНА БИБЛИОТЕКА Тодор Недялков

Второто стъпало на ОУ741 представлява усилвател на напрежение (УН). То се състои от съставния транзистор T_{13}–T_{14}, чийто динамичен товар е изходната верига на T_{16}. По такъв начин това стъпало има голям коефициент на усилване (напр. 100–300) и голямо входно съпротивление. Транзисторът T_{15} участвува в защитата (вж. по-нататък) и в нормален усилвателен режим е запушен. Двуполюсникът, образуван от T_{17} и резисторите R_8 и R_9, има свойствата на диод, т.е. променливотоковото му съпротивление е малко. Това се дължи на факта, че транзисторът е включен по схема ОЕ, обаче посредством резистора R_9, свързващ колектора и базата, е обхванат от дълбока ООВ и именно тя намалява изходното му съпротивление. Подобен двуполюсник е показан на фиг. 6.47 заедно с неговите експериментално снети волт-амперни характеристики. Вижда се, че при различен подбор на резисторите R_1 и R_2 може да се изменя напрежението на отпушване и



Фиг. 6.47

наклонът на волт-амперната характеристика (т.е. динамичното му съпротивление). Анализът показва, че напрежението на отпушване на този двуполюсник може да се намери от израза

$$U_{\text{отп}} \approx 0,5\left(1+\frac{R_1}{R_2}\right). \qquad (6.54)$$

Променливотоковото му съпротивление (при $R_1 > 1$ kΩ) е

$$R_{\text{дин}} \approx \frac{R_1}{\beta}, \qquad (6.55)$$

където β е коефициентът на усилване на транзистора.

На фиг. 6.46 двуполюсникът, образуван от T_{17}, R_8 и R_9 осигурява между базите на T_{18} и T_{20} стабилно напрежение с големина около 0,8 V, при което те работят в клас АВ. Транзисторът T_{16} освен като динамичен товар изпълнява и ролята на ГСТ, т.е. осигурява стабилен ток за второто стъпало. Токът през T_{16} е стабилен, понеже е пропорционален на еталонния ток през T_{11}. (Двата

транзистора T_{11} и T_{16} имат еднакво преднапрежение и еднакъв базов ток.) Кондензаторът C има стойност 30 pF и поражда честотно зависима ООВ (вж. фиг. 2.39*б*). Той има MOS структура и осигурява вътрешна честотна корекция. Резисторът R_6 е токоотвеждащ, т.е. служи да увеличи колекторния ток на покой на T_{13}. При това положение T_{13} не работи в микрорежим и има по-голям коефициент β. Чрез резистора R_7 съставният транзистор е обхванат от последователна ООВ по постоянен и променлив ток. Тя намалява коефициента на усилване на стъпалото, но едновременно с това подобрява температурната му стабилност. (По-нататък ще видим, че R_7 участвува в защитата на крайното стъпало.)

Последното стъпало на ОУ тип 741 представлява усилвател на мощност (УМ). То е реализирано с транзисторите T_{18} и T_{20}, които са свързани по двутактната схема. Както вече се спомена, напрежението между техните бази е около 0,8 V, с което се намаляват нелинейните изкривявания при малки сигнали (вж. напр. фиг. 3.34*б*). Резисторите R_{10} и R_{11}, включени в емитерните вериги на двата крайни транзистора, пораждат ООВ, която намалява нелинейните изкривявания и стабилизира режима. Едновременно с това тези резистори участвуват и в защитата на T_{18} и T_{20}.

Преди да обясним действието на защитата, нека припомним, че крайните транзистори ще си повредят тогава, когато през тях протече недопустимо голям ток. Това може да стане *само ако по време на късо съединение в изхода транзисторите са максимално отпушени.* В съответствие с това същността на защитата се състои или в наличие на ограничителни съпротивления във веригата колектор-емитер (т.нар. пасивна защита — такава роля играят R_{10} и R_{11}), или в ограничаване на степента на отпушване на крайните резистори (т.нар. активна защита — изпълнява се от T_{15} и T_{19}).

Защитата на T_{18} се извършва от T_{19}, който в нормален работен режим е запушен. Ако по някаква причина (късо съединение, грешки в монтажа и др.) токът през T_{18} започва да нараства, напрежителният пад върху R_{10} също нараства и T_{19} се отпушва. Последният шунтира входа на T_{18} и ограничава големината на отпушващия сигнал, т.е. ограничава пълното отпушване на T_{18}. При това положение максималният ток, който може да протече през T_{18}, е 25–30 mA.

Защитата на T_{20} се извършва от T_{15}, който в нормален работен режим е също запушен. Ако токът през T_{20} започва да нараства, това е свързано с увеличаване на базовия му ток, който заедно с колекторния ток на T_{14} протича през R_7. Увеличеният напрежителен пад върху R_7 отпушва T_{15} и последният шунтира входа на второто стъпало, т.е. ограничава пълното отпушване на T_{20}.

При това положение максималният ток, който може да протече през T_{20}, е около 15 mA.

Операционен усилвател тип LM 101. Това е стандартен ОУ с подобрени качества, произведен за пръв път през 1967 год. от фирмата National Semiconductor. Характеризира се с повишена защитеност на входа (±30 V за диференциални и ±15 V за синфазни сигнали) и намалена консумация (1,7 mA). Притежава вградена защита против късо съединение в изхода. Този ОУ съдържа високоомен пинч-резистор със стойност 300 kΩ (напомняме, че тези резистори са нелинейни), който участвува в специален вграден стабилизатор. В резултат на това ОУ LM101 може да работи устойчиво при захранващо напрежение от ±3 V до ±22 V (при подходяща ООВ, реализирана с външно включени елементи). Този ОУ има три допълнителни извода, между които се включва един външен кондензатор за корекция и външен потенциометър за баланс.

Операционен усилвател тип LM101A. Това е усъвършенстван вариант, в който входните транзистори имат $\beta > 1000$ (т.нар. супербета транзистори). Благодарение на това входните токове на покой имат големина 30 nA, а входното съпротивление е 1–2 MΩ (вж. формула 2.8). Този ОУ също има вграден стабилизатор, но вместо високоомен пинч-резистор е използван PN полеви транзистор с N канал. Тук за пръв път са реализирани PNP транзистори с коефициент на усилване $\beta > 100$, а също така вертикални PNP транзистори с два и три колектора (т.нар. многоколекторни транзистори). Важна особеност на последните е това, че един от колекторите е свързан с базата, което води до твърде слаба зависимост на коефициента β от захранващото напрежение (подтискане ефекта на Ерли).

6.3.3. ДРУГИ ВИДОВЕ ОПЕРАЦИОННИ УСИЛВАТЕЛИ

Операционни усилватели с полеви транзистори на входа. Въпреки очевидните предимства на полевите транзистори те не бяха използвани в ОУ от първото поколение. Главната причина за това бяха технологическите трудности при едновременната изработка на биполярни и полеви транзистори. Тази несъвместимост беше преодоляна едва след усъвършенстването на метода на йонната имплантация. За пръв път в 1974 г. фирмата National Semiconductor пусна на пазара ОУ LF156, във входа на който се използваха полеви транзистори с управляващ PN преход и N канал. Главното предимство на този ОУ е извънредно голямото му входно съпротивление.

С полеви транзистори на входа е напр. ОУ тип 740, който притежава

$$R_{\text{вх}} = 10^{12}\ \Omega,\ R_{\text{изх}} = 75\ \Omega,\ A = 10^6 \text{ и } I_{io} = 0,04\ \text{nA}.$$

Друг ОУ с полеви транзистори е CA3130. Той съдържа 3 биполярни и 9 MOS транзистори. При него не само входното, но и изходното стъпало е изградено от полеви транзистори. Входното му съпротивление е около $10^{12}\ \Omega$, а консумацията му — около 5 mA. Останалите му параметри са близки до тези на ОУ 741.

От руските ОУ с полеви транзистори на входа (и в други стъпала) може да се посочат следните: К140УД8А — В, 153УД6, К284УД1А — В и др.

Като недостатък на съвременните ОУ с полеви транзистори (PN и MOS) на входа може да се посочи значителното им напрежение на несиметрия (напр. $U_{io} = 20$–40 mV) и значителната стойност на температурния му коефициент (напр. $\alpha_U = 40$–$50\ \mu\text{V/°C}$), които са значително по-големи от тези при биполярните транзистори. Причината за това е, че все още е по-трудно да се изработят два еднакви полеви транзистора отколкото два еднакви биполярни. Това е свързано с толерансите, които "по вертикала" (т.е. дебелината на базите) са по-малки отколкото "по хоризонтала" (т.е. дължината на каналите).

Прецизни ОУ. Дотук бяха разгледани стандартните ОУ, които имат общо предназначение. Освен тях се произвеждат и прецизни ОУ с още по-добри параметри. Тези ОУ са предназначени напр. за измерителна апаратура, която трябва да работи при големи колебания на околната температура. Едно от основните изисквания към прецизните ОУ е да притежават както голямо входно съпротивление, така и голяма температурна стабилност в широк температурен интервал (напр. от −50° до +100°C. Това от своя страна поставя особено строги изисквания към първото стъпало на ОУ, на които засега най-добре отговарят не полевите, а биполярните транзистори от типа *супербета*. Тези транзистори имат $\beta = 4000$–5000, при което се достига $R_{\text{вх}} = 10$–100 MΩ. При тяхното използване се получават ОУ с относително малко напрежение на несиметрия (напр. $U_{io} = 1$–2 mV) и добра температурна стабилност (напр. $\alpha_U = 3$–$5\ \mu\text{V/°C}$) Предимството на транзисторите от вида супербета е, че могат да работят в усилвателен режим при твърде малки колекторни напрежения (напр. под 50 mV), обаче пробивното им напрежение е малко (напр. 2–5 V).

Един от първите прецизни ОУ е LM108. Той съдържа общо 29 транзистора, от които 19 бр. NPN, 9 бр. PNP и 1 бр. полеви PN транзистор с N канал. Всички NPN транзистори са от два вида: обикновени ($\beta \approx 200$ и $U_{CE\,\text{проб}} \approx 60$–$80$ V) и супербета

($\beta \approx 5000$ и $U_{CE\,\text{проб}} \approx 4$ V), като за формирането им е използвана два вида емитерна дифузия. Там, където има опасност от пробив, транзисторите от типа супербета са свързани *последователно* с обикновени транзистори, като образуват схема ОЕ–ОБ. Така получената каскадна двойка има голям коефициент β и голямо пробивно напрежение. Високата температурна стабилност на ОУ LM108 се постига чрез допълнителни ООВ и чрез използване на нелинейните свойства на един полеви транзистор и 4 бр. пинч-резистори. Основните параметри на ОУ LM108 са следните: $E_{CC} = \pm 15$ V, $I_{CC} = 0,3$ mA, $P_C = 9$ mW, $A = 3.10^5$.$R_{\text{вх}} = 70$ MΩ, $CMRR = 100$ dB, $f_{\text{т}} = 1$ MHz, $I_{B\text{п}} = 0,8$ nA, $U_{io} = 0,7$ mV, $U_{id\,\max} = \pm 15$ V, $U_{opp\,\max} = 26$ V, $SR = 0,2$ V/μs, $SVRR = 96$ dB. Както входът, така и изходът на този ОУ са защитени. Изведени са два извода за корекция чрез включване на външен кондензатор. ОУ LM108 работи устойчиво при изменение на захранващото напрежение от ±2 до ±20 V (при подходяща ООВ, реализирана с външни елементи). Подобни параметри имат и следните прецизни ОУ: μA725, LM112, LM118, LM216, LH0024 и др. Произвежда се и ОУ LH2108, който представлява 2 бр. ОУ LM108, включени в един корпус.

Бързодействуващи ОУ. По много от своите параметри съвременните ОУ се доближават до идеалния ОУ. Само по отношение на честотната лента има още какво да се желае. (Идеалният ОУ има $f_{\text{т}} \to \infty$.) Ето защо една от главните насоки в развитието на ОУ е повишаване на бързодействието им. Това означава да се повиши граничната честота $f_{\text{т}}$ и скоростта на нарастване на изходния сигнал SR, което е особено важно при използване на ОУ в импулсните и цифрови схеми.

Типичен представител на бързодействуващите ОУ е LM118. Той има $f_{\text{т}} = 15$ MHz и $SR = 70$ V/μs. Съдържа 37 биполярни, един PN транзистор и два вградени кондензатора. Този ОУ може да се използва в импулсни и цифрови схеми, в електронни филтри, като видеоусилвател и др. Подобни параметри имат ОУ тип 715, ОУ от типа 140УД10 и 140УД11 и др.

Една от основните причини, която пречи за повишаване на бързодействието на ОУ, са незадоволителните честотни свойства на вертикалните PNP транзистори във входното стъпало. Затова напоследък конструкторите използват входни стъпала с полеви транзистори, които въпреки че имат значителен дрейф, в честотно отношение са по-добри.

Микромощни ОУ. (Програмирани ОУ, ОУ с променлив режим.) Тези ОУ притежават един или два допълнителни извода, към които външно се включва резистор с определена стойност. Токът през резистора (нарича се още поляризиращ ток I_{SET}) изменя постояннотоковия режим на първото стъпало и позволява

да се променят в определени граници редица важни параметри на целия ОУ. Така например при различни стойности на външно включения резистор се променя токът на консумацията, коефициентът на усилване, CMR-факторът, максималната амплитуда на изходното напрежение и т.н. От това следва, че големината на поляризиращия ток влияе по един сложен начин върху качествата на целия ОУ. Затова фирмата производител във вид на таблици и графики препоръчва съответни програми за оптимизация на един или друг параметър на ОУ с оглед на схемата, в която той ще бъде използван. Очевидно споменатият резистор може да бъде заменен с изхода на друга електронна схема, която създава допълнителни възможности за приложения. Програмирани ОУ напр. са следните: μA776, CA3080, LM4250, К70УД1, К153УД4 и др.

Хибридни ОУ. При хибридните ОУ резисторите се изработват по тънкослойната технология и към специално приготвените контактни площадки се запойват безкорпусни миниатюрни транзистори. След това всичко се затваря в обикновен кръгъл метален или пластмасов корпус, така че външният им вид с нищо не издава технологията на производството им. Главно предимство на хибридните ОУ е възможността за предварителен подбор на транзистори (и транзисторни двойки за ДУ), а също намаляване толерансите на резисторите. По такъв начин се създава възможност за направа на някои специални ОУ, като напр. малошумящи, високоволтови, бързодействуващи, икономични и др. — нещо, което не е достижимо за стандартната технология. Напр. по хибридната технология е изготвен свръхскоростният ОУ LH0024, който има $SR = 500$ V/μs и $f_{\text{т}} = 70$ MHz.

6.3.4. ОСНОВНИ ПАРАМЕТРИ НА ОПЕРАЦИОННИТЕ УСИЛВАТЕЛИ

За пълното характеризиране на ОУ съществуват над 100 параметъра, някои от които вече бяха разгледани, а други са същите като при ДУ. Затова тук за систематичност ще направим преглед само на най-важните от тях.

Номинално захранващо напрежение $\pm E_{CC}$ ($+E_1$ и $-E_2$, $+E_{CC}$ и $-E_{EE}$). Това е оптималното захранващо напрежение, което се препоръчва от завода-производител и при което се измерват основните параметри на ОУ. Обикновено захранването на ОУ е симетрично, като най-често $E_{CC} = \pm 15$ V. В справочниците често се посочват минималното $E_{CC\min}$ и максималното $E_{CC\max}$ напрежение, напр. $E_{CC} = \pm(4\text{–}18)$ V. При еднополярно захранване на ОУ (а също и при ТТЛ схемите) захранващото напрежение се означава и с U_{CC}.

Номинален ток на консумацията I_{CC}. Това е средната стойност на токовете, консумирани от двата токоизточника в режим на покой. Най-често неговата стойност е 1–5 mA. (При някои прецизни ОУ този ток може да е твърде малък — напр. 0,2 mA, а при някои комбинирани ОУ, съдържащи и мощни НЧУ, той може да достигне 1 А.)

Номинална консумирана мощност P_C (P_{CC}). Това е мощността, която ОУ консумира от двата токоизточника в режим на покой при номинално захранващо напрежение. Обикновено всички ОУ са маломощни интегрални схеми, като най-често $P_C = 50$–200 mW.

Максимално-допустима разсейвана мощност P_d ($P_{C\max}$, $P_{\text{разс}\max}$). Това е най-голямата мощност, която ОУ може да разсее във вид на топлина. Тя зависи от корпуса, околната температура, условията за охлаждане и др., като най-често $P_d = 100$–800 mW.

Коефициент на усилване по напрежение (без ООВ) на диференциални входни сигнали A (A_d, $A_{d(\omega)}$, K_u, $K_{u\,\text{диф}}$). Отнася се за съвсем ниски честоти и се дефинира с отношението

$$A = \frac{U_{\text{изх}}}{U_{\text{вх диф}}}. \tag{6.56}$$

При съвсем ниски честоти този коефициент има стойност 10^4–10^6 (80–120 dB) и колкото е по-голям, толкова ОУ е по-добър. Идеалният ОУ има $A \to \infty$. (По-нататък читателят ще срещне коефициента A_F. Това не е параметър на ОУ, тъй като характеризира усилването на стъпалото с ООВ.)

Коефициент на усилване по напрежение (без ООВ) на синфазни входни сигнали A_{CM} ($A_{\text{синф}}$, $K_{u\,\text{синф}}$). Колкото този коефициент е по-малък, толкова ОУ е по-добър. При съвременните ОУ най-често $A_{CM} = 10^{-4}$–10^{-2}. В идеалния случай той трябва да е нула.

Входно диференциално съпротивление R_i ($R_{\text{вх}}$, $R_{\text{вх диф}}$). Това е променливотоковото съпротивление между двата входа на ОУ. При съвременните ОУ най-често $R_i = 10^4$–10^7 Ω. Колкото R_i е по-голямо, толкова ОУ е по-добър. При идеалния ОУ $R_i \to \infty$. При употреба на полеви транзистори входното диференциално съпротивление на ОУ при звукови честоти може да достигне 10^{10}–10^{12} Ω.

Изходно съпротивление R_o ($R_{\text{изх}}$). Това е променливотоковото изходно съпротивление на ОУ. Най-често неговата стойност е 50–200 Ω. Колкото това съпротивление е по-малко, толкова ОУ е по-добър.

Коефициент на потискане на входните синфазни сигнали $CMRR$ (CMR-фактор, $OOCC$). Този коефициент е същият както при ДУ и беше дефиниран с формула (6.14). Колкото CMR-факторът е по-голям, толкова ОУУ е по-добър. При съвременните ОУ най-често $CMRR = 10^3$–10^6 (60–120 dB).

Честота на единичното усилване $f_{\text{т}}$ ($f_{A=1}$). Това е честотата, при която коефициентът на усилване (без ООВ при слаб сигнал) става равен на единица. При ОУ, които нямат вътрешна корекция, се отнася за случая с максимални стойности на външно включените елементи. Колкото $f_{\text{т}}$ е по-висока, толкова ОУ е по-широколентов. Съвременните стандартни ОУ имат най-често $f_{\text{т}} = 1$–3 MHz, а при широколентовите (бързодействуващите) $f_{\text{т}} = 50$–70 MHz.

Широчина на пропусканата лента BW ($\Delta f_{A=1}$). Тя се простира от 0 до граничната честота $f_{0,7} = f_{\text{в}}$, при която коефициентът на усилване без ООВ спада с 3 dB спрямо стойността си A при съвсем ниски честоти (фиг. 6.48*а*). При това положение $BW = f_{0,7} = f_{\text{в}}$. Съвременните стандартни ОУ (без ООВ) имат сравнително тясна честотна лента — напр. $BW = 10^2$–10^4 Hz.

Входно напрежение на несиметрия U_{io} (остатъчно входно напрежение U_0, напрежение на разбалансиране e_o). Този параметър се дефинира по същия начин както при ДУ (вж. т. 6.2.6). Колкото U_{io} е по-малко, толкова ОУ е по-добър. При съвременните ОУ най-често $U_{io} = 0$–10 mV.

Температурен коефициент на входното напрежение на несиметрия $\alpha_{U_{io}}$ (αU). Този параметър показва в каква степен се разбалансира схемата при изменение на температурата (вж. формула 6.41). Колкото $\alpha_{U_{io}}$ е по-малък, толкова ОУ е температурно по-стабилен. При съвременните ОУ обикновено $\alpha_{U_{io}} = 1$–20 μV/°C.

Максимално допустимо входно диференциално напрежение $U_{i\,\max}$ ($U_{id\,\max}$, $U_{\text{вх диф}\max}$). Това е най-голямото входно диференциално напрежение, което не повреждa ОУ. При съвременните ОУ неговата големина е най-често ±(5–30) V.

Максимално допустимо входно синфазно напрежение $U_{i\,CM\,\max}$ ($U_{\text{вх синф}\max}$). Това е най-голямото входно синфазно напрежение, което не повреждa ОУ. При съвременните ОУ неговата големина е най-често ±(10–15) V.

Максимално изходно напрежение $U_{o\max}$ ($U_{\text{изх}\max}$). Това е най-голямата амплитуда на изходното напрежение при оптимален режим. Тя зависи от големината на захранващото напрежение, като обикновено $U_{o\max} \approx 0,8|E_{CC}|$.

Максимален размах на изходното напрежение $U_{opp\,\max}$ (U_{pp}). Това е най-големият размах (от връх до връх) на изходното напрежение при оптимален режим. Той зависи от големината на захранващото напрежение, като обикновено $U_{opp\,\max} \approx 1,6|E_{CC}|$.

Изходно напрежение на несиметрия U_{oo} ($U_{\text{изх нес}}$). Това е постоянното напрежение на изхода, когато двата входа са свързани директно към шаси. Колкото това напрежение е по-малко, толкова ОУ е по-симетричен. В идеалния случай това напрежение

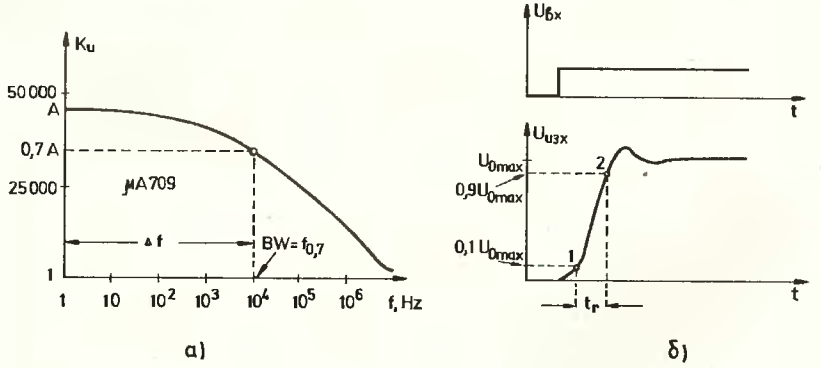
трябва да е нула. При съвременните ОУ изходното напрежение на несиметрия може да достигне до $\pm U_{o\,max}$. (При наличие на ООВ изходното напрежение на несиметрия е съвсем малко.)

Входен ток на несиметрия I_{io} (остатъчен входен ток). Той беше дефиниран с формула 6.42. Колкото I_{io} е по-малък, толкова ОУ е по-добър. При съвременните ОУ най-често $I_{io} = 1$–100 nA (При ОУ с полеви транзистори той е 100–1000 пъти по-малък.)

Входен поляризиращ ток I_{iB} (входен ток на покой $I_{B\text{п}}$). Това е базовият ток на покой на входните транзистори, за който винаги трябва да се осигурява верига към шаси. Колкото този ток е по-малък, толкова входното съпротивление на ОУ е по-голямо. При съвременните ОУ най-често $I_{iB} = 0,01$–10 μA. (При ОУ с полеви транзистори той е още по-малък.) Малката стойност на I_{iB} е много важно предимство, тъй като позволява включването на високоомни съпротивления във входа — напр. високоомна ООВ, високоомни генератори, интегратори с голяма времеконстанта и др.

Максимален изходен ток $I_{o\,max}$ ($I_{\text{изх max}}$). Това е най-големият ток, който ОУ може да осигури през товара си продължително време, без да настъпи повреда. При съвременните ОУ най-често той има големина 10–20 mA.

Време на нарастване на изходното напрежение t_r. Когато входното напрежение на ОУ се промени със скок, изходното му напрежение има формата, показана на фиг. 6.48*б*. Причината за това са неизбежните паразитни капацитети, инертността на тран-



Фиг. 6.48

зисторите и разпределените индуктивности. Величината t_r е времето, за което изходното напрежение се изменя от 10 % до 90 % от своята установена стойност. Колкото t_r е по-малко, толкова ОУ е по-бързодействуващ. При съвременните ОУ най-често $t_r = 0,2$–2 μs. (В идеалния ОУ $t_r \to 0$.)

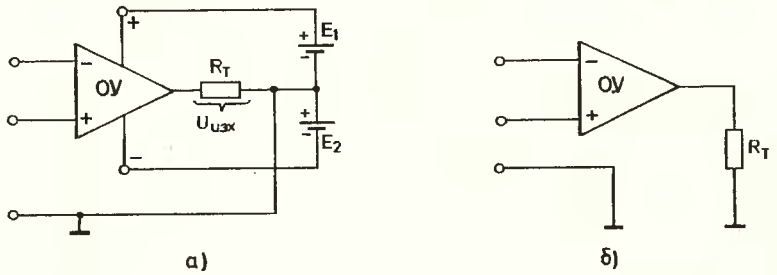
Скорост на нарастване на изходния сигнал SR $\left(\rho, \dfrac{du_0}{dt}, \dfrac{\Delta U_{\text{изх}}}{t_r}\right)$. Това е скоростта, с която нараства изходният сигнал, ако входното напрежение се измени със скок (т.е. наклонът на кривата от точка 1 до точка 2 на фиг. 6.48*б*). Отнася се за случая, когато ОУ е свързан като неинвертиращ повторител. Характеризира бързодействието на ОУ. При съвременните стандартни ОУ най-често $SR = 0,1$–1 V/μs.

Коефициентът на потискане на влиянието на захранващите напрежения $SVRR$ ($OOBП$, $K_{E_{CC}}$). Този параметър е еквивалентен на коефициентите H_1 и H_2 (вж. формула 6.44). Изходното напрежение на добрия ОУ трябва възможно по-слабо да се влияе от измененията на захранващите напрежения в границите от $E_{CC\min}$ до $E_{CC\max}$ (при наличие на ООВ, реализирана с външни елементи).

В таблица 6.1 са дадени основните параметри на най-разпространените ОУ. В първата колона са дадени само цифровите индекси (напр. 709, 741 и т.н.), а буквените кодове (напр. LM, μA, SN и др.) бяха обяснени в т. 6.3.2. Обръщаме внимание, че поради неизбежните толеранси за редица параметри са посочени средните (типовите) им стойности. Това трябва да се има пред вид при практическа работа с ОУ. Нека напомним и това, че параметрите на ОУ се измерват при $E_{CC} = \pm 15$ V и $t = 25°$ C.

6.3.5. ОСНОВНИ СВОЙСТВА НА ОПЕРАЦИОННИТЕ УСИЛВАТЕЛИ БЕЗ ООВ

Както вече се спомена, ОУ се захранва обикновено от симетричен токоизточник, чиято средна точка има нулев потенциал и е свързана към шаси (фиг. 6.49*а*). Товарът $R_\text{т}$ е включен между



Фиг. 6.49

Таблица 6.1

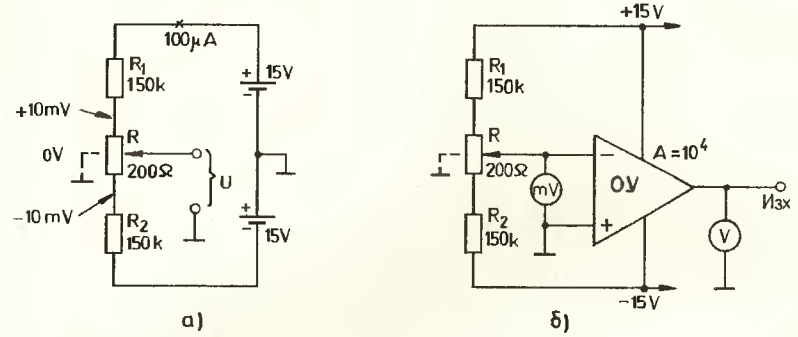
Операционен усилвател	E_{CC}, V	I_{CC}, mA	P_C, mW	A	R_i, kΩ	R_o, Ω	$CMRR$, dB	$f_т$, MHz	BW, kHz
709	±15	2,5	80	45.10^3	400	150	90	1	10
709A	±15	2,5	75	45.10^3	700	150	110	1	10
709C	±15	2,5	80	45.10^3	250	150	90	1	10
715	±15	1,6	126	30.10^3	300	75	80	65	100
741	±15	1,6	50	2.10^5	2000	75	90	1	10
741A	±15	1,6	80	2.10^5	6000	75	90	1	10
741C	±15	1,6	50	2.10^5	2000	75	90	1	10
747C	±(3–18)	3	800	2.10^5	1000	75	90	1	20
748	±(2–22)	1,7	500	2.10^5	800	75	90	1	30
A748C	±(2–22)	1,7	500	4.10^5	800	75	90	5	10
A1458C	±(2–18)	3	500	10^4	1000	75	90	1	10
3403	±(3–36)	3	500	2.10^5	1000	75	90	0,1	10
4136	±18	7	800	3.10^5	5000	75	100	0,1	10
4156	±(3–18)	10	800	10^5	500	75	80	0,1	75
4227C	±(3–18)	6	500	5.10^5	4000	75	120	1	20
4559	±(3–18)	4	470	3.10^5	1000	75	100	1	80
EL2001C	±(5–15)	1,3	1200	10^5	8000	75	75	1	30
EL2002C	±(5–15)	5	1200	3.10^5	3000	75	75	0,1	20
EL2020C	±(5–15)	9	1200	10^6	5000	75	75	0,2	10
EL2232C	±(5–15)	9	1200	10^5	2.10^4	75	75	0,1	10
LM101	±(5–18)	1,7	100	10^5	8.10^5	75	90	1	10
LM308	±(5–18)	0,3	500	3.10^5	4.10^3	75	100	0,1	10
LM324	±(2–16)	1	570	10^5	2.10^3	75	70	0,15	10
LM358	±(2–15)	1,5	500	10^5	2.10^3	75	70	0,1	50
LM592	±(3–8)	18	500	10^5	5.10^3	75	86	0,2	100
LM833	±(5–18)	5	500	3.10^5	2.10^3	75	100	1,2	90
LM837	±(5–20)	7,6	500	2.10^5	200	75	120	0,2	50
NE531	±(5–22)	5,5	500	5.10^4	2.10^3	75	100	0,5	40
NE5532	±(3–20)	10	500	10^5	300	75	100	0,1	30
OPO7CN	±(9–22)	2,7	500	10^5	100	75	100	0,2	30
OP27G	±(3–22)	3,5	600	10^5	400	75	120	0,2	20
OP37G	±(4–20)	3	500	10^6	300	75	120	0,2	10
OP47G	±(5–20)	3	470	10^6	400	75	120	0,7	10
OP77G	±(3–20)	1,7	500	10^6	400	75	140	0,7	10
OP47OG	±(5–18)	9	500	10^6	400	75	120	1,2	10

изхода и шаси и в двата му края се явява изходното напрежение. Генераторът на полезни сигнали се включва между двата входа, като единият вход обикновено е заземен. При монтаж всички точки, отбелязани със знака "шаси" (включително и средната точка на токоизточника), се свързват заедно.

При анализиране на работата на ОУ *много често токоизточниците не се изобразяват.* По такъв начин се чертае опростеното

означение, показано на фиг. 6.49*б*, като захранването се подразбира.

Основните свойства на ОУ може да бъдат обяснени с помощта на няколко опита. Да предположим, че разполагаме с един напълно симетричен ОУ, който да има коефициент на усилване без ООВ $A = 10\ 000$. Освен това да предположим, че сме реализирали делителя, показан на фиг. 6.50*а*, в който резисторите R_1 и R_2 са абсолютно еднакви. При това положение напрежението U между плъзгача на потенциометъра и шасито може да се изменя



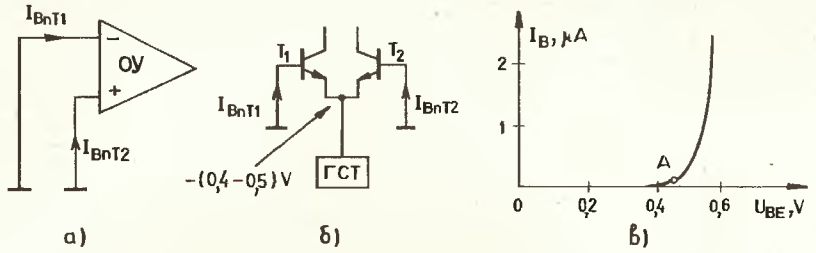
Фиг. 6.50

по желание в границите от −10 mV до +10 mV, като мислената средна точка на потенциометъра има нулев потенциал.

Първи експеримент. Чрез него ще бъдат изучени свойствата на ОУ, когато сигналът се подава на инвертиращия вход (фиг. 6.50*б*). В този случай неинвертиращият вход е заземен, т.е. има нулев потенциал. Входното напрежение се измерва с миливолтметър, който трябва да е високоомен. Изходното напрежение също се измерва с подходящ волтметър. По време на експеримента ще се получат следните резултати.

Когато на инвертиращия вход напрежението е нула, изходното напрежение на ОУ ще бъде също нула. (Напомняме, че разглежданият ОУ е напълно симетричен.) При това положение през всяка от входните вериги на ОУ протича извънредно малък базов ток на покой, чиято стойност може да бъде например около 0,1 μA. Поради симетрията може да се напише[1] $I_{BпT1} = I_{BпT2} = I_{Bп}$ (фиг. 6.51*а*). Тъй като базите на входните транзистори имат нулев потенциал, емитерите на тези транзистори имат отрицателен потенциал с големина около 0,4–0,5 V (фиг. 6.51*б*). При такъв

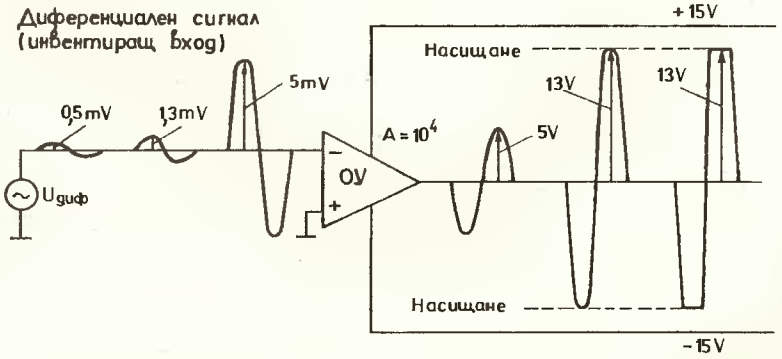
[1]За улеснение на читателя по-нататък се използват някои нестандартни означения с български индекси (Бел. ред.).



Фиг. 6.51

режим работната точка на покой на T_1 и T_2 се намира в самото начало на входната им характеристика (фиг. 6.51*в*).

Ако чрез потенциометъра R на инвертиращия вход се подаде положително напрежение (фиг. 6.50*б*), то ще доведе до увеличаване на $I_{ВпТ1}$ и намаляване на $I_{ВпТ2}$. При подаване на отрицателно входно напрежение токът $I_{ВпТ1}$ намалява, а $I_{ВпТ2}$ нараства. (Аналогичен случай беше показан на фиг. 6.10.) Следователно това са *диференциални сигнали*, които ще бъдат усилени A-пъти. Например, ако $U_{вх\,инв} = 0,5$ mV, изходният сигнал ще има големина $U_{изх} = AU_{вх\,инв} = 10^4.0,5.10^{-3} = 5$ V, като ще бъде дефазиран на 180° (фиг. 6.52). (Тук и по-нататък за удобство е прието, че



Фиг. 6.52

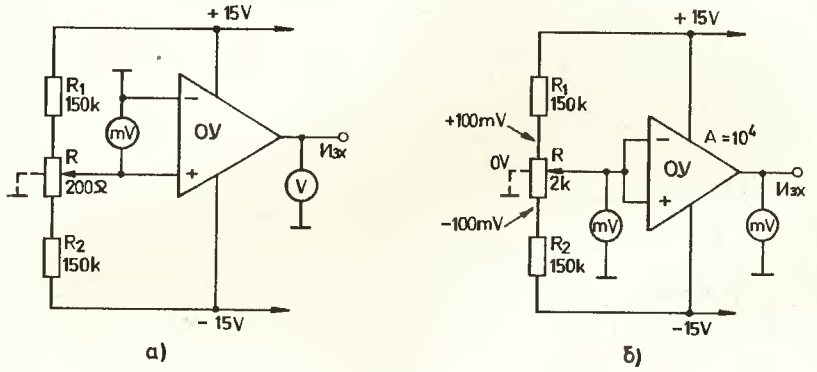
сигналът е синусоидален.) Ако се подаде по-голям входен сигнал — напр. $U_{вх\,инв} = 1$ mV, изходният сигнал ще има големина $U_{изх} = 10$ V. Ако постепенно се увеличава входният сигнал, изходното напрежение *не може непрекъснато да расте*, тъй като не може да надвиши $U_{изх\,max}$, при което настъпва насищане на крайните транзистори. (По-рано бе изяснено, че $U_{изх\,max}$ е параметър на ОУ, който зависи от захранващото напрежение, като

обикновено $|U_{изх\,max}| \approx 0,8|E_{CC}|$.) Ако се приеме, че изследваният ОУ има $U_{изх\,max} = 13$ V, тази стойност се достига, когато входното напрежение има големина

$$U_{вх\,инв} = \frac{U_{изх\,max}}{A} = \frac{13}{10^4} = 1,3 \text{ mV}$$

и това е показано на фиг. 6.52. Поради тази причина, ако на входа на разглеждания ОУ се подават сигнали, по-големи от 1,3 mV, изходното напрежение няма да нараства и *ще бъде ограничавано отгоре и отдолу* (фиг. 6.52).

Втори експеримент. Чрез него ще бъдат изучени свойствата на ОУ, когато сигналът се подава на неинвертиращия вход. Това може да стане чрез схемата, показана на фиг. 6.53*а*, където неинвертиращият вход е свързан към плъзгача на потенциометъра,

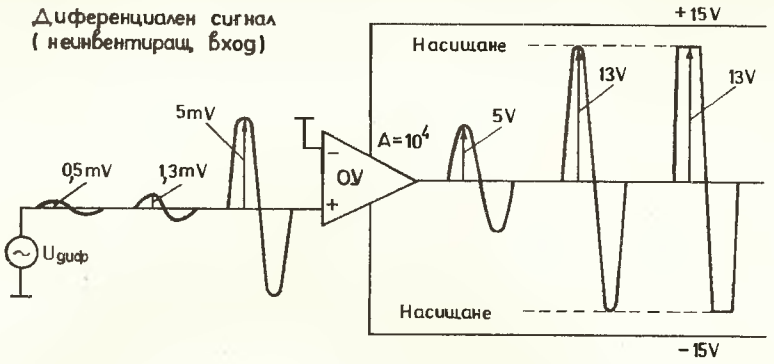


Фиг. 6.53

а инвертиращият е заземен. Резултатите от опита, когато входният сигнал се подава на неинвертиращия вход, са представени нагледно на фиг. 6.54. Вижда се, че *резултатите са съвсем същите* както при подаване на сигнала на инвертиращия вход, като единствената разлика е, че тук *липсва дефазиране*.

Обръщаме внимание, че при първи и втори експеримент напрежението, подавано чрез потенциометъра R, променя състоянието на входните транзистори в противоположна посока, т.е. това са диференциални сигнали.

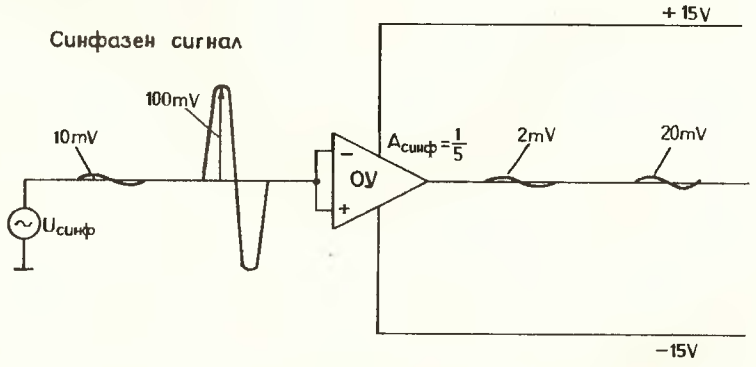
Трети експеримент. В този случай ще бъдат изследвани свойствата на ОУ при подаване на *синфазен* входен сигнал. За целта ще бъде използвана схемата, показана на фиг. 6.53*б*. Тук потенциометърът R има стойност 2 kΩ, тъй като ще се наложи подаването на по-големи сигнали. При използване на потенциометър с такава стойност е възможно входното напрежение да се изменя плавно в границите от −100 mV до +100 mV. От схемата



Фиг. 6.54

се вижда, че това напрежение се подава едновременно на двата входа, т.е. сигналът е синфазен.

Ако изследваният ОУ има CMR-фактор с големина примерно 10^5, от формула 6.14 се намира, че коефициентът му на предаване за синфазни входни сигнали е $A_{\text{синф}} = \frac{1}{5}$. Това означава, че когато на входовете се подаде синфазен сигнал, на изхода той ще се яви 5 пъти по-малък. Именно това налага на входа да се подават значителни сигнали, за да бъдат отчетени от волтметъра в изхода. Например, ако $U_{\text{вх синф}} = 100$ mV, изходното напрежение



Фиг. 6.55

ще е само 20 mV. Ако напр. $U_{\text{вх синф}} = 10$ mV, напрежението в изхода ще е едва 2 mV.

Резултатите от опита при синфазен входен сигнал са представени нагледно на фиг. 6.55. Вижда се, че дори при значителна стойност на входния сигнал (0,1 волт!) напрежението в изхода

е съвсем малко. Това "потискане" на входния синфазен сигнал е толкова по-силно, колкото CMR-факторът на ОУ е по-голям. (По отношение фазата на изходния сигнал той може да бъде както синфазен, така и противофазен на входния и това зависи от вътрешната структура на ОУ.)

От горните експерименти могат да се направят следните заключения:

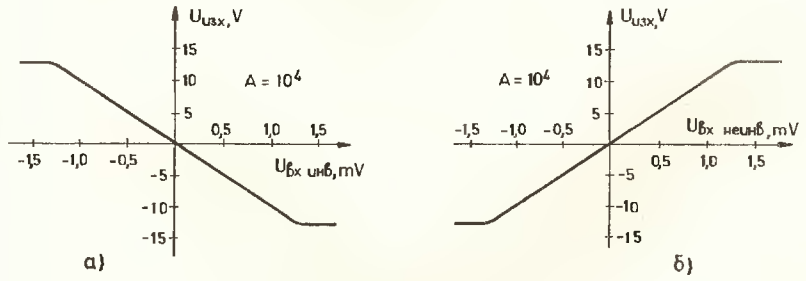
1. Ако двата входа на един *напълно симетричен* ОУ се свържат директно към шаси, напрежението в изхода е нула.

2. Независимо от това, в кой вход е включен генераторът и кой вход е заземен, полезният (диференциалният) сигнал действува винаги между двата входа, т.е. той преминава обезателно и през двата управляващи прехода на входните транзистори T_1 и T_2.

3. В нормален усилвателен режим сигналът, който действува между двата входа, е твърде малък. Той е толкова по-малък, колкото е по-голям коефициентът A. Например при $A = 10^4$ напрежението между входовете не надвишава 2,6 mV, а при $A = 10^5$, то не е по-голямо от 0,26 mV.

4. Когато на двата входа се подаде синфазен сигнал (дори със значителна големина), напрежението, което се явява в изхода, е многократно по-малко. Това потискане на синфазните сигнали е толкова по-силно изразено, колкото е по-голям CMR-факторът на ОУ.

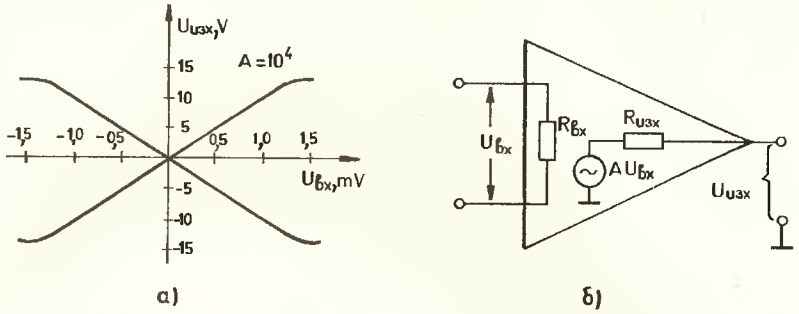
Предавателни характеристики на ОУ. Те изразяват зависимостта на изходното напрежение от диференциалното напрежение между двата входа (при липса на ООВ). На фиг. 6.56*а* е показана предавателната характеристика на изследвания по-горе ОУ



Фиг. 6.56

за случая, когато сигналът се подава на инвертиращия вход, а на фиг. 6.56*б* — на неинвертиращия. (Понякога те се чертаят заедно върху една координатна система — фиг. 6.57*а*). Обръщаме внимание, че зависимостта между $U_{\text{вх}}$ и $U_{\text{изх}}$ е линейна чак до точките на насищане. Освен това колкото A е по-голямо, толкова

предавателните характеристики са по-стръмни. Когато $A \to \infty$, предавателните характеристики се сливат с ординатата до точките на насищане, след което са хоризонтални.



Фиг. 6.57

Еквивалентна схема на ОУ при ниски честоти. В областта на ниските честоти (напр. до $f_{0,7}$) паразитните капацитети и инертността на ОУ може да се пренебрегнат. При това положение неговата еквивалентна схема (валидна само за променливите съставки) е показана на фиг. 6.57*б*. Вижда се, че между двата входа е включено променливотоковото входно съпротивление $R_{вх}$ на ОУ, чиято стойност обикновено е по-голяма от 100 kΩ (вж. таблица 6.1). Напрежението, приложено между двата входа, действува именно върху високоомното входно съпротивление.

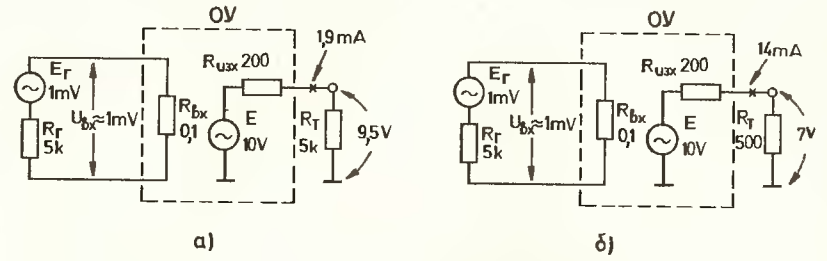
Изходната верига съдържа *зависим генератор на напрежение* с е.д.н. $E = AU_{вх}$, последователно на който е включено $R_{изх}$ на ОУ. Последното е нискоомно (вж. таблица 6.1) и най-често $R_{изх} =$ $= 50$–$200\ \Omega$. Понятието "зависим генератор" в случая означава, че *той генерира напрежение, А-пъти по-голямо от входното, и с това се моделират усилвателните свойства на ОУ*. Усиленото изходно напрежение се явява между изхода на ОУ и земя. (Изходното напрежение съществува и тогава, когато липсва $R_т$.)

Нека с един пример покажем как може да се използва еквивалентната схема на ОУ.

Пример 6.2. Даден е ОУ с параметри $A = 10^4$, $R_{вх} = 100$ kΩ и $R_{изх} = 200\ \Omega$, на входа на който е включен генератор с $E_г = 1$ mV и $R_г = 5$ kΩ. Да се намери напрежението в товара за следните два случая: $R_т = 5$ kΩ и $R_т = 500\ \Omega$.

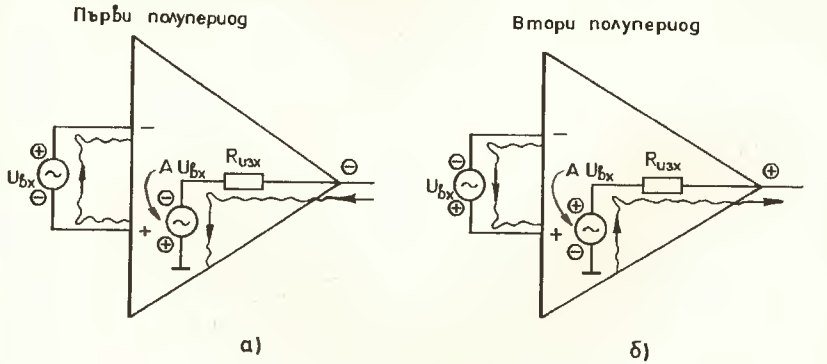
Първо намираме големината на входното напрежение. Тъй като $R_{вх} \gg R_г$, може да се приеме, че $U_{вх} \approx E_г = 1$ mV. След това намираме е.д.н. на зависимия генератор: $E = AU_{вх} = 10^4.1.10^{-3} =$ $= 10$ V. Въз основа на това на фиг. 6.58 са представени двата случая, като са нанесени токът през $R_т$ и напрежението в двата

му края. Обръщаме внимание, че колкото е по-малко $R_т$, толкова е по-малко и изходното напрежение. Когато $R_т = R_{изх}$, тогава $U_{изх} = 0,5E$, а когато $R_т = 0$ (късо съединение), тогава $U_{изх} = 0$. В случая, когато $R_т \to \infty$, изходният ток е нула, а $U_{изх} = E$.



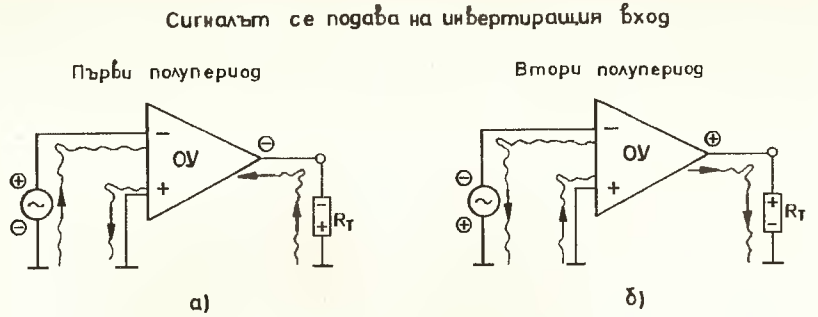
Фиг. 6.58

На фиг. 6.59 са показани полярността на напреженията и посоките на токовете на променливите съставки при ОУ. Означените напрежения и посоки на токовете *са особено важни, тъй като с тяхна помощ може да се обясни действието на редица схеми, съдържащи* ОУ. Във връзка с това добре ще бъде да се запомни следното просто правило, валидно за променливите съставки: **инвертиращият вход и изходът на ОУ винаги имат противоположна полярност (или все едно: неинвертиращият вход и изходът винаги имат еднаква полярност).**



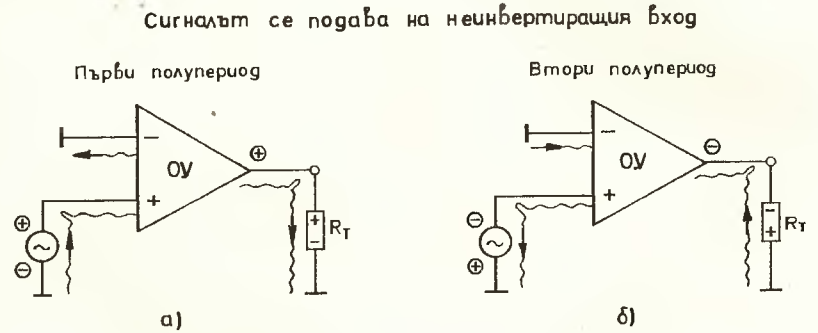
Фиг. 6.59

Така формулираното правило остава в сила независимо от това кой от входовете е заземен. Тази особеност се вижда ясно на фиг. 6.60, където в инвертиращия вход е включен генератор, а в изхода — товар. За нагледност в двата края на товара е означена полярността на изходното напрежение през първия и втория



Фиг. 6.60

полупериод. Подобно свързване е показано на фиг. 6.61, но тук сигналът се подава на неинвертиращия вход.

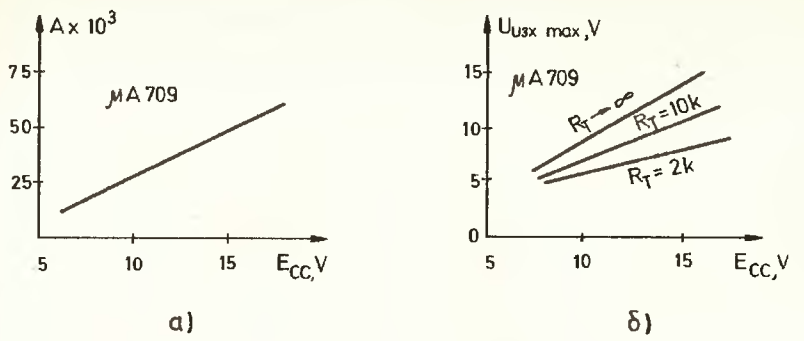


Фиг. 6.61

Влияние на захранващото напрежение. В практическите схеми ОУ почти винаги работи с дълбока ООВ, в резултат на което влиянието на захранващото напрежение (в определени граници) е съвсем слабо. В случаите, когато ОУ не е обхванат от ООВ, захранващото напрежение влияе силно върху основните му параметри. Като пример на фиг. 6.62*а* е показано как захранващото напрежение влияе върху коефициента на усилване A на ОУ тип 709. Вижда се, че с увеличаване на захранващото напрежение коефициентът на усилване расте.

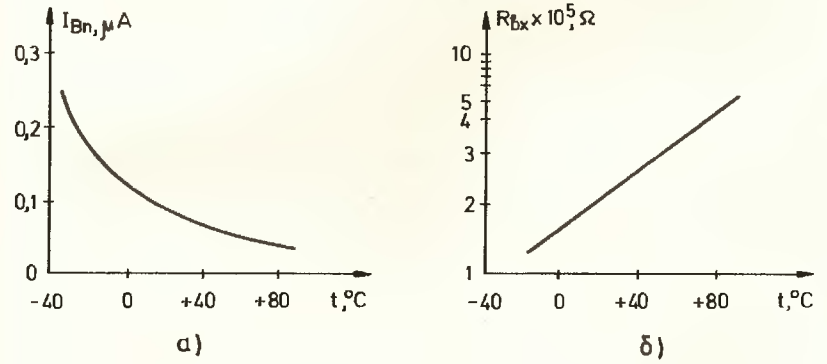
Захранващото напрежение влияе и върху максималната амплитуда на изходното напрежение (т.е. границата на насищането — вж. фиг. 6.52 и 6.54). Колкото E_{CC} е по-голямо, толкова $U_{изх\,max}$ е по-голямо, като напомняме, че $U_{изх\,max}$ зависи и от $R_т$ (фиг. 6.62*б*).

Влияние на температурата. Температурата също влияе върху почти всички параметри на ОУ. Това влияние върху базовия



Фиг. 6.62

(входния) ток на покой е показано на фиг. 6.63*а*. Обръщаме внимание, че при увеличаване на температурата този ток намалява. (Това показва, че преобладава влиянието на температурностабилизиращите елементи с ГСТ на ДУ.) Намаляването на $I_{Bп}$ води до това, че при увеличаване на температурата входното съпротивление на ОУ нараства (фиг. 6.63*б*).



Фиг. 6.63

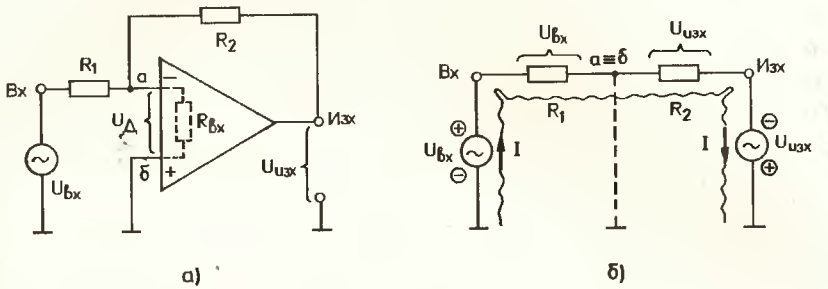
6.3.6. ИНВЕРТИРАЩ УСИЛВАТЕЛ

В реалните схеми и устройства ОУ е обхванат почти винаги от дълбока ООВ. Последната се реализира чрез външни елементи, включени *между изхода и инвертиращия вход*. Като се променя характерът и стойността на тези елементи, се получават различни електронни схеми с твърде ценни свойства. Ето защо без преувеличение може да се каже, че универсалното приложение на ОУ

се обуславя от веригата за ООВ. (Във връзка с това читателят се умолява да прочете още веднъж т. 2.9 и т. 2.10.)

Тъй като има два входа, ОУ може да се включи по две основни схеми: инвертиращ и неинвертиращ усилвател. Нека да разгледаме особеностите на първия от тях при ниски честоти. (Както е известно, при високи честоти настъпва допълнително дефазиране на сигнала в ОУ и за анализиране на явленията трябва да се използват комплексни числа.)

На фиг. 6.64*а* е показана принципната схема на инвертиращо усилвателно стъпало. Входният сигнал се подава на инвертиращия вход посредством резистора R_1, а неинвертиращият вход е заземен. Резисторът R_2 свързва изхода с *инвертиращия* вход (това е важно и следва да се запомни), с което се реализира *паралелна ООВ по напрежение* (подобен случай беше разгледан на фиг. 2.39*а*). Тази ООВ е честотно независима, т.е. действува както при бавни, така и при бързи изменения на напрежението. Входният генератор $U_{вх}$ за простота е представен с нулево вътрешно съпротивление. (При необходимост неговото вътрешно съпротивление може да се добави към R_1.) Предполага се, че коефициентът на усилване A на ОУ без ООВ е известен. Също така известни са входното съпротивление $R_{вх}$ на ОУ и стойностите на R_1 и R_2. Въпросът, който ни интересува, е: какъв ще бъде коефициентът на усилване на стъпалото $K_{инв} = \dfrac{U_{изх}}{U_{вх}}$ при така въведената ООВ?



Фиг. 6.64

Задачата може да бъде решена сравнително просто, ако се приемат следните предположения:

1. При наличие на входен сигнал *малките колебания на потенциала на точка а се пренебрегват*, т.е. приема се, че по време на работа $U_д = 0$. И тъй като точката *б* е свързана към шаси, от това следва, че точката *а* също има нулев потенциал. (Това е толкова по-вярно, колкото коефициентът A на ОУ е по-голям. Например при $U_{изх} = 10$ V и $A = 10^5$ $U_д = 0,1$ mV.)

2. Тъй като входното съпротивление $R_{вх}$ на ОУ е много голямо, *променливият ток през него се пренебрегва*, т.е. приема се, че променлив ток през $R_{вх}$ не тече. (Това е толкова по-вярно, колкото $R_{вх}$ е по-голямо.)

Тези предположения ни дават право да начертаем еквивалентната схема на ООВ, показана на фиг. 6.64*б*, за първия полупериод на входния сигнал. (През втория полупериод посоката на тока е обратна.) Тук имаме верига от последователно свързани R_1 и R_2. В двата края на веригата действуват съпосочно генераторите $U_{вх}$ и $U_{изх}$. (Тяхната съпосочност следва от фиг. 6.65.)

Тъй като от точката *а* ток не се отклонява, през R_1 и R_2 тече един и същ променлив ток I, който е резултат от действието на двата генератора (фиг. 6.64). И понеже точката *а* има нулев потенциал, може да се напишат равенствата $U_{вх} = IR_1$ и $U_{изх} = IR_2$. От тях следва пропорцията $U_{изх} : U_{вх} = R_2 : R_1$ и за коефициента на усилване на инвертиращия усилвател може да се напише

$$K_{инв} = \frac{U_{изх}}{U_{вх}} = -\frac{R_2}{R_1}. \qquad (6.57)$$

Минусът означава, че изходният сигнал е дефазиран на 180° спрямо входния. Получената формула е извънредно проста и е една от най-важните в теорията на ОУ. Тя следва да се запомни. Формулата показва, че *коефициентът на усилване на инвертиращия усилвател, се определя само от външно включените резистори R_2 и R_1 и е равен на тяхното отношение*. Например, ако $R_1 = 2$ kΩ и $R_2 = 100$ kΩ, за коефициента на усилване се получава $K_{инв} = 50$. Тази особеност е много важна за практиката, тъй като с прости средства може да се реализира стъпало с желания от нас коефициент на усилване.

При инвертиращия усилвател (фиг. 6.64*а*) коефициентът на ООВ има големина

$$\beta_{ов} = \frac{R_1}{R_1 + R_2} \qquad (6.58)$$

и за дълбочината на ООВ може да се напише

$$F = 1 + \beta_{ов}A = 1 + \frac{R_1 A}{R_1 + R_2}. \qquad (6.59)$$

В практиката обикновено $A \gg (R_1 + R_2)/R_1$, което означава, че *инвертиращият усилвател е обхванат от дълбока ООВ*.

Входното променливотоково съпротивление на инвертиращия усилвател (отнася се за цялото стъпало, а не за ОУ) може да се намери, като се използва фиг. 6.64*б*. Тъй като точката *а* има нулев потенциал, за входното съпротивление може да се напише

$$R_{вх\,инв} = R_1. \qquad (6.60)$$

ЛИЧНА БИБЛИОТЕКА

Този резултат показва, че входното съпротивление на стъпалото *може да се подбира в определени граници* чрез подходящ избор на големината на резистора R_1. Например, ако $R_1 = 2$ kΩ, входното съпротивление на стъпалото ще е $R_{\text{вх инв}} = 2$ kΩ.

Изходното променливотоково съпротивление на инвертиращия усилвател *е извънредно малко* — напр. под 1 Ω. Причината за това е наличието на дълбока ООВ. Големината на изходното съпротивление на стъпалото може да се намери от израза

$$R_{\text{изх инв}} = \frac{R_{\text{изх}}}{F} = \frac{R_{\text{изх}}}{1 + \dfrac{R_1 A}{R_1 + R_2}}, \qquad (6.61)$$

където $R_{\text{изх}}$ е изходното съпротивление на ОУ.

Пример 6.3. Да се определи изходното съпротивление на инвертиращия усилвател (фиг. 6.64*а*), ако $R_1 = 2$ kΩ, $R_2 = 100$ kΩ, $A = 50\ 000$ и $R_{\text{изх}} = 200$ Ω.

Първо се изчислява дълбочината на ООВ

$$F = 1 + \frac{R_1 A}{R_1 + R_2} = 1 + \frac{2.10^3.5.10^4}{2.10^3 + 1.10^5} \approx 10^3.$$

След това заместваме F във формула (6.61):

$$R_{\text{изх инв}} = \frac{R_{\text{изх}}}{F} = \frac{200}{10^3} = 0,2\ \Omega.$$

Малкото изходно съпротивление на инвертиращия усилвател е много благоприятен факт, тъй като прави изходното напрежение *слабо зависимо от големината на товара* (вж. т. 1.5). От този факт следва, че ако $R_т$ се променя например от 1 kΩ до ∞, изходното напрежение ще остава практически едно и също. (Затова в изхода на ОУ $R_т$ понякога не се чертае, а се говори само за изходно напрежение.) Долната граница на $R_т$ се ограничава от максимално допустимия ток в изходната верига на използвания ОУ. Например при ОУ със защита в изхода не е опасно включването на нискоомно $R_т$. Когато обаче липсва защита, стойността на $R_т$ трябва да бъде такава, че токът в изхода при $U_{\text{изх}} = U_{\text{изх нас}}$ да не надвишава $I_{\text{изх max}}$.

Съображения при избора на големините на R_1 и R_2. Както вече се спомена, формула (6.57) е точна само ако $A \to \infty$ и $R_{\text{вх}} \to \infty$, т.е. при реалните ОУ формулата дава определена грешка. Тази грешка е толкова малка, колкото в по-голяма степен е изпълнено неравенството

$$A \gg 1 + \frac{R_2}{R_1} + \frac{R_2}{R_{\text{вх}}}. \qquad (6.62)$$

Ако при избиране големините на R_1 и R_2 се окаже, че това неравенство не е силно изпълнено, грешката при използване на

формула (6.57) може да бъде значителна. (Това става напр. когато се желае голямо $R_{\text{вх инв}}$ и голям $K_{\text{инв}}$.) При такива случаи коефициентът на усилване може да бъде определен от точната формула, която има следния вид:

$$K_{\text{инв}} = -\frac{R_2}{R_1} \cdot \frac{1}{1 + \dfrac{1}{A}\left(1 + \dfrac{R_2}{R_1} + \dfrac{R_2}{R_{\text{вх}}}\right)}. \qquad (6.63)$$

В практиката почти винаги се използва опростената формула (6.57), като при избора на R_1 и R_2 трябва да се съблюдава неравенството (6.62) да бъде изпълнено. Тук може да се препоръча и следното емпирическо правило: резисторите R_1 и R_2 да се избират така, че $K_{\text{инв}}$ да е поне 25–30 пъти по-малък от A. Например, ако разполагаме с ОУ, който има $A = 10\ 000$, препоръчва се с него да се конструират инвертиращи усилватели, чийто коефициент на усилване да не надвишава 300–400.

В заключение трябва да се каже, че както и да се подбират големините на R_1 и R_2, коефициентът $K_{\text{инв}}$ не може да стане по-голям от A, тъй като е налице ООВ. Например, ако $A = 10^4$ и се изберат $R_2 = 10$ Ω и $R_2 = 10^6$ Ω, в никакъв случай няма да се получи стъпало с коефициент на усилване 10^5, а усилването ще бъде не повече от 10^4.

Някои особености на инвертиращия усилвател. Както вече се спомена, в практическите схеми инвертиращият усилвател обикновено е обхванат от дълбока ООВ (напр. $F = 10^2$–10^4). Тази особеност не само намалява изходното съпротивление на стъпалото, но има и други благоприятни последствия.

На първо място във формула (6.57) не фигурира коефициентът на усилване A на самия ОУ. Това означава, че ако в дадено стъпало с $R_1 = 2$ kΩ, $R_2 = 100$ kΩ и $K_{\text{инв}} = 50$ е работил ОУ с $A = 100\ 000$ и се е повредил, той може да бъде заменен с друг ОУ, който има напр. $A = 50\ 000$, като след замяната коефициентът на усилване на стъпалото ще е пак $K_{\text{инв}} = 50$. Това е много важно както за серийното производство, така и за ремонтиране на електронна апаратура, съдържаща ОУ, тъй като *отстранява влиянието на производствените толеранси* и осигурява стабилност на параметрите по време на експлоатация (налице е т.нар. запас от усилване).

За да изясним още едно предимство на дълбоката ООВ, нека припомним, че коефициентът A зависи от захранващото напрежение (вж. фиг. 6.62*а*). Фактът, че A не фигурира във формула (6.57), показва, че *коефициентът $K_{\text{инв}}$ не се влияе от захранващото напрежение.* Следователно инвертиращият усилвател не променя коефициента си на усилване, ако захранващото напрежение се изменя в определени граници от $\pm E_{CC\,\text{min}}$ до $E_{CC\,\text{max}}$. Точната стойност на тези граници за всеки ОУ се дава в каталозите.

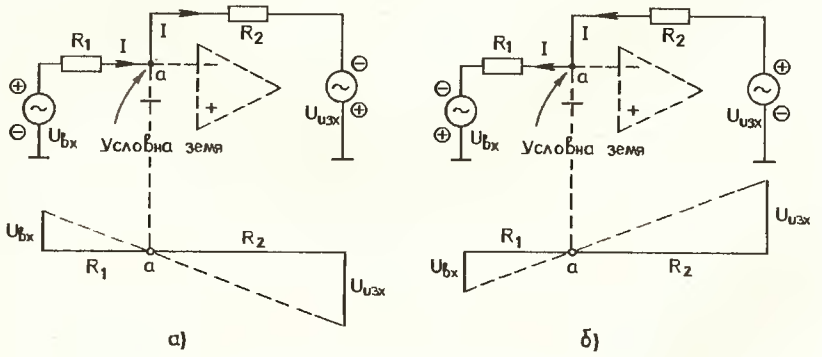
Напр. при μA709 тя е от ± 9 V до ± 18 V, а при LM101 — от ± 5 V до ± 22 V.

Като трето предимство на дълбоката ООВ може да се посочи високата степен на линеаризиране на предавателната характеристика на ОУ, което в редица случаи (напр. в измервателната техника и в аналоговите ЕИМ) има първостепенно значение.

От формула (6.59) следва, че при дадена стойност на R_1 и R_2 по-дълбока ООВ се получава при по-голяма стойност на коефициента A. Именно с това се обяснява стремежът да се конструират ОУ с възможно по-голям A. Последният е нужен не за голямо усилване (както някои погрешно мислят), а в последна сметка за по-голяма точност, стабилност, линейност и експлоатационни удобства.

Принцип на условната земя. Напомняме на читателя, че при извеждане на основната формула (6.57) бяха направени две предположения. По-нататък те ще бъдат използвани често, понеже инвертиращият усилвател е една разпространена схема. Затова нека се спрем на този въпрос по-подробно.

Съгласно споменатите предположения при наличие на входен сигнал променливото напрежение на инвертиращия вход се приема, че е равно на нула. В литературата това е известно като принцип на условната земя (принцип на фактическата нула). Освен това се приема, че променлив ток през входовете на ОУ не протича. Това е показано на фиг. 6.65, като точката a има нулев потенциал. (Неинвертиращият вход има също нулев потенциал,



Фиг. 6.65

тъй като е заземен.) При това положение през R_1 и R_2 протича един и същ променлив ток I, като нулевият потенциал на точката a дава право да се напишат равенствата

$$U_{\text{вх}} = IR_1 \quad \text{и} \quad U_{\text{изх}} = -IR_2 . \tag{6.64}$$

Тук минусът се поставя, тъй като спрямо шаси изходното напрежение е противофазно на входното.

За да се разберат по-добре измененията на входното и изходното напрежение, на фиг. 6.65 е направена аналогия с един лост. Той е окачен в точката a и има рамена с дължина R_1 и R_2. Отклоненията в двата му края са равни на напреженията $U_{\text{вх}}$ и $U_{\text{изх}}$. При колебанията на лоста точката a е неподвижна.

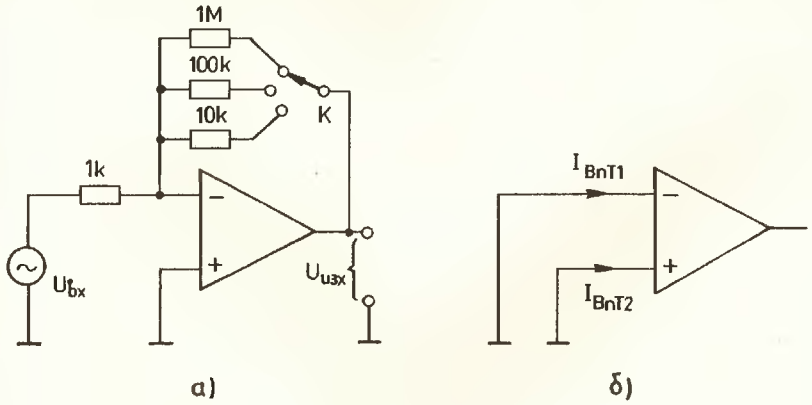
От принципа на условната земя (фиг. 6.65) могат да се направят следните заключения:

1. Входното и изходното напрежение на инвертиращия усилвател могат да имат значителни стойности (напр. 10–15 V), докато напрежението на инвертиращия вход на самия ОУ е винаги практически равно на нула. Тъй като неинвертиращият вход е заземен, това означава, че напрежението между входовете на ОУ е практически равно на нула, т.е. $U_{\text{д}} \approx 0$.

2. Резисторът R_1 се явява входно съпротивление на стъпалото за променлив ток.

3. Изходното напрежение $U_{\text{изх}}$ на стъпалото е равно на напрежителния пад върху резистора R_2.

4. Променливият ток, протичащ през R_1 и R_2, е един и същи. Това означава, че при инвертиращия усилвател, показан на фиг. 6.66a, чрез превключване на ключа K могат да се получат коефициенти на усилване 10, 100 и 1000, като и в трите случая (при неизменно $U_{\text{вх}}$) токът във веригата остава един и същ, а се променя само $U_{\text{изх}}$.



Фиг. 6.66

5. Когато R_1 и R_2 са обикновени резистори, изходното напрежение ще бъде линейна функция на входното, т.е. стъпалото ще представлява линеен усилвател.

6. Ако вместо R_1 и R_2 се включат например диоди, кондензатор, селективна RC-група и т.н., стъпалото ще има твърде интересни свойства, като ще преобразува сигналите по определен закон. (По-нататък това се разглежда по-подробно.)

Тези правила са твърде важни и трябва да се запомнят. Както ще се убедим по-нататък, чрез използването им може сравнително лесно да се обясни действието на редица схеми с ОУ.

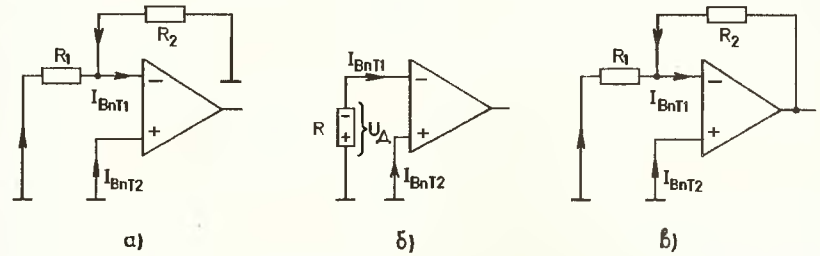
6.3.7. СИМЕТРИРАНЕ НА ВХОДА НА ОУ ПО ПОСТОЯНЕН ТОК

Ако ОУ се свърже по схемата, показана на фиг. 6.66*б*, във входните вериги ще протичат токовете $I_{ВпТ1}$ и $I_{ВпТ2}$. Когато първото стъпало на ОУ е напълно симетрично, тези два тока ще бъдат равни. В реалните ОУ обаче те не са еднакви и както бе споменато, тяхната разлика $I_{io} = I_{ВпТ1} - I_{ВпТ2}$ се нарича входен ток на несиметрия. Токовете $I_{ВпТ1}$ и $I_{ВпТ2}$ са твърде близки по големина. Тяхната средноаритметична стойност се отбелязва с $I_{Вп}$ и се дава в справочниците. Например ОУ тип 709 има типови стойности $I_{Вп} = 0,2$ μA и $I_{io} = 0,05$ μA. В идеалния случай $I_{ВпТ1} = I_{ВпТ2} = I_{Вп}$, при което $I_{io} = 0$.

Входните токове на ОУ са малки, обаче *те са управляващи*, т.е. от тях зависят колекторните токове на транзисторите, а също така и големината на изходното напрежение. Поради това входовете на ОУ в никакъв случай не бива да се оставят "плаващи" (несвързани с нищо), а *трябва да се осигурят вериги към шаси за входните токове*. Тези вериги не могат да бъдат произволни, а трябва да отговарят на следните две условия: а) да бъдат симетрични по постоянен ток; б) по възможност да не са прекалено високоомни. Неспазването на тези условия води до разбалансиране на ОУ, т.е. в режим на покой изходното му напрежение няма да е нула. Нека да разгледаме този въпрос по-подробно за случая, когато входното стъпало на ОУ *е симетрично*, т.е. когато $I_{ВпТ1} = I_{ВпТ2} = I_{Вп}$.

Схемата на инвертиращия усилвател, показана на фиг. 6.64*а*, не осигурява симетрия за входните токове на покой. Това се вижда ясно на фиг. 6.67*а*, където са означени пътищата на двата входни тока. (Напомняме, че при балансиран ОУ изходът има нулев потенциал, т.е. за постоянния ток представлява шаси. Тук обаче резисторът R_2 е свързан не към изхода, а към шаси, за да се избегне влиянието на ООВ.) При това положение неинвертиращият вход е свързан директно към шаси, а инвертиращият е свързан към шаси посредством паралелно включените R_1 и R_2 (фиг. 6.67*а*). Ако означим паралелно включените резистори с R, получава се еквивалентната схема, показана на фиг. 6.67*б*. Токът

на покой $I_{ВпТ1}$, като преминава през R, образува в двата му края диференциален напрежителен пад $U_д = RI_{ВпТ1}$, който ще разбалансира ОУ. При това положение, ако липсва ООВ (фиг. 6.67*а*), изходното напрежение ще е $U_{изх} = AU_д$ и може да има голяма стойност.

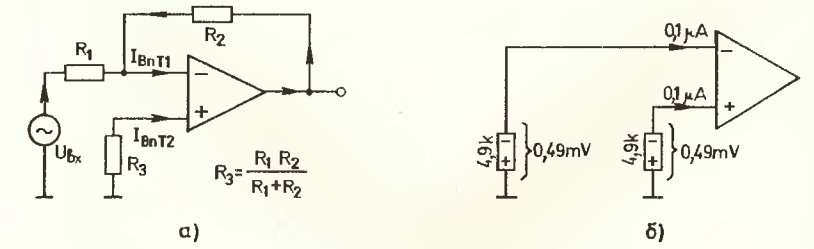


Фиг. 6.67

При наличие на ООВ (фиг. 6.67*в*) *ефектът от асиметрията не толкова голям* и напрежението в изхода може да се определи от формулата

$$U_{изх} = R_2 I_{ВпТ1}. \qquad (6.65)$$

(Тази зависимост може да се изведе въз основа на принципа на условната земя, от който следва, че изходното напрежение е равно на напрежителния пад върху резистора R_2.) От формула (6.65) следва, че ако $R_2 = 1$ MΩ и $I_{ВпТ1} = 0,2$ μA, изходното напрежение ще има големина 0,2 V. Очевидно разбалансирането на стъпалото от фиг. 6.67*в* ще бъде толкова по-голямо, колкото са по-големи R_2 и $I_{ВпТ1}$.



Фиг. 6.68

Симетрирането на входа на разгледания инвертиращ усилвател може да стане лесно, ако между неинвертиращия вход и шаси се включи резисторът R_3 (фиг. 6.68*а*). В този случай $I_{ВпТ1}$ ще протича през паралелно свързаните R_1 и R_2 (прието е, че $R_г = 0$),

а токът $I_{ВпТ2}$ — през R_3. За да има симетрия, големината на резистора R_3 се определя от израза

$$R_3 = \frac{R_1 R_2}{R_1 + R_2}. \qquad (6.66)$$

Обръщаме внимание, че *включването на резистора R_3 не променя коефициента на усилване на инвертиращия усилвател*, тъй като е свързан последователно с високоомното съпротивление $R_{вх}$ на ОУ.

Пример 6.4. Да се определи големината на резистора R_3, ако $R_1 = 5$ kΩ и $R_2 = 500$ kΩ. Да се анализира постояннотоковият режим на двата входа, ако $I_{ВпТ1} = I_{ВпТ2} = I_{Вп} = 0,1$ μA.

Заместваме в (6.66) и получаваме

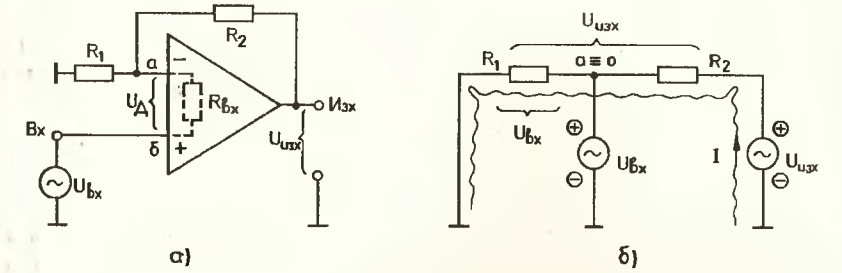
$$R_3 = \frac{R_1 R_2}{R_1 + R_2} = \frac{5.10^3.5.10^5}{5.10^3 + 5.10^5} = 4,9 \text{ kΩ}.$$

При това положение всеки от входовете е свързан към шаси през съпротивление 4,9 kΩ. През всяко едно от тях протича ток с големина $I_{Вп} = 0,1$ μA и се образува напрежителен пад с големина $U = I_{Вп}R = 0,1.10^{-6}.4,9.10^3 = 0,49$ mV. На фиг. 6.68*б* е показана еквивалентната схема на входа за постоянен ток, съответстваща на разглеждания пример. Отбелязани са напрежителните падове, в резултат на които и двата входа след симетрирането имат отрицателно напрежение с големина 0,49 mV. Тук възниква въпросът: как се отразява върху ОУ отрицателните потенциали на двата входа?

Неголямото отрицателно напрежение на двата входа (фиг. 6.68*б*) практически не променя режима на ОУ. Причината за това е, че тези две еднакви напрежения по същество представляват *синфазен* сигнал, който се получава в изхода многократно намален. Разбира се, ако резултатните съпротивления, свързващи двата входа към шаси, са високоомни, в изхода може да се получи значително напрежение. Например, ако $R_1 = 1$ MΩ и $R_2 = 50$ MΩ, от формула (6.66) за R_3 се получава 980 kΩ. При това положение, ако $I_{Вп} = 0,1$ μA, отрицателното напрежение на двата входа ще бъде почти 100 mV, което вече може да породи определено напрежение на изхода. Именно поради тази причина се препоръчва стойността на R_1 да не е по-голяма от 0,5–1 MΩ. От казаното става ясно, че колкото по-малък е входният ток на ОУ, толкова в по-широки граници могат да се избират резисторите R_1 и R_2.

6.3.8. НЕИНВЕРТИРАЩ УСИЛВАТЕЛ

На фиг. 6.69*а* е показана принципната схема на неинвертиращо усилвателно стъпало. Тук входният сигнал се подава на неинвертиращия вход, а инвертиращият е включен към шаси посредством резистора R_1. Стъпалото е обхванато от паралелна ООВ по напрежение, тъй като посредством делителя R_1–R_2 част от изходния сигнал се подава с обратна фаза на входа. (Обръщаме внимание, че както при инвертиращия усилвател, така и тук сигналът от изхода се подава на инвертиращия вход. В противен случай ще се получи ПОВ.)



Фиг. 6.69

Коефициентът на усилване на неинвертиращия усилвател може да бъде намерен лесно, ако се предположи, че първо, $A \to \infty$ и второ, $R_{вх} \to \infty$. Това ни дава право да начертаем еквивалентната схема на фиг. 6.69*б*. И наистина, ако се приеме, че по време на работа $U_д = 0$, това означава, че при тази схема точката *а* си изменя потенциала по същия закон както точката *б*. Освен това от второто предположение следва, че през входния генератор променлив ток не протича, т.е. променливият ток във веригата на ООВ се поражда само от $U_{изх}$. На фиг. 6.69*б* е показана полярността на напреженията и посоката на тока през първия полупериод. (През втория полупериод те са обратни.) От тази схема може да се напишат равенствата: $U_{вх} = IR_1$ и $U_{изх} = I(R_1 + R_2)$. От тях следва пропорцията $U_{изх} : U_{вх} = (R_1 + R_2) : R_1$ и за коефициента на усилване на неинвертиращия усилвател се получава изразът

$$K_{неинв} = \frac{U_{изх}}{U_{вх}} = \frac{R_2}{R_1} + 1. \qquad (6.67)$$

В тази формула липсва знакът минус, понеже изходният сигнал не е дефазиран спрямо входния. Вижда се, че при едни и същи стойности на резисторите *коефициентът на неинвертиращия усилвател е с единица по-голям от този на инвертиращия*. Формула (6.67) е също важна и следва да се запомни.

При неинвертиращия усилвател (фиг. 6.69*а*) коефициентът $\beta_{ов}$ и дълбочината F на обратната връзка имат същата големина както при инвертиращия и следователно могат да се определят от формули (6.58) и (6.59). Изходното съпротивление на неинвертиращия усилвател е *извънредно малко*. То има същата големина

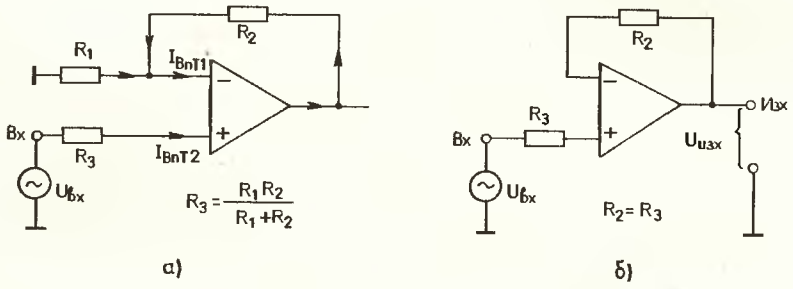
като на инвертиращия и за измерването му може да се използва формула (6.61).

Входното съпротивление на неинвертиращия усилвател *е извънредно голямо и това е много важно предимство.* То може да бъде определено от израза

$$R_{\text{вх неинв}} = FR_{\text{вх}} = \left(1 + \frac{R_1 A}{R_1 + R_2}\right) R_{\text{вх}} \qquad (6.68)$$

и на практика стойността му е примерно $10^7 \div 10^8$ Ω. Като се има пред вид твърде малкото му изходно съпротивление (напр. 0,1 Ω), може да се каже, че по своите параметри неинвертиращият усилвател се доближава до "идеалния" усилвател на напрежение.

Симетриране на входа по постоянен ток. Схемата на неинвертиращия усилвател от фиг. 6.69*а* е принципна и нейният вход е асиметричен по отношение на входните токове на покой. За да се получи симетриране, в неинвертиращия вход се включва резисторът R_3 (фиг. 6.70*а*). Неговата стойност може да бъде определена



Фиг. 6.70

от формула (6.66). Ако входният генератор има вътрешно съпротивление $R_г$, то влиза в стойността на R_3. Например, ако по (6.66) се получи, че R_3 трябва да има големина 2800 Ω и освен това $R_г = 2$ kΩ, резисторът, който следва да се включи в инвертиращия вход, трябва да има големина само 800 Ω. Освен това входният генератор трябва да бъде такъв, че да осигурява *галванична връзка* на неинвертиращия вход към земя. Нека напомним, че включването на R_3 не променя коефициента на усилване и останалите параметри на неинвертиращия усилвател, тъй като е свързано с високоомното входно съпротивление $R_{\text{вх}}$ на ОУ.

Повторител на напрежение. (Буферно стъпало, усилвател с единичен коефициент на усилване, операционен повторител.) На фиг. 6.70*б* е показана схемата на повторител на напрежение. Тя може да се разглежда като частен случай на неинвертиращ усилвател, в който $R_1 \to \infty$. Тук цялото изходно напрежение се подава

на инвертиращия вход, т.е. налице е 100 % ООВ по напрежение и следователно $\beta'_{\text{ов}} = 1$. При това положение дълбочината на ООВ е извънредно голяма и се дава с израза

$$F = 1 + \beta_{\text{ов}} A = 1 + A\,. \qquad (6.69)$$

Коефициентът на усилване на това стъпало практически е единица и може да се намери от формулата

$$K_{\text{буф}} = \frac{A}{F} = \frac{A}{1+A} \approx 1\,. \qquad (6.70)$$

Входното съпротивление на повторителя на напрежение е *извънредно голямо* и се дава с израза

$$R_{\text{вх буф}} = FR_{\text{вх}} = (1+A)R_{\text{вх}}\,. \qquad (6.71)$$

На практика то може да има големина $10^7 \div 10^9$ Ω.

Изходното съпротивление на разглежданото стъпало е *извънредно малко* и може да се определи от формулата

$$R_{\text{изх буф}} = \frac{R_{\text{изх}}}{F} = \frac{R_{\text{изх}}}{1+A}\,. \qquad (6.72)$$

В практиката неговата стойност е обикновено $0,001 \div 0,1$ Ω.

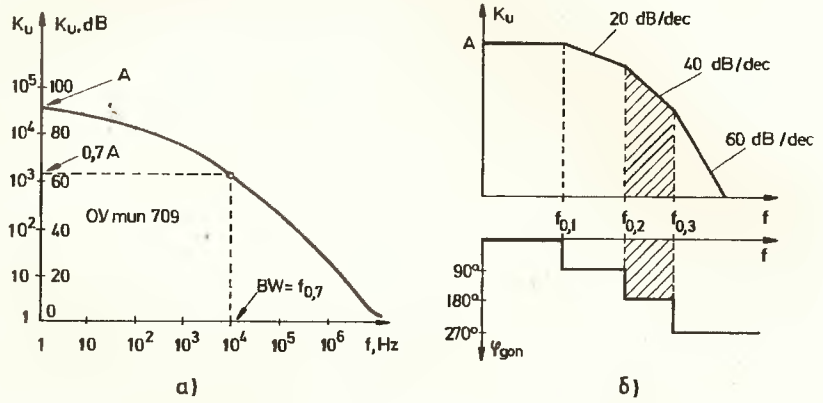
За симетриране на входа по постоянен ток двата резистора R_2 и R_3 трябва да са еднакви (вж. фиг. 6.70*б*), като в стойността на R_3 влиза и вътрешното съпротивление на генератора. (И тук генераторът трябва да осигурява галванична връзка към земя.) Тъй като големината на тези резистори не оказват влияние върху параметрите на стъпалото, те се избират обикновено 1–10 kΩ.

6.3.9. ЧЕСТОТНИ СВОЙСТВА НА ОУ

Общи сведения. При увеличаване на честотата усилвателните качества на ОУ се влошават. Главната причина за това е влиянието на паразитните капацитети в интегралната схема. На фиг. 6.71*а* е показано как коефициентът на усилване A без ООВ на един стандартен ОУ тип 709 намалява при увеличаване на честотата. Вижда се, че при съвсем ниски честоти този коефициент има типова стойност 45 000. При $f = f_{0,7} = 10$ kHz той е около 2000, а при $f = 10^7$ Hz той става около единица.

Честотата влияе също и върху дефазирането между изходния и входния сигнал и това се изразява чрез фазовата характеристика на ОУ. За да изясним това, нека припомним, че по своята структура съвременните ОУ представляват дву- или тристъпален усилвател с директни връзки. (Имат се предвид стъпалата, които усилват по напрежение. Крайното стъпало обикновено представлява емитерен повторител и неговите дефазиращи свойства

се пренебрегват.) Честотните характеристики на многостъпални усилватели с директни връзки бяха разгледани в т. 3.4. (Умоляват се читателите да прочетат тази точка наново.) Там беше изяснено, че реалните криви линии на честотните и фазовите характеристики за удобство се заместват с идеализирани прави начупени линии, наречени *диаграми на Бодѐ*. Например диаграмите на Бодѐ на ОУ тип 709 са показани на фиг. 6.71*б*. Тъй като този ОУ е тристъпален, диаграмите съдържат три полюса $f_{0,1}$, $f_{0,2}$ и $f_{0,3}$, чиято конкретна стойност зависи от структурата на ОУ. Например при ОУ тип 709 тези полюси имат следните стойности: 10^4, 8.10^5 и 4.10^6 Hz.



Фиг. 6.71

Диаграмата на фиг. 6.71*б* показва зависимостта на коефициента на усилване на ОУ без ООВ от честотата, при условие че липсва честотна корекция. Обръщаме специално внимание, че тук *широчината на честотната лента е равна на хоризонталния участък от начупената линия*. Следователно на фиг. 6.71*б* широчината на честотната лента е $\Delta f = f_{0,1}$ (а не $f_{0,2}$, както някои биха погрешно отчели). В честотния интервал от 0 до $f_{0,1}$ коефициентът на усилване без ООВ не се променя и е равен на A. При увеличаване на честотата над $f_{0,1}$ той започва да намалява с 20 dB/dec. Между $f_{0,2}$ и $f_{0,3}$ намаляването е 40 dB/dec, а над $f_{0,3}$ то е 60 dB/dec.

На долната диаграма от фиг. 6.71*б* е показано как ъгълът на допълнително дефазиране расте при увеличаване на честотата. Вижда се, че при честоти, по-малки от $f_{0,1}$, ъгълът на допълнително дефазиране е нула. В честотния обхват от $f_{0,1}$ до $f_{0,2}$ този ъгъл е 90°; а между $f_{0,2}$ и $f_{0,3}$ той е 180°, а при честоти над $f_{0,3}$ той е 270°.

Честотни свойства на некоригирания ОУ. Тъй като в реални условия ОУ работят почти винаги с ООВ, част от изходното напрежение се подава обратно към *инвертиращия* вход (вж. напр. фиг. 6.64*а*). При това положение пълният ъгъл на дефазирането между изходния и входния сигнал е

$$\varphi = 180° + \varphi_{\text{доп}}. \qquad (6.73)$$

Тук ъгълът 180° отразява дефазирането между изхода и инвертиращия вход, а $\varphi_{\text{доп}}$ е ъгълът на допълнителното дефазиране (закъснение) на сигнала. Нека да разгледаме свойствата на ОУ, когато е без честотна корекция.

В честотния обхват от 0 до $f_{0,1}$ (фиг. 6.71*б*) липсва допълнително дефазиране (закъснение) на сигнала, т.е. $U_{\text{изх}}$ е дефазирано (изостава) на 180° спрямо $U_{\text{вх}}$ и е налице "нормална" ООВ.

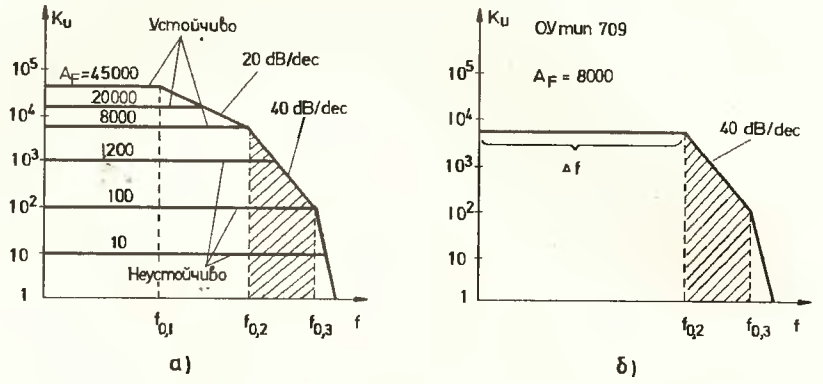
В честотния обхват от $f_{0,1}$ до $f_{0,2}$ ъгълът на допълнителното дефазиране е 90°. Следователно в този обхват $U_{\text{изх}}$ е дефазирано (изостава) на 270° спрямо $U_{\text{вх}}$. При това положение работата на ООВ малко се променя (в реалната характеристика около $f_{0,2}$ се появява неголям локален максимум), обаче самовъзбуждане не настъпва и режимът е стабилен.

В честотния обхват от $f_{0,2}$ до $f_{0,3}$ ъгълът на допълнителното дефазиране е $\varphi_{\text{доп}} = 180°$. При това положение $U_{\text{изх}}$ е дефазирано на 360° спрямо $U_{\text{вх}}$, *т.е. ООВ се превръща в ПОВ и настъпва самовъзбуждане*. Следователно честотният обхват от $f_{0,2}$ до $f_{0,3}$ (на фиг. 6.71*б* той е защрихован) е област на нестабилно усилване. Това означава, че при конструиране на усилвателни стъпала с некоригирани ОУ обхватът $f_{0,2}$–$f_{0,3}$ (а също и обхватът след $f_{0,3}$) трябва да остава извън честотната лента на усилвателя. И тъй като на входа на едно усилвателно стъпало винаги могат да постъпят нежелани високи честоти, *споменатото изискване се свежда до подходящ избор на коефициента на усилване* на ОУ (респ. до подходящ избор на резисторите R_1 и R_2).

За да обясним това, нека да разгледаме един конкретен пример с ОУ тип 709, който има $A = 45\ 000$ и към който не е приложена никаква корекция. С този ОУ чрез различен подбор на резисторите R_1 и R_2 може да се конструират инвертиращи усилватели по схемите от фиг. 6.64*а* и 6.69*а* с най-различен коефициент на усилване A_F в границите от 45 000 до 1. Обаче устойчиви стъпала ще бъдат само тези, чийто коефициент на усилване не е под 8000. Това е показано на фиг. 6.72*а*, където са начертани диаграмите на Бодѐ за шест случая, при които коефициентът на усилване има стойност съответно 45 000, 20 000, 8000, 1000, 100 и 10. При първите три случая усилвателните стъпала ще работят устойчиво, а при останалите три — неустойчиво.

Фактът, че при използване на некоригиран ОУ стъпалата с по-малък коефициент на усилване са по-неустойчиви, звучи необи-

чайно. Затова нека дадем физическо обяснение на това явление. На фиг. 6.72*б* е показана диаграмата на Бодѐ при един конкретен усилвател, като R_1 и R_2 са подбрани така, че $A_F = 8000$. (Това е най-малкият коефициент на усилване, при който некоригираният ОУ тип 709 ще работи устойчиво.) Въпреки че честотната лента на този усилвател е $\Delta f = f_{0,2}$, до неговия вход очевидно ще постъпват и трептения с честоти между $f_{0,2}$ и $f_{0,3}$, за които пълният ъгъл на дефазиране е 360°. Тук възниква въпросът: защо за тези трептения, ако $A_F < 8000$, усилвателят няма да е устойчив?



Фиг. 6.72

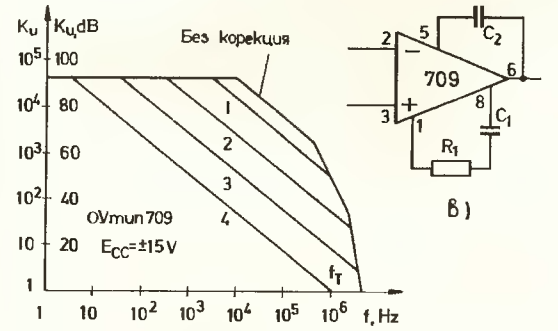
За възникване на ПОВ *не е достатъчно върнатите трептения да имат ъгъл на дефазиране 360°, а трябва да имат и достатъчно голяма амплитуда.* (В теорията на ПОВ първото е известно като фазово условие, а второто — като амплитудно условие.) Величината, която показва каква част от изходния сигнал се подава обратно на входа, е коефициентът на обратната връзка $\beta_{ов}$. И тъй като ОУ е обхванат от дълбока ООВ, тук е в сила формула (2.30). От нея следва, че *коефициентът на усилване и коефициентът на обратната връзка са обратнопропорционални.* Следователно, когато коефициентът на усилване се избере голям, коефициентът на обратната връзка е малък. В резултат на това при значителни коефициенти на усилване върнатият сигнал (въпреки "подходящата" фаза) има недостатъчна големина за пораждане на самовъзбуждане и режимът е устойчив. Ако обаче коефициентът на усилване е малък, върнатият сигнал ще има достатъчна големина, за да настъпи самовъзбуждане.

Дотук беше разгледана работата на ОУ без честотна корекция. (Такъв е случаят напр. с ОУ тип 709, ако към него не са включени никакви външни елементи за корекция.)

Основният недостатък на ОУ без честотна корекция е, че *с тях не могат да се конструират усилвателни стъпала с малък коефициент на усилване.* Например с некоригиран ОУ не може да се конструира повторител на напрежение. Затова при всички ОУ се налага да се прави честотна корекция. Тази корекция може да бъде външна (чрез външно включване на R и C), или вътрешна (чрез вграден C).

ОУ с външна корекция. Ролята на всяка корекция е да промени формата на амплитудно-честотната характеристика на ОУ така, че да скъси хоризонталния участък от диаграмата на Бодѐ. В резултат на тази корекция ОУ могат да се използват за конструиране на усилвателни стъпала с малък коефициент на усилване.

При ОУ с външна корекция (напр. 709, 101 и др.) са предвидени два или три извода от корпуса, към които външно могат да се включат кондензатори и резистори с определена стойност. На фиг. 6.73*а* е показано как се променя амплитудно-честотната характеристика на ОУ тип 709 без ООВ при четири различни комбинации на външни елементи. Стойностите на тези елементи са дадени в таблицата на фиг. 6.73*б*, а на фиг. 6.73*в* е посочен начинът на включването им.



Линия	R_1	C_1	C_2
1	0	10pF	3pF
2	1,5 kΩ	100pF	3pF
3	1,5kΩ	500pF	20pF
4	1,5kΩ	5nF	200pF

в)

Фиг. 6.73

Амплитудно-честотните характеристики *1* и *2* се използват при усилвателни стъпала с по-голям коефициент на усилване (и потясна честотна лента). Когато се конструират стъпала с по-малък коефициент на усилване (и по-широка честотна лента), използват се характеристиките *3* и *4*. Обръщаме внимание, че *при използване на характеристиките 1, 2 и 3 коефициентът на усилване на стъпалото не може да се избира по-малък от определена граница*, след която се навлиза в участъка с наклон — 40 dB/dec или участък с наклон — 60 dB/dec. Например при използване на ха-

рактеристика *1* тази граница е $A_F = 50$ dB, а при използване на характеристика *3* тази граница е $A_F = 10$ dB. При характеристика *4 тези ограничения отпадат, т.е. стъпалото ще е стабилно при какъв да е коефициент на усилване.* Обръщаме внимание, че тази характеристика съответствува на максимални стойности на коригиращите елементи и пресича абсцисата в точката f_T. Следователно, *когато се говори за граничната честота f_T на ОУ с външна корекция, се подразбира случаят с максимални стойности на коригиращите елементи.* Важно е да се запомни и това, че в коя да е точка от тази характеристика *произведението от коефициента на усилване по широчината на честотната лента е равно на граничната честота f_T*. Следователно за тази характеристика може да се напише

$$A_F \Delta f = f_T . \qquad (6.74)$$

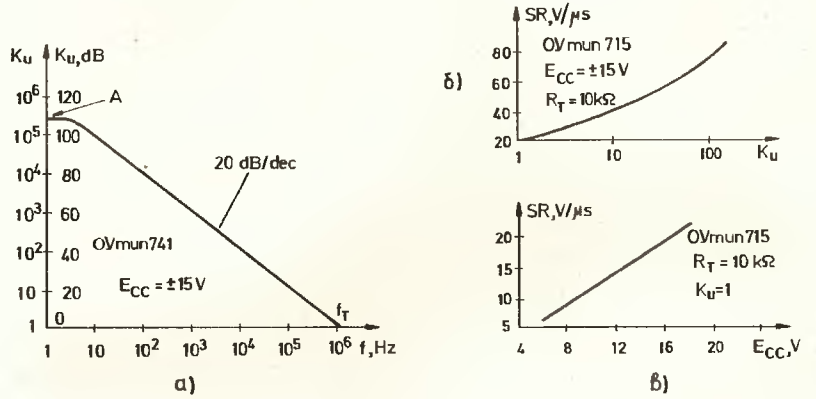
Например ОУ тип 709 (при максимална стойност на коригиращите елементи) има честота на единичното усилване $f_T = 1$ MHz. Оттук следва, че ако с този ОУ се конструира усилвателно стъпало, което да има коефициент на усилване $A_F = 100$, широчината на честотната лента ще бъде $\Delta 10$ kHz, а при стъпало с $\Delta f = 25$ kHz коефициентът на усилване може да бъде най-много $A_F = 40$. Тази особеност е твърде важна за практиката и следва да се запомни. Тя още веднъж показва, че стандартните ОУ (вж. таблица 6.1) нямат особено добри честотни свойства. Поради тази причина при конструиране на широколентови стъпала трябва да се използват широколентови (бързодействуващи) ОУ. Например от този тип е ОУ 715, който има $f_T = 65$ MHz.

При различните ОУ с външна корекция големината на външно включените елементи са различни и може да се намерят в справочниците. Например при ОУ тип 101 са предвидени само два извода за външна корекция (*1* и *8*), между които се включва един единствен кондензатор със стойности от 3 до 30 pF.

ОУ с вътрешна корекция. Съществуват ОУ, при които корекцията на амплитудно-честотната характеристика е осъществена чрез вътрешно формиран кондензатор. При тези ОУ външни елементи не се включват и амплитудно-честотната им характеристика (без ООВ) не може да се изменя.

Например от този тип е широко разпространеният ОУ тип 741. На фиг. 6.74*а* е показана неговата амплитудно-честотна характеристика без ООВ, която има един-единствен наклон от — 20 dB/dec. Това е постигнато чрез вътрешния кондензатор $C = 30$ pF (вж. фиг. 6.46), който шунтира сигнала и така осигурява необходимия спад в характеристиката. (Този въпрос бе разгледан в т. 3.4.)

Предимството на ОУ с вътрешна корекция се състои в това, че не се включват външни коригиращи елементи. Като второ предимство може да се посочи фактът, че с такъв ОУ може да конструират усилвателни стъпала с произволен коефициент на усилване, без това да доведе до нестабилност. Като недостатък на подобни ОУ може да се посочи невъзможността с тях да се конструират усилвателни стъпала, които едновременно да имат и голям коефициент на усилване, и широка честотна лента. Например с ОУ тип 709 може да се конструира стъпало с $\Delta f = 10^5$ Hz и $A_F = 500$ (вж. на фиг. 6.73, крива *2*), докато при ОУ тип 741, ако стъпалото трябва да има $\Delta f = 10^5$ Hz, коефициентът му на усилване може да бъде най-много $A_F = 10$.



Фиг. 6.74

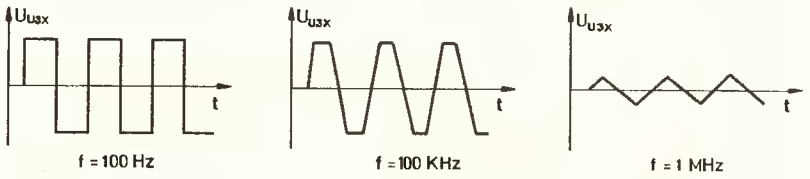
Както се вижда от фиг. 6.74*а*, характеристиката на ОУ с вътрешна корекция пресича абсцисата в точката f_T. Следователно при тези ОУ е в сила формула (6.74), а също и примерът след нея.

Скорост на нарастване на изходния сигнал. При работа с големи сигнали (т.е. в импулсен режим) честотните свойства на ОУ се оценяват чрез параметъра SR. Както беше изяснено в т. 6.3.4, това е скоростта на нарастване на изходното напрежение, когато входното напрежение се изменя със скок. Колкото тази скорост е по-голяма, толкова ОУ може да формира в изхода си импулси с по-стръмни фронтове. При стандартните ОУ обикновено $SR = 0,1$–1 V/μs, а при бързодействуващите достига до 500 V/μs.

Скоростта на нарастване зависи от коефициента на усилване с ООВ, а също и от захранващото напрежение. За бързодействуващия ОУ тип 715 тези зависимости са дадени на фиг. 6.74*б* и *в*.

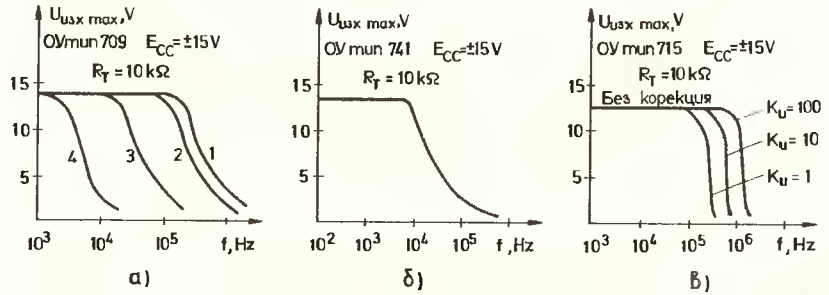
За да се илюстрира колко е важно бързодействието на един ОУ при работа с импулсни сигнали, на фиг. 6.75 са показани три случая. Изобразени са формата и големината на изходното нап-

режение, когато входното напрежение представлява правоъгълни двуполярни импулси с една и съща амплитуда, но с три различни честоти. Използваният ОУ има скорост на нарастване на изходния сигнал $SR = 1\ \text{V}/\mu\text{s}$. Вижда се, че при увеличаване на честотата се изменя формата на сигналите и амплитудата им намалява.



Фиг. 6.75

Намаляване на максималната стойност на изходното напрежение при високи честоти. При работа с големи сигнали (т.е. в импулсен режим) изходното напрежение на ОУ има стойност или $-U_{\text{изх max}}$, или $+U_{\text{изх max}}$. Големината на това изходно напрежение зависи от захранващото напрежение и при ниски честоти обикновено $U_{\text{изх max}} \approx 0,8|E_{CC}|$. При увеличаване на честотата обаче големината на максималното изходно напрежение намалява. (Това е пряко следствие от влиянието на паразитните капацитети.) На фиг. 6.76*а* е показано намаляването на максималната стойност

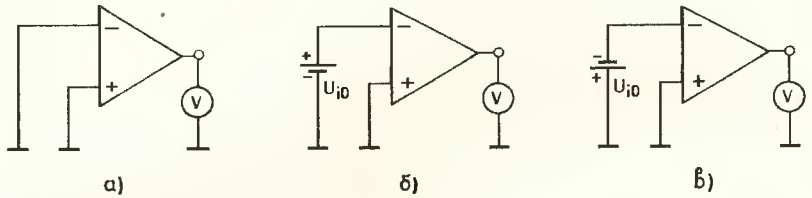


Фиг. 6.76

на изходното напрежение при ОУ тип 709, като четирите криви съответствуват на данните за коригиращите елементи, посочени в таблицата на фиг. 6.73*б*. На фиг. 6.76*б* и *в* са дадени тези зависимости при ОУ тип 741 и тип 715.

6.3.10. БАЛАНСИРАНЕ НА ОУ

Ако един *идеален* ОУ се свърже по схемата от фиг. 6.77*а* (захранването се подразбира), изходното му напрежение ще е нула, т.е. той е балансиран и $U_{\text{изх нес}} = 0$. Ако по същата схема се свърже един *реален* ОУ, изходното му напрежение няма да е нула. То може да бъде както положително, така и отрицателно и да има различни стойности, включително и $\pm U_{\text{изх max}}$. Следователно почти всички реални ОУ са разбалансирани. Както е известно, това се дължи на нееднаквите коефициенти β и на нееднаквите входни характеристики на транзисторите в първото стъпало. В резултат на това дори ако на двата входа напреженията са нули (фиг. 6.77*а*), колекторните токове на двата транзистора няма да са еднакви. Това поражда някакво неголямо диференциално напрежение, което се появява на изхода A-пъти усилено.



Фиг. 6.77

Балансирането на всеки ОУ може да стане, ако между двата му входа се подаде неголямо напрежение U_{io} с подходяща полярност (фиг. 6.77*б* и *в*). Както вече се спомена, тази величина се нарича *входно напрежение на несиметрия*. Тя е важен параметър на всеки ОУ и обикновено $U_{io} = 0$–10 mV.

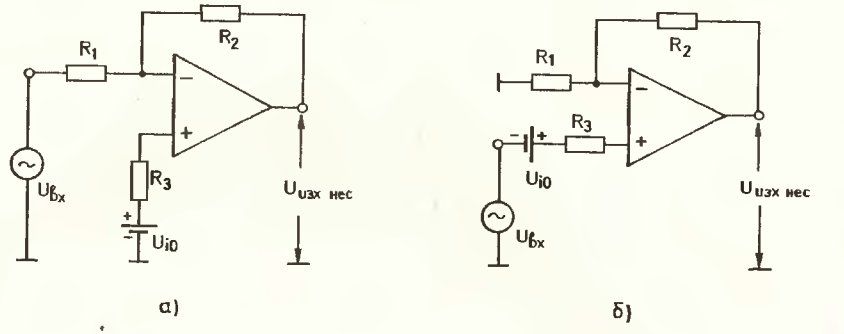
Анализът показва, че както при инвертиращия, така и при неинвертиращия усилвател напрежението на несиметрия влияе така, като че ли в неинвертиращия вход е включен постояннотоков генератор с напрежение U_{io}. Това е показано на фиг. 6.78*а* и *б*, когато полярността на U_{io} може да бъде и обратна. При тези схеми действува ООВ, поради което изходното напрежение на несиметрия $U_{\text{изх нес}}$ не е толкова голямо. Неговата стойност (и при двете схеми) може да се определи от израза

$$U_{\text{изх нес}} \approx \left(\frac{R_2}{R_1} + 1\right) U_{io} = K_{\text{неинв}} U_{io}\,. \qquad (6.75)$$

Например, ако $U_{io} = 2$ mV, $R_2 = 100$ kΩ и $R_1 = 1$ kΩ, изходното напрежение ще има големина $U_{\text{изх нес}} \approx 0,2$ V. Очевидно изходното напрежение на несиметрия ще е толкова по-голямо, колкото

са по-големи U_{io} и коефициентът на усилване на стъпалото. В практиката $U_{изх\ нес}$ обикновено не надминава 0,5–1 V.

Съществуването на напрежението $U_{изх\ нес}$ в изхода на ОУ в редица случаи е нежелателно. Когато товарът е отделен от изхода

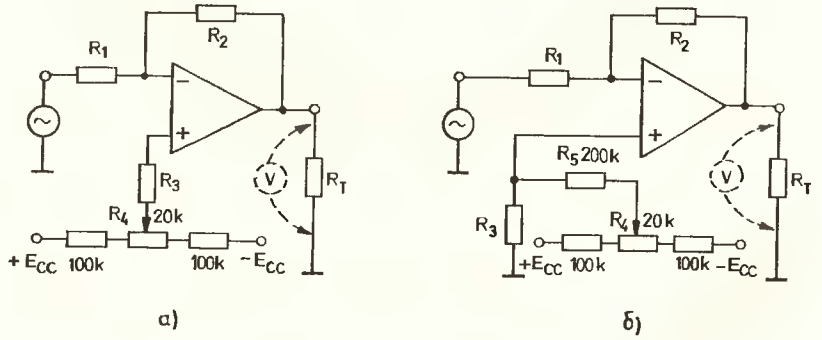


Фиг. 6.78

чрез кондензатор, напрежението на несиметрия не е съществено. При директна връзка обаче съществуването на такова напрежение е недопустимо.

Напрежението на несиметрия $U_{изх\ нес}$ може да се сведе до нула (т.е. ОУ да се балансира) с помощта на допълнителни вериги.

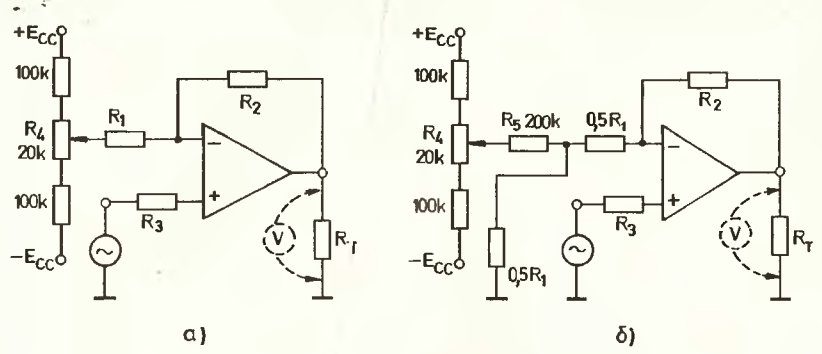
На фиг. 6.79 са показани две схеми за балансиране на инвертиращо усилвателно стъпало, като е използван тример-потенциометърът R_4. Чрез него на неинвертиращия вход може да се подава



Фиг. 6.79

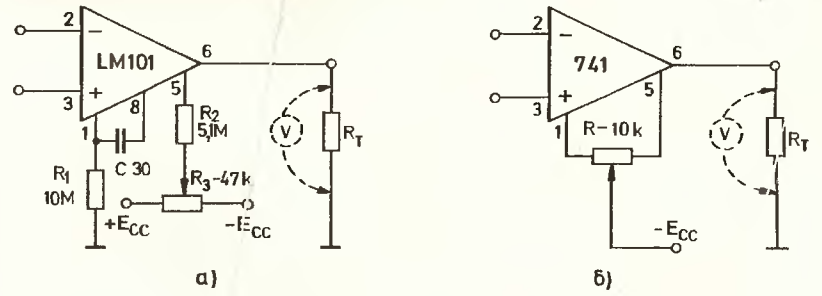
положително или отрицателно напрежение, което да компенсира U_{io}. Самото балансиране се извършва при липса на входен сигнал, като се върти тример-потенциометърът и се следят показанията на волтметъра, включен в изхода.

На фиг. 6.80 са дадени други две схеми, които показват как се балансира неинвертиращо усилвателно стъпало. Тук балансирането се извършва също с тример-потенциометъра R_4.



Фиг. 6.80

Съществуват ОУ, в които балансирането се извършва не "откъм входа", а компенсиращото напрежение се подава към специални за целта изводи. Например на фиг. 6.81*а* е показан ОУ LM 101 заедно с веригите за честотна корекция и баланс. Вижда се, че балансирането се извършва, като през високоомния резистор R_2 към извода *5* се подава необходимото положително или отрицателно напрежение.



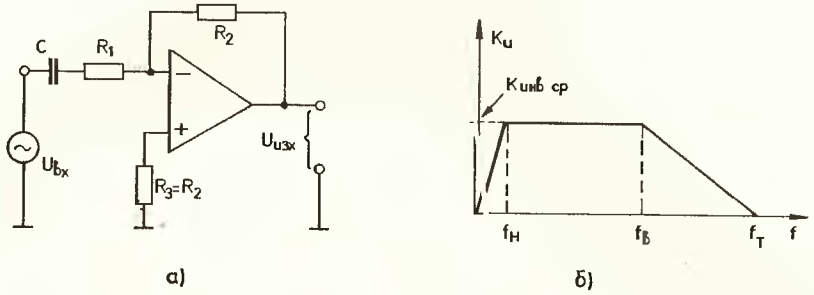
Фиг. 6.81

На фиг. 6.81*б* е показано как се балансира ОУ тип 741. (Напомняме, че при него честотната корекция е вътрешна.) Тук тример-потенциометърът R се включва между изводи *1* и *5*, а плъзгачът към отрицателния полюс на захранването.

В заключение нека повторим, че в редица схеми, съдържащи разделителни кондензатори, балансиране не се прилага (вж. напр. фиг. 6.85). Обаче при постояннотоковите усилватели то е абсолютно необходимо.

6.3.11. УСИЛВАНЕ НА ПРОМЕНЛИВИ НАПРЕЖЕНИЯ С ОУ

На фиг. 6.82*а* е показан инвертиращ усилвател, на входа на който е включен кондензатор. При това положение стъпалото може да усилва само променливи напрежения. Поради наличието на кондензатор коефициентът на усилване на стъпалото зависи от честотата на сигнала. (Кондензаторът участвува и във веригата



Фиг. 6.82

на ООВ.) Нека да предположим, че ОУ има вътрешна честотна корекция. При $f = 0$ коефициентът на усилване на стъпалото ще бъде $K_{\text{инв}} = 0$ и това е показано на фиг. 6.82*б*. При повишаване на честотата до стойност

$$f_н = \frac{1}{2\pi R_1 C} \tag{6.76}$$

коефициентът на усилване расте и в областта на средните честоти е

$$K_{\text{инв ср}} \approx -\frac{R_2}{R_1}. \tag{6.77}$$

При по-нататъшното увеличаване на честотата коефициентът на усилване $K_{\text{инв ср}}$ практически не се променя чак до граничната честота $f_в$, чиято стойност е

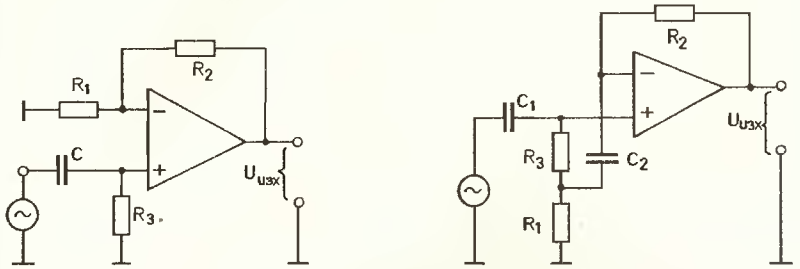
$$f_в = \frac{f_т}{K_{\text{инв ср}}}. \tag{6.78}$$

Например, ако използваният ОУ е честотно коригиран и има $f_т = 1$ MHz, ако $R_1 = 5$ kΩ, $R_2 = 200$ kΩ и $C = 1$ μF, стъпалото ще има следните параметри: $f_н = 32$ Hz, $K_{\text{инв ср}} = -40$ и $f_в = 25$ kHz.

При тази схема (фиг. 6.82*а*) токът $I_{ВпТ1}$ протича само през резистора R_2, а токът $I_{ВпТ2}$ — през резистора R_3. Оттук следва, че за симетриране на входа е необходимо да бъде изпълнено условието $R_2 = R_3$.

Обръщаме внимание, че при $f > f_н$ свойствата на това стъпало са същите както на инвертиращия усилвател без кондензатор. Следователно за намиране на $R_{\text{вх инв}}$ и $R_{\text{изх инв}}$ могат да се използват формули (6.61) и (6.62), като се помни, че в стойността на R_1 влиза вътрешното съпротивление на генератора.

На фиг. 6.83*а* е показан неинвертиращ усилвател, на входа на който е включен кондензатор. Големината на резистора R_3 се определя по формула (6.66). Амплитудно-честотната характерис-



Фиг. 6.83

тика на това стъпало е подобна на показаната на фиг. 6.82*б*, като честотата $f_н$ може да се определи от израза

$$f_н = \frac{1}{2\pi R_3 C}. \tag{6.79}$$

В честотния обхват между $f_н$ и $f_в$ коефициентът на усилване $K_{\text{неинв ср}}$ е практически постоянен и големината му може да се намери от формула (6.67). Ако ОУ е честотно коригиран, горната гранична честота на стъпалото може да се определи от израза

$$f_в = \frac{f_т}{K_{\text{неинв ср}}}. \tag{6.80}$$

Входното съпротивление на стъпалото е $R_{\text{вх неинв}} = R_3$.

На фиг. 6.83*б* е показано неинвертиращо стъпало с кондензатор на входа и голямо входно съпротивление (при условия, че ОУ е коригиран). Това се постига благодарение на ПОВ, реализирана посредством веригата R_2–C_2. В резултат на това в краищата на R_3 двете напрежения (входното и изходното) се оказват противоположни. Ефектът от това е такъв, като че ли R_3 е нараснало многократно (около $K_{\text{неинв}}$-пъти) и това обуславя голямото входно съпротивление на стъпалото. За правилна работа на стъпалото се препоръчва $C_1 = C_2$, като за симетриране на входа е необходимо $R_2 = R_1 + R_3$. При честоти, по-високи от $f_н = 1/(2\pi C_1(R_1 + R_3))$,

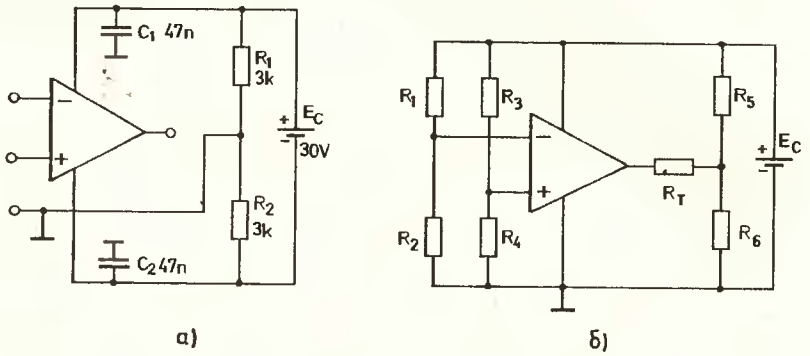
АЙЧНА БИБЛИОТЕКА Тодор Живков

коефициентът на усилване на стъпалото може да се намери по формула (6.67).

6.3.12. НЕСИМЕТРИЧНО ЗАХРАНВАНЕ НА ОУ

Дотук бе разгледано захранването на ОУ от два еднакви токоизточника, чиято средна точка е заземена (вж. фиг. 6.49*а*). Обаче ОУ може да се захранва и от един токоизточник, като тук по принцип са възможни два варианта.

При *първия вариант* никой от полюсите на токоизточника не се свързва директно към шаси (фиг. 6.84*а*). Тук се прави делител от два еднакви резистора R_1 и R_2, които трябва да имат клас на точ-



Фиг. 6.84

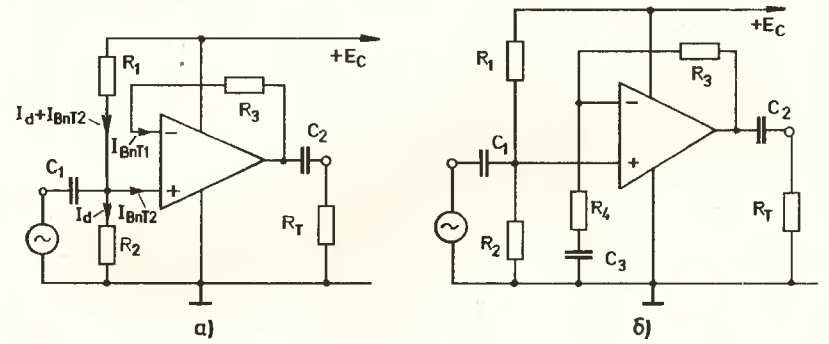
ност, не по-лош от 5 %. Делителят служи за получаване на т.нар. *изкуствена нула* и именно тя се свързва към шасито. Стойността на резисторите се подбира компромисно с оглед икономичността и стабилността на схемата. (Икономичността изисква високоомен делител, а стабилността — нискоомен.) Например, ако $E_C = 30$ V, препоръчва се $R_1 = R_2 = 2$–3 kΩ. Кондензаторите C_1 и C_2 служат за филтрация и техните стойности не са критични. При тази схема ОУ има същите особености както при симетричното захранване. (Напр. и тук двата входа и изходът в режим на покой трябва да имат нулев потенциал спрямо шаси.)

При *втория вариант* единият от полюсите на токоизточника се свързва директно към шаси (фиг. 6.84*б*). При това положение ОУ се захранва от *несиметричен източник* и постояннотоковият му режим е малко по-особен. Тук в режим на покой *потенциалът на двата входа и на изхода (спрямо шаси) има големина* $+0,5E_C$ и това следва да се запомни. При такова захранване както двата входа, така и изходът не бива да се свързват директно към шаси.

Те могат да се свързват само към точки с потенциал $+0,5E_C$ и това е показано на фиг. 6.84*б*, като $R_1 = R_2$, $R_3 = R_4$ и $R_5 = R_6$. Следователно при несиметрично захранване точките с потенциал $+0,5E_C$ играят същата роля както шасито при симетричното захранване.

Споменатата особеност създава определени трудности при включване на входния генератор и товара. Затова *несиметричното захранване на ОУ се използва предимно в такива стъпала и схеми, където е допустимо включването на разделителни кондензатори.*

За да изясним това, нека разгледаме постояннотоковия режим на стъпалото, показано на фиг. 6.85*а*. Тук както входният генератор, така и товарът са отделени от ОУ по постоянен ток посредст-



Фиг. 6.85

вом кондензаторите C_1 и C_2. Инвертиращият вход чрез резистора R_3 е свързан към изхода, чийто потенциал има големина $+0,5E_C$. Неинвертиращият вход е свързан към средната точка на делителя R_1–R_2. Обикновено токът I_d през делителя е много по-голям от тока I_{BnT2}. Ето защо, за да има средната точка на делителя потенциал $+0,5E_C$, трябва да бъде изпълнено условието

$$R_1 = R_2\,. \tag{6.81}$$

При тази схема (фиг. 6.85*а*) променливотоковото съпротивление на стъпалото е равно на паралелно включените R_1 и R_2, т.е. $R_{\text{вх неинв}} = 0,5R_1 = 0,5R_2$. За да има стъпалото голямо входно съпротивление, резисторите R_1 и R_2 се избират обикновено 0,1–1 MΩ, т.е. те са високоомни. При това положение допълнителният напрежителен пад, породен от тока I_{BnT2}, не бива да се пренебрегва и входът на ОУ трябва да се симетрира по постоянен ток. За целта стойността на резистора R_3 е свързана с големината на R_1 и R_2 чрез зависимостта

$$R_3 \approx 0,5R_1 \approx 0,5R_2\,. \tag{6.82}$$

Ако равенствата (6.81) и (6.82) са изпълнени, постояннотоковият режим на разглежданото стъпало (фиг. 6.85*а*) е правилно избран, обаче коефициентът му на усилване практически ще е единица. Това е така, понеже цялото изходно напрежение посредством резистора R_3 се подава на инвертиращия вход, т.е. налице е 100 % ООВ. Коефициентът на усилване на стъпалото може да се увеличи, ако във веригата на ООВ се включи делител, чрез който само част от изходното напрежение се подава на инвертиращия вход. Такава схема е показана на фиг. 6.85*б*, като делителят се състои от резистора R_3–R_4. Кондензаторът C_3 е разделителен, тъй като ако R_4 се свърже направо към шаси, ще се промени постояннотоковият режим на ОУ. При съвсем ниски честоти почти цялото изходно напрежение се подава на инвертиращия вход, поради което $K_{\text{неинв}} \approx 1$. При увеличаване на честотата коефициентът на усилване нараства, като при честота $f_{\text{н}} = 1/(2\pi R_4 C_3)$ той е

$$K_{\text{неинв ср}} = \frac{R_3}{R_4} + 1 . \qquad (6.83)$$

Ако ОУ е честотно коригиран, горната гранична честота на стъпалото се дава с израза (6.80).

6.3.13. ПОВИШАВАНЕ НА ИЗХОДНАТА МОЩНОСТ НА ОУ

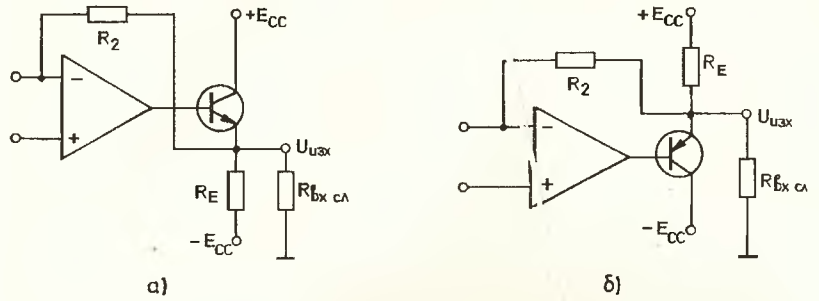
Както вече се изясни, стандартните ОУ са маломощни интегрални схеми. При номинално захранване $E_{CC} = \pm 15$ V те могат да осигурят променливо изходно напрежение с амплитуда до 10–13 V при ток не повече от 10–20 mA. Следователно променливотоковата мощност, която може да се получи от изходната верига на ОУ, рядко може да надвиши 80–100 mW.

Изходната мощност на ОУ може да се повиши, ако към входа се включи маломощен или средномощен дискретен транзистор. На фиг. 6.86*а* е показан случаят, когато дискретният транзистор е от типа NPN. Колекторният ток на покой $I_{C\text{п}}$ на дискретния транзистор и стойността на R_E се подбира така, че да е в сила равенството

$$|E_{CC}| = I_{C\text{п}} R_E . \qquad (6.84)$$

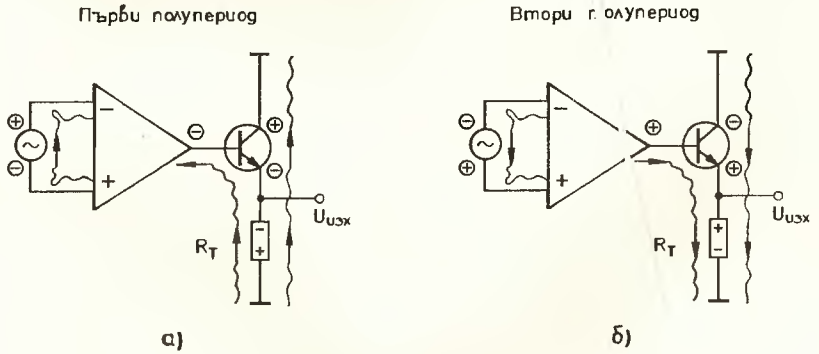
При спазване на това условие и при липса на сигнал изходното напрежение ще бъде нула, т.е. през $R_{\text{т}}$ няма да протича постоянен ток. Оттук следва, че в режим на покой напрежението в Изхода на ОУ (да не се смесва с изхода на стъпалото) трябва да е положително и да има големина 0,5–0,7 V. (Това следва да се има пред вид при балансирането на ОУ.) Резисторът за обратна връзка R_2 се включва към емитера на транзистора. Обръщаме внимание, че при тази схема дискретният транзистор е включен по схема ОК. (Това е обяснено малко по-нататък.)

На фиг. 6.86*б* е показана същата схема, но тук транзисторът е от типа PNP. Величините $I_{C\text{п}}$ и R_E се подбират съгласно формула (6.84). В режим на покой изходното напрежение на стъпалото трябва да е нула. Това означава, че напрежението в изхода на ОУ трябва да е отрицателно и при употреба на силициев транзистор да има големина 0,5–0,7 V. Дискретният транзистор и тук е включен по схема ОК.



Фиг. 6.86

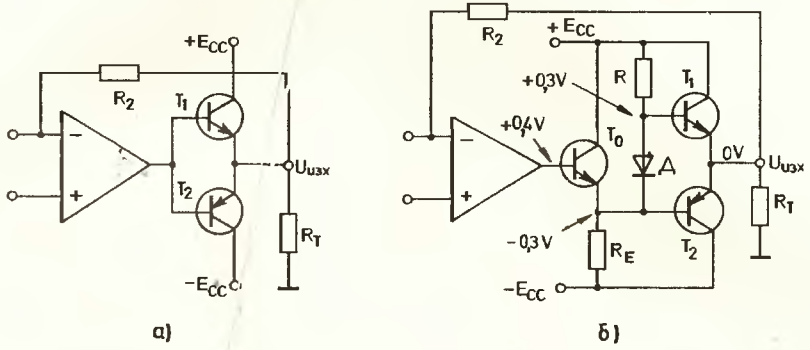
Работата на ОУ с биполярен транзистор в изхода е показана нагледно на фиг. 6.87, където е начертана еквивалентната схема за променлив ток. За простота веригата на ООВ не е показана, тъй като тя няма принципно значение, а само на малява коефициен-



Фиг. 6.87

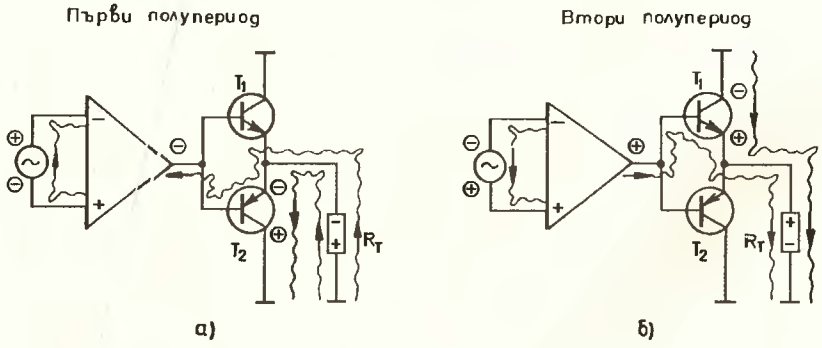
та на усилване. Двете съпротивления R_E и $R_{\text{вх сл}}$ (вж. фиг. 6.86*а*) тук се означени с $R_{\text{т}}$. Напомняме, че по променлив ток $+E_{CC}$ и $-E_{CC}$ са свързани накъсо към шаси. На фиг. 6.87 ясно се вижда полярността на напреженията на тока през двата полупериода. Транзисторът наистина е включен по схема ОК, тъй като входният сигнал действува в управляващия му преход, като преминава през товара.

Когато е нужна по-голяма мощност, към изхода на ОУ може да се включи двутактно крайно стъпало с дискретни транзистори. Такава схема е показана на фиг. 6.88*а*, като транзисторите T_1 и T_2 са комплементарни и трябва да имат еднакви параметри. В режим на покой както изходът на стъпалото, така и изходът на ОУ трябва да имат нулев потенциал. Недостатък на схемата е, че крайните транзистори не са спрегнати (базите им са свързани заедно), поради което се получават изкривявания, особено при слаб сигнал (вж. фиг. 3.24*а*).



Фиг. 6.88

На фиг. 6.88*б* е показана подобрена схема, при която ОУ е свързан към крайното стъпало посредством емитерен повторител. Последният е реализиран с транзистора T_0. Диодът $Д$ създава подходящо преднапрежение на крайните транзистори, при което нелинейните изкривявания се намаляват, а температурната стабилност се подобрява. На фигурата са нанесени приблизи-



Фиг. 6.89

телните напрежения, които трябва да съществуват в различните точки на схемата в режим на покой (вж. повече подробности в т. 3.9). Това се постига чрез подходящ подбор на големината на резисторите R и R_E, а също чрез балансирането на ОУ.

Работата на ОУ с двукратно крайно стъпало на изхода е онагледена на фиг. 6.89, където е начертана опростената еквивалентна схема за променлив ток. Напомняме, че двата крайни транзистора не усилват по напрежение, тъй като са включени по схема ОК. Последното играе и положителна роля, защото малкото изходно съпротивление на стъпалото позволява $R_т$ да бъде нискоомно.

6.3.14. НЯКОИ ПРИЛОЖЕНИЯ НА ОУ

В тази точка ще бъдат разгледани накратко някои от най-важните приложения на ОУ. От схемотехническата гледна точка те се характеризират с това, че във веригата на ООВ се включват по различен начин резистори, диоди, кондензатори и т.н. Следователно може да се каже, че разнообразните свойства на тези схеми се обуславят предимно от особеностите на веригата за обратна връзка. Затова, преди да минат по-нататък, умоляваме читателите да прочетат наново т. 6.3.6.

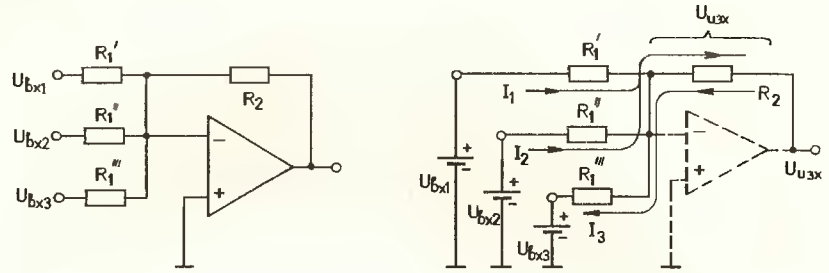
Решаващи усилватели. Съвременните аналогови ЕИМ са изградени от десетки и стотици ОУ, където те изпълняват ролята на т.нар. решаващи усилватели. Принципът на действие на аналоговите ЕИМ е такъв, че различните физически величини (напр. скорост, ускорение, налягане, температура и т.н.) посредством подходящи датчици се превръщат в напрежения. За да могат да се моделират съответните физически явления, необходими са такива стъпала, при които изходното напрежение да зависи от входното по определен закон. Именно такива свойства имат решаващите усилватели. Техните най-важни представители са суматор, логаритмичен усилвател, диференциатор, интегратор и т.н., с които могат да се извършват операциите събиране, изваждане, логаритмуване, диференциране, интегриране и т.н. (Напомняме, че именно оттук е дошло и името "операционен усилвател".)

Суматор. На фиг. 6.90*а* е показана схема на прост суматор. В конкретния случай той има три входа и може да събира (и изважда) три напрежения. Чрез добавяне на допълнителни входове обаче броят на напреженията може да бъде и повече.

Основното свойство на суматора е, че изходното му напрежение е пропорционално (или равно) на алгебричната сума от входните напрежения и се дава с израза

$$U_{изх} = -\left(\frac{R_2}{R_1^{I}}U_{вх1} + \frac{R_2}{R_1^{II}}U_{вх2} + \frac{R_2}{R_1^{III}}U_{вх3}\right). \qquad (6.85)$$

Тук прави впечатление следният факт: по отношение на инвертиращия вход трите напрежения $U_{вх1}$, $U_{вх2}$ и $U_{вх3}$ не са свързани последователно, а действуват паралелно (фиг. 6.90*а*), а формулата показва, че изходното напрежение е пропорционално на тяхната сума. Как може да се обясни това?



Фиг. 6.90

По-горе бе установено (вж. формула 6.64), че изходното напрежение е пропорционално на тока през R_2. А от фиг. 6.90*б* се вижда, че токът през R_2 е алгебрична сума от токовете, породени от трите входни генератора. И тъй като тези токове са пропорционални на $U_{вх1}$, $U_{вх2}$ и $U_{вх3}$, то и изходното напрежение ще е пропорционално на тези входни напрежения. Или казано накратко, трите входни напрежения пораждат три тока, които от своя страна формират изходното напрежение.

Например, ако $R_1^{\mathrm{I}} = R_1^{\mathrm{II}} = R_1^{\mathrm{III}} = R_2$, и освен това, ако $U_{вх1} = 5$ V, $U_{вх2} = 4$ V и $U_{вх3} = -2$ V (вж. фиг. 6.90), изходното напрежение ще има стойност $U_{изх} = -(U_{вх1} + U_{вх2} + U_{вх3}) = -(5 + 4 - 2) = -7$ V. (Да не се смесва входното напрежение на стъпалото, което може да има големина десетки волта, с напрежението на инвертиращия вход, което практически е нула.)

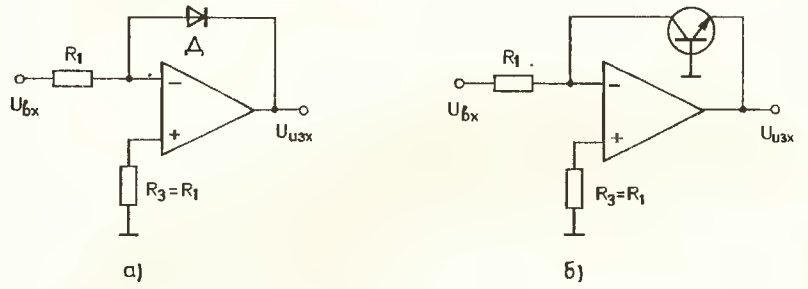
Разгледаният суматор се нарича още *инвертиращ*, тъй като знакът на изходното напрежение е обратен на знака на входните напрежения. Ако входните напрежения се подават на неинвертиращия вход, ще се получи *неинвертиращ суматор*, при който изходното напрежение ще има същия знак като входните. Тази схема обаче се използва по-рядко, тъй като тук входните напрежения си влияят помежду си.

Логаритмичен усилвател. Това е усилвателно стъпало, чието изходно напрежение е пропорционално на логаритъма на входното напрежение. Подобни усилватели се използват не само за извършване на операцията логаритмуване в аналоговите ЕИМ, но и в случаите, когато величините се представят в децибели. Една

проста схема на логаритмичен усилвател е показана на фиг. 6.91*а*. Тук във веригата на ООВ е включен полупроводников диод. Както е известно (вж. част I, формула 3.8), при него напрежението в двата му края зависи логаритмично от протичащия ток. Благодарение на тази особеност при стайна температура изходното напрежение на стъпалото зависи от входното съгласно изразите

$$U_{изх} = -0,026 \ln \frac{U_{вх}}{I_0 R_1} \text{ и } U_{изх} = -0,6 \lg \frac{U_{вх}}{I_0 R_1}. \qquad (6.86)$$

Тук I_0 е обратният ток на диода, който понякога се означава с I_R и при маломощните силициеви диоди най-често има стойност 1–10 nA. Обръщаме внимание, че стъпалото има тези свойства само при положителни входни напрежения.

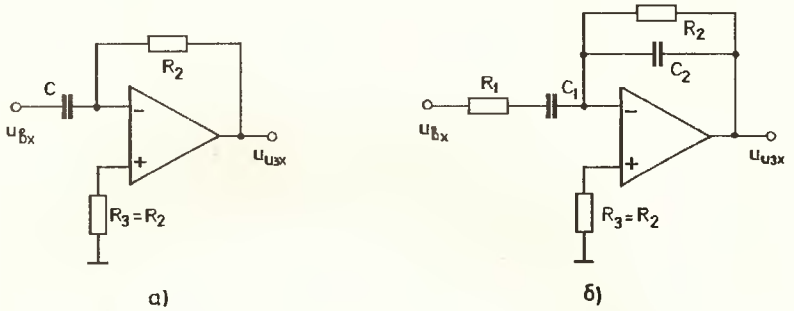


Фиг. 6.91

Недостатък на разгледаната схема е сравнително теснят обхват на изходните напрежения — напр. от 0,35 до 0,50 V. Това се дължи на факта, че в реалните диоди зависимостта на напрежението от протичащия ток е логаритмична само ако токът през диода не е по-голям от $(50\text{–}60)I_0$, т.е. в началния участък на волт-амперната характеристика. (При по-големи токове започва да влияе омическото съпротивление на N областта, вж. част I, формула 3.11.)

Споменатите недостатъци в значителна степен са избягнати при схемата от фиг. 6.91*б*. Тук вместо диоди се използват емитерният преход на транзистора, като напрежението база-емитер зависи логаритмично от големината на протичащия ток. При тази схема изходното напрежение на стъпалото зависи от входното съгласно изразите (6.86), в които вместо $I_0 R_1$ трябва да се замести $\beta I_{EBO} R_1$. Тук β е коефициентът на усилване на транзистора, а I_{EBO} е обратният ток на емитерния преход. Схемата има споменатите свойства само при положителни входни напрежения. Ако се използва транзистор от типа PNP, тя ще работи само при отрицателни входни напрежения.

Диференциатор. Това е схема, при която изходното напрежение е пропорционално или равно на диференциала (производната) на входното напрежение. На фиг. 6.92*а* е показана една проста схема на диференциатор. Тук в инвертиращия вход вместо резис-



Фиг. 6.92

тор е включен кондензатор. Като се вземат под внимание свойствата на групата R_2–C, доказва се, че в този случай изходното напрежение зависи от входното съгласно израза

$$U_{изх} = -R_2 C \frac{\mathrm{d}u_{вх}}{\mathrm{d}t}. \qquad (6.87)$$

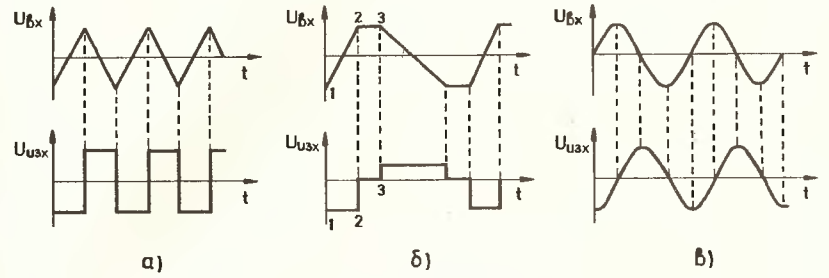
Тук $\tau = R_2C$ е времеконстантата на веригата за обратна връзка. Очевидно чрез подходящ подбор на τ може да се влияе върху размаха на изходното напрежение.

От формула (6.87) следва, че $u_{изх}$ е пропорционално на производната на $u_{вх}$. Ако R_2 и C се изберат така, че $R_2C = 1$, тогава $u_{изх}$ ще е точно равно на производната на $u_{вх}$. (Напомняме, че величината $\mathrm{d}u_{вх}/\mathrm{d}t$ е производната на $u_{вх}$ по времето. Стойността на производната във всяка една точка е равна на ъгловия коефициент на допирателната към кривата $u_{вх}$.)

Схемата, показана на фиг. 6.92*а*, има недостатъка, че коефициентът на усилване на стъпалото е честотно зависим, като с увеличаване на честотата расте. Това означава, че стъпалото твърде много ще усилва шумовете с високи честоти, което е нежелателно. Освен това то има склонност към самовъзбуждане. Затова в практиката се използва схемата, дадена на фиг. 6.92*б*. Тук стабилността се постига чрез подходящ подбор на R_1, R_2, C_1 и C_2. Елементите R_2–C_2 осигуряват на честотната характеристика спад 20 dB/dec в областта на високите честоти, а групата R_1–C_1 осигурява същия спад в областта на ниските честоти.

На фиг. 6.93 са показани нагледно свойствата на диференциатора при три различни форми на входното напрежение. Във всички

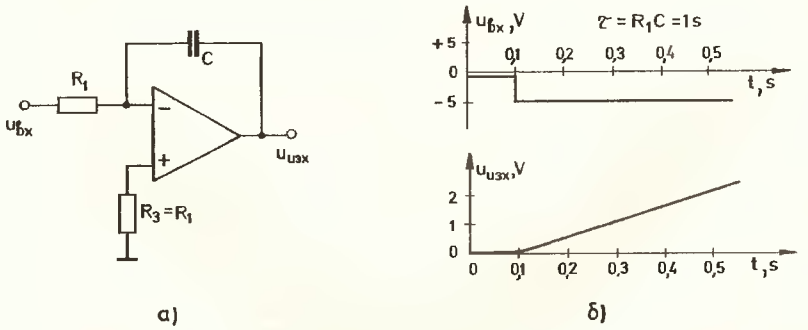
случаи функциите $u_{изх}$ представляват производни на функциите $u_{вх}$. Например при случая от фиг. 6.93*б* *ъгловият коефициент* на кривата $u_{вх}$ за всички точки в интервала *1–2* е положителен и неизменен. Затова кривата $u_{изх}$ в същия интервал има неизменна



Фиг. 6.93

стойност. (Поради минуса във формула 6.87 тази стойност е отрицателна.) Също така в интервала *2–3* ъгловият коефициент за всички точки от кривата $u_{вх}$ е неизменен и равен на нула. Затова кривата $u_{изх}$ в същия интервал има неизменна стойност нула.

Интегратор. Това е схема, при която изходното напрежение е пропорционално или равно на интеграла на входното напрежение. Подобни схеми са нужни напр. при решаване на диференциални уравнения. На фиг. 6.94*а* е показана проста схема на интегратор.



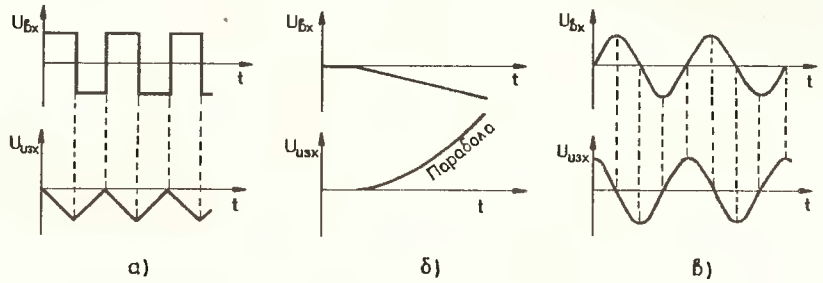
Фиг. 6.94

Тя прилича на диференциатора, но тук местата на резистора и кондензатора са разменени. (Действието интегриране е обратно на диференцирането.) Доказва се, че при тази схема изходното напрежение зависи от входното съгласно израза

$$u_{изх} = -\frac{1}{R_1 C}\int u_{вх}\,dt\,. \qquad (6.88)$$

Формулата е в сила при условие, че в момента на започване на интегриране в кондензаторът не е бил предварително зареден. От тази формула следва, че изходното напрежение е пропорционално на интеграла на входното. И тук размахът на изходното напрежение може да се промени чрез подходящ подбор на времеконстантата $\tau = R_1 C$.

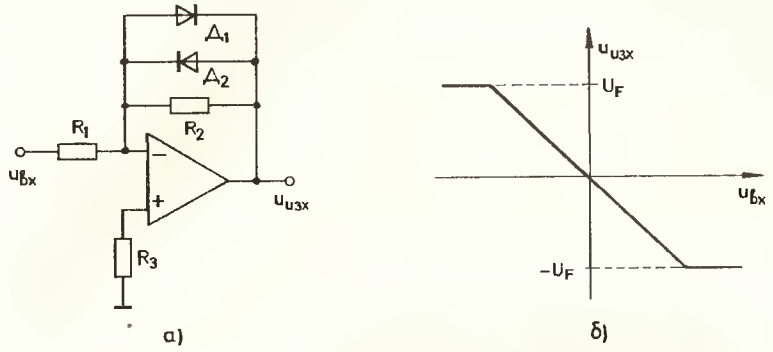
На фиг. 6.94*б* е показан конкретен пример, който илюстрира как се изменя изходното напрежение, когато на входа се подаде скокообразно отрицателно напрежение с амплитуда 5 V. Вижда се, че от момента на подаване на входното напрежение изходното напрежение започва да нараства линейно със скорост 5 V/s. На фиг. 6.95 са показани свойствата на интегратора при други три различни форми на входното напрежение. Тук във всичките три случая функциите $u_{изх}$ представляват интеграл от функциите $u_{вх}$.



Фиг. 6.95

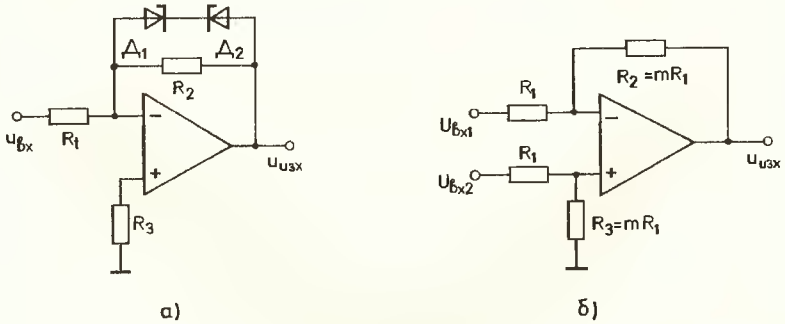
Ограничител. Това е схема, при която изходното напрежение е пропорционално на входното само до определено ниво, след което практически остава неизменно. Съществуват едностранни и двустранни ограничители. На фиг. 6.96*а* е показана схема на двустранен ограничител. Тук във веригата на обратната връзка паралелно на R_2 са включени двата диода $Д_1$ и $Д_2$. Ако те са силициеви, напрежението в двата им края в отпушено състояние е $U_F = 0,7$ V. Ето защо, когато $|u_{изх}| < U_F$, може да се приеме, че диодите са запушени и стъпалото има коефициент на усилване $K = -R_2/R_1$. Когато $|u_{изх}| \geq U_F$, диодите са отпушени и коефициентът на усилване е $K = R_{дин}/R_1$, където $R_{дин}$ е променливотоковото съпротивление на диода в права посока. Стойността на $R_{дин}$ зависи от тока през диода (напр. при ток 1 mA $R_{дин} = 26\ \Omega$,

вж. формула 2.1). Следователно схемата може да се оразмери така, че $R_1 \gg R_{дин}$. В резултат на това, когато $|u_{изх}| > U_F$, коефициентът на усилване на стъпалото ще е твърде малък, а това практически ще е равносилно на ограничаване на сигнала.



Фиг. 6.96

Недостатък на разглежданата схема е, че нивото, до което се ограничава изходното напрежение, има големина $U_F = \pm 0,7$ V. Когато е нужно това ниво да бъде по-голямо и да има различни стойности, може да се използва схемата, показана на фиг. 6.97*а*. Тук ценеровите диоди могат да бъдат както еднакви (симетрично ограничаване), така и различни (несиметрично ограничаване).



Фиг. 6.97

Диференциален усилвател. Тъй като ОУ има два входа, той може да се използва като диференциален усилвател. На фиг. 6.97*б* е показана една такава схема. Тук входните резистори са еднакви и имат стойност R_1, а останалите два резистора са m-пъти по-големи. Доказва се, че в този случай изходното напрежение зависи

ЛИЧНА БИБЛИОТЕКА

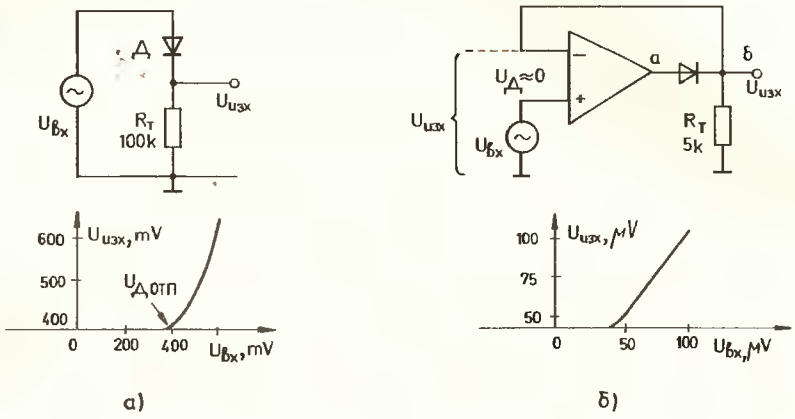
от разликата между входните напрежения съгласно израза

$$U_{изх} = m(U_{вх2} - U_{вх1}) . \qquad (6.89)$$

Оттук следва, че коефициентът на усилване на ДУ има големина $K_{диф} = m$. Например, ако $R_1 = 5$ kΩ и $R_2 = R_3 = 100$ kΩ, това означава, че $m = 20$ и следователно $K_{диф} = m = 20$.

Входното съпротивление на ДУ за диференциални сигнали е $R_{вх\,диф} = 2R_1$.

Амплитуден детектор. Съществен недостатък на детекторите с обикновени диоди е, че с тях не могат да се детектират малки напрежения. Както е показано на фиг. 6.98*а*, при отрицателни напрежения диодът е запушен ($R_{добр} > 20$–50 MΩ) и ток във веригата не протича. При малки положителни входни напрежения



Фиг. 6.98

ток във веригата също не протича. Едва когато амплитудата на $U_{вх}$ надвиши за силициеви диоди стойността 400 mV (за германиеви 100–150 mV), тогава през $R_т$ ще протече ток и в изхода ще се появи напрежение. При входни напрежения над 0,5–0,7 V диодът силно се отпушва и положителните амплитуди на $U_{вх}$ практически се появяват на изхода.

На фиг. 6.98*б* е показана принципна схема на амплитуден детектор с ОУ. Входният генератор е свързан към неинвертиращия вход, а в изхода на ОУ е включен диод. Инвертиращият вход е свързан директно към изхода на стъпалото. (Да се прави разлика между изхода на ОУ и изхода на стъпалото.)

При отрицателно напрежение на входния генератор в изхода на стъпалото няма да се появи напрежение. Причината за това е диодът, чието съпротивление в обратна посока е практически безкрайно голямо (вж. фиг. 2.3*а*).

За да изследваме поведението на стъпалото при положителни входни напрежения, ще предположим, че ОУ има коефициент на усилване без ООВ $A = 10^4$. Също така ще предположим, че ток през диода в права посока започва да протича при напрежение $U_{Д\,отп} = 400$ mV.

Когато входното напрежение $U_{вх}$ е положително и има амплитудна стойност, напр. $U_{вх\,m} = 30$ μV, напрежението в изхода на ОУ (точка *а* спрямо шаси) ще има големина $U_{изх\,m} = AU_{вх\,m} = 10^4 . 30 \times 10^{-6} = 300$ mV. Това напрежение не е достатъчно да отпуши диода и в изхода на стъпалото (точка *б*) няма да има напрежение. Поради това ООВ не действува.

Когато входното напрежение има амплитудна стойност $U_{вх\,m} = 40$ μA, напрежението в точка *а* ще стане 400 mV, т.е. диодът е на границата на отпушването. В този случай ООВ все още не действува.

При входно напрежение с амплитудна стойност $U_{вх\,m} = 50$ μV, напрежението в точката *а* ще надвиши 400 mV и диодът ще се отпуши. През $R_т$ ще протече определен ток и в изхода (точка *б*) ще се появи определено напрежение, което изцяло ще се подаде на инвертиращия вход. Въпросът е какво ще бъде напрежението в точка *б*, когато $U_{вх\,m} = 50$ μV?

От схемата се вижда, че може да се напише $U_{изх} = U_{вх} + U_{Д}$. Но понеже $U_{Д}$ е пренебрежимо малко и клони към нула, очевидно се получава

$$U_{изх} = U_{вх} . \qquad (6.90)$$

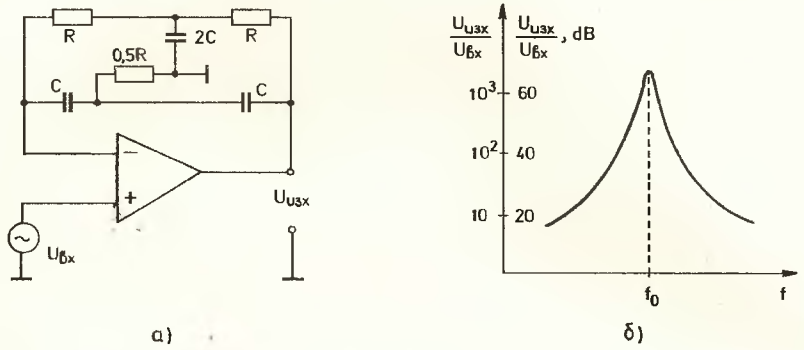
Следователно, когато $U_{вх\,m} = 50$ μV, напрежението в точка *б* ще има амплитудна стойност също 50 μV. Изобщо при входни напрежения , отговарящи на условието

$$U_{вх\,m} > \frac{U_{Д\,отп}}{A} , \qquad (6.91)$$

изходното напрежение ще бъде равно на входното. За разглежданията конкретен пример това е показано на фиг. 6.98*б*, като обръщаме внимание, че напреженията са изразени в микроволти. Ефектът от използването на ОУ е такъв, като че ли се намалява A-пъти напрежението на отпушване на диода. На практика с подобни схеми се постига напрежение на отпушване 0,05–0,1 mV. Друго предимство на тези детектори е, че *предавателната им характеристика е линейна*. Главният им недостатък е, че нямат добри честотни свойства.

Електронен филтър. На фиг. 6.99*а* е показана принципна схема на електронен филтър с ОУ. Той притежава свойството значително да усилва трептенията с честота f_0 (респ. тясна честотна лента около f_0) и слабо да усилва всички други трептения. Следователно с това стъпало може да се отделя едно желано трептение

измежду много други. Това свойство се постига, като във веригата на ООВ е включен двоен Т-образен мост. За честота f_0 мостът има голямо затихване, поради което само малка част от изходното напрежение се подава на инвертиращия вход и коефициентът на усилване на стъпалото е голям. При всички други честоти затихването на моста не е голямо, коефициентът на ООВ е значителен и усилването на стъпалото е малко.



Фиг. 6.99

Честотата, при която усилването на стъпалото е максимално, се дава с израза

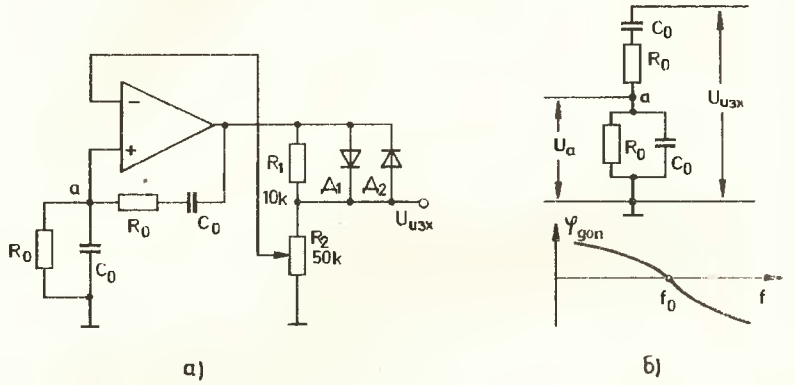
$$f_0 = \frac{1}{2\pi RC}. \qquad (6.92)$$

На фиг. 6.99*б* е показана амплитудно-честотната характеристика на стъпалото. Негови предимства са голямото му входно и твърде малкото му изходно съпротивление. Поради средно добрите честотни свойства на ОУ филтърът не може да се използва при високи честоти.

Синусоидален автогенератор. На фиг. 6.100*а* е показана схема на синусоидален автогенератор. За възникване и поддържане на трептенията тук е въведена ПОВ, реализирана с т.нар. мост на Вин. Чрез него част от изходния сигнал се подава към неинвертиращия вход на ОУ. За да се получи ПОВ, необходимо е изходното напрежение $U_{изх}$ и напрежението U_a в точката *а* да не са дефазирани помежду си, т.е. да е изпълнено условието $\varphi_{доп} = 0$. Както е показано на фиг. 6.100*б*, тези две напрежения са синфазни само при честота

$$f_0 = \frac{1}{2\pi R_0 C_0}. \qquad (6.93)$$

При честоти, по-високи от f_0, трептенията в точка *а* закъсняват по фаза, а при по-ниски честоти те изпреварват изходния сигнал. По такъв начин положителна обратна връзка съществува *само за синусоидални трептения* с честота f_0. И тъй като във всеки усилвател се пораждат несинусоидални трептения с различен характер (напр. при включване на захранването, наличие на флуктуации и т.н.), които по теоремата на Фурие съдържат в себе си синусоидални трептения с най-различни честоти, стъпалото се самовъзбужда само за честотата f_0, за която съществува



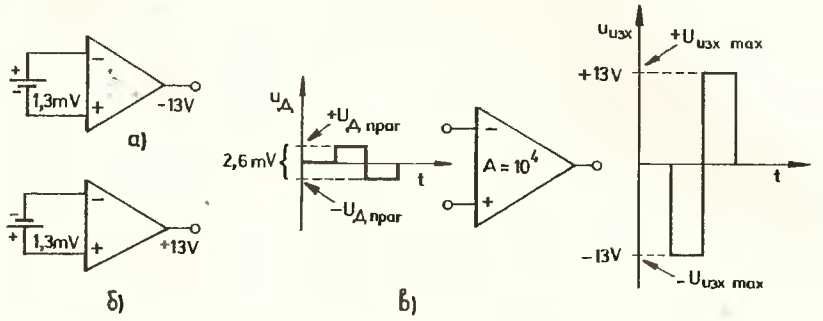
Фиг. 6.100

ПОВ. Двата диода $Д_1$ и $Д_2$ са маломощни точкови и служат за стабилизиране на амплитудата на трептенията. (Ако те липсват, поради ПОВ амплитудата на трептенията в изхода ще нараства непрекъснато, докато се стигне до насищане, т.е. сигналът ще е силно изкривен.) Чрез потенциометъра R_2 се изменя дълбочината на ООВ и по такъв начин се получава желаната големина на изходния сигнал. Поради средно добрите честотни свойства на ОУ с тази схема може да се получат синусоидални трептения с честота до 200–500 kHz и амплитуда до около 3 V.

6.3.15. РАБОТА НА ОУ В КЛЮЧОВ РЕЖИМ

При работа в ключов режим ОУ се намира в двете крайни състояния на насищане ($u_{изх} = +U_{изх\,max}$ и $u_{изх} = -U_{изх\,max}$), като преминаването от едното в другото става за извънредно кратко време. В т. 6.3.5 бе изяснено, че поради големия коефициент на усилване A без ООВ е достатъчно между двата входа да се приложи минимално напрежение $\pm U_{д\,праг}$, при което напрежението в изхода ще стане равно по големина на $\pm U_{изх\,max}$. Ако входното ди-

ференциално напрежение *надвиши праговото, като продължава да расте, ОУ остава в наситено състояние*, т.е. изходното напрежение повече не нараства. Например, ако $A = 10^4$ и $|U_{\text{изх max}}| = 13$ V, прагът на входното диференциално напрежение ще има големина $|U_{\text{д праг}}| = 1,3$ mV. Ако "плюсът" на това напрежение се подава на инвертиращия вход (фиг. 6.101*а*), изходното напрежение ще има стойност −13 V. Когато "плюсът" се подава към неинвертиращия вход (фиг. 101*б*), изходното напрежение ще има стойност +13 V. От този пример следва, че когато напрежението между двата входа има размах, по-голям от 2,6 mV, ОУ със сигурност ще се превключва от едно състояние в друго, като изходното му напрежение ще бъде или +13 V, или −13 V (фиг. 6.101*в*).



Фиг. 6.101

Като се има пред вид, че съвременните ОУ имат коефициент на усилване $A = 10^5$–10^6, входното напрежение, необходимо за превключването им, е под 1 mV. Това е голямо предимство на ОУ, благодарение на което те намират широко приложение в редица импулсни и цифрови устройства. Като недостатък на ОУ при работа в ключов режим може да се посочи неголямото им бързодействие. Тук трябва да си припомним, че превключването от едното състояние в другото не става мигновено, а се извършва със скорост, равна на скоростта SR на нарастване на изходния сигнал на ОУ (вж. т. 6.3.9).

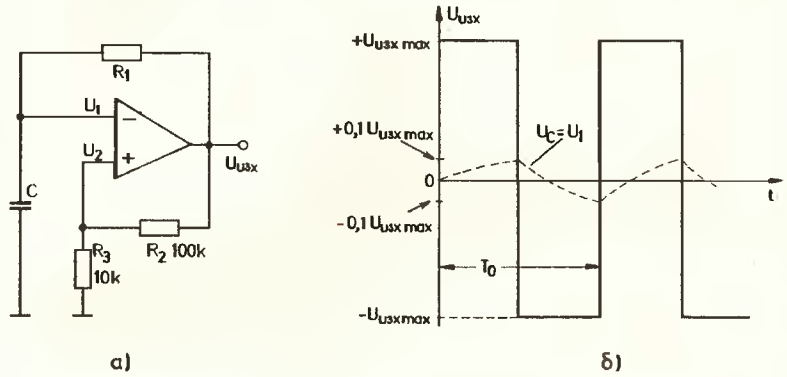
Автогенератор на правоъгълни импулси. На фиг. 6.102*а* е показана схема на автогенератор на симетрични правоъгълни импулси. Тяхната амплитуда е равна на $\pm U_{\text{изх max}}$ (фиг. 6.102*б*), а честотата им зависи от големината на R_1 и C съгласно израза

$$f_0 = \frac{1}{T_0} \approx \frac{5}{R_1 C} \qquad (6.94)$$

Тази формула е изведена при условие, че $R_2 = 10R_3$.

Автогенераторът работи по следния начин. При включване на захранването кондензаторът C не е зареден, т.е. $u_C = u_1 = 0$. В

изхода на стъпалото обаче се появява някакво положително или отрицателно напрежение, тъй като реалните ОУ не са абсолютно балансирани. Нека да предположим, че това изходно напрежение е положително. Чрез делителя R_2–R_3 около $^1/_{10}$ част от него се подава на неинвертиращия вход и се усилва. Това води до съответно увеличаване на изходното напрежение, което от своя страна увеличава напрежението, подавано към неинвертиращия вход. По такъв начин при включване на захранването поради наличие на ПОВ изходното напрежение почти със скок получава стойност $+U_{\text{изх max}}$ (т.е. ОУ се насища), при което напрежението u_2 получава големина около $0,1U_{\text{изх max}}$. При това положение положителното напрежение в изхода през резистора R_1 започва



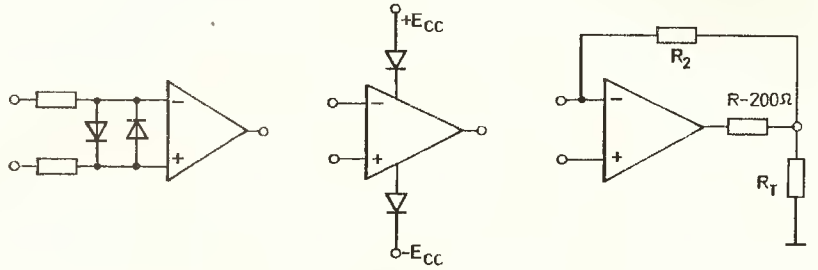
Фиг. 6.102

да зарежда кондензатора C. (На фиг. 6.102*б* напрежението на кондензатора е отбелязано с прекъсната линия.) Това зареждане трае докато напрежението u_1 се изравни с напрежението u_2. В следващия момент напрежението u_1 става по-положително от u_2, при което ОУ се превключва, т.е. изходното му напрежение почти със скок става равно на $-U_{\text{изх max}}$, при което напрежението u_2 получава стойност около $-0,1U_{\text{изх max}}$. От този момент кондензаторът C започва да се разрежда през R_1, напрежението му става нула, след което започва да се зарежда в противоположна посока, т.е. u_1 става отрицателно и големината му започва да нараства. Този процес трае, докато напрежението u_1 се изравни с напрежението u_2. В следващия момент напрежението u_1 надвишава по абсолютна стойност u_2 (което е равносилно, че на неинвертиращия вход е подадено положително напрежение). В този момент ОУ се превключва и изходното напрежение почти със скок получава стойност $+U_{\text{изх max}}$. По-нататък явленията продължават по описания начин.

Ако резисторът R_1 се направи променлив (вж. формула 6.94), чрез него ще може да се регулира честотата на повторение на импулсите.

6.3.16. НЯКОИ ОСОБЕНОСТИ ПРИ ИЗПОЛЗУВАНЕ НА ОУ

Ограничаване на входното напрежение. За да работи нормално (както в усилвателен, така и в ключов режим), ОУ се нуждае от диференциални напрежения между двата входа, не по-големи от 2–5 mV. Въпреки това съвременните ОУ могат да издържат на значителни напрежения между двата входа. Това е много важно както за експлоатацията, така и за схемотехниката. Например при ОУ тип 709 максимално допустимото входно диференциално напрежение е $U_{i\,\max} = \pm 5$ V, а при ОУ тип 741 то е ±30 V. В случаите, когато към ОУ постъпват недопустимо големи напрежения, неговият вход може да бъде защитен чрез включване на два маломощни силициеви диода (фиг. 6.103*а*). До напрежение около ±400 mV диодите са запушени (вж. напр. фиг. 2.1*б*)



Фиг. 6.103

и не оказват влияние върху работата на ОУ. Когато към входа постъпват по-големи напрежения, диодите се отпушват и не позволяват напрежението между входовете да надвиши 0,7 V. Двата резистора ограничават тока на предното стъпало.

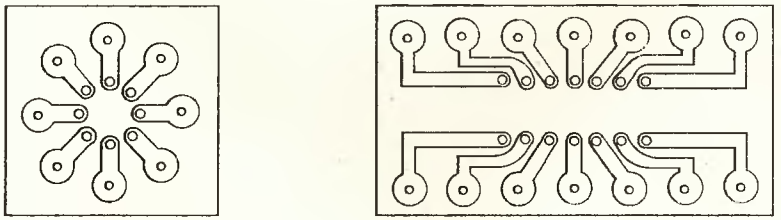
Предпазване на ОУ при неправилно включване на захранващото напрежение. При погрешна полярност на захранващото напрежение ОУ може да се повреди. Това може да се избегне, ако в захранващите вериги се включат два маломощни диода (фиг. 6.103*б*). Тъй като консумацията на ОУ не надвишава няколко милиампера (в режим на покой тя е 2–3 mA, а при максимален сигнал е 10–20 mA), може да се използват два кои да са маломощни диода с $U_{\text{обр}\,\max} > 30$ V.

Захранване на ОУ с по-ниски напрежения. Както вече е известно, в нормалния случай ОУ се захранва от двуполярен симетричен токоизточник с номинално напрежение ±15 V. Освен това схемите, съдържащи разделителни кондензатори, могат да се захранват от несиметричен токоизточник (вж. т. 6.3.12). И в единия, и в другия случай ОУ може да се захранва с напрежение, по-ниско от номиналното. Например в редица схеми стандартните ОУ могат да се захранват с напрежения $E_{CC} = \pm 4,5$ V или дори ±3 V. (При несиметрично захранване може напр. $E_C = 6$ V.) Това се дължи, от една страна, на мостовата схема на ОУ, а от друга — че по време на работа той почти винаги е обхванат от дълбока ООВ.

Трябва да се има пред вид обаче, че *при захранване с по-ниски напрежения редица параметри на ОУ се влошават.* Така например намалява се коефициентът A (вж. фиг. 6.62), при което грешките при използване на формули (6.57) и (6.67) стават значителни. Поради това захранването на ОУ с по-ниски напрежения може да става само при неотговорни и радиолюбителски конструкции.

Защита на изхода на ОУ. Голяма част от ОУ не притежават вътрешна защита на изхода против недопустимо голям ток. Например, ако при наличие на съответен входен сигнал извод *6* на ОУ тип 709 (вж. фиг. 6.44 и 6.45) по невнимание се свърже към шаси, към $+E_{CC}$ или към $-E_{CC}$, в изхода ще протече ток с големина 50–100 mA, който може да повреди ОУ. Токът на късо съединение може да бъде ограничен, ако в изхода на ОУ се включи резистор със стойност 200 Ω (фиг. 6.103*в*). В случаите когато $R_т = 2$–3 kΩ, този резистор практически не влияе върху усилвателните свойства на ОУ.

Направа на спомагателни платки. При многократно използване на даден ОУ (а също и на други ИС) съществуват определени трудности при неговото запойване и особено отпойване. Затова при експериментиране на устройства с интегрални схеми се препоръчва да се използват платките, показани на фиг. 6.104.



Фиг. 6.104

чията направа не е трудна. Интегралната схема се запоява винаги към платката и се използват заедно. По такъв начин по време на експерименти монтажните проводници, честотната корекция и др. се запояват и отпояват към съответните контактни площадки. Ако се разполага със съответен цокъл, той се запоява към подходящо изготвената платка и това улеснява смяната на интегралните схеми.

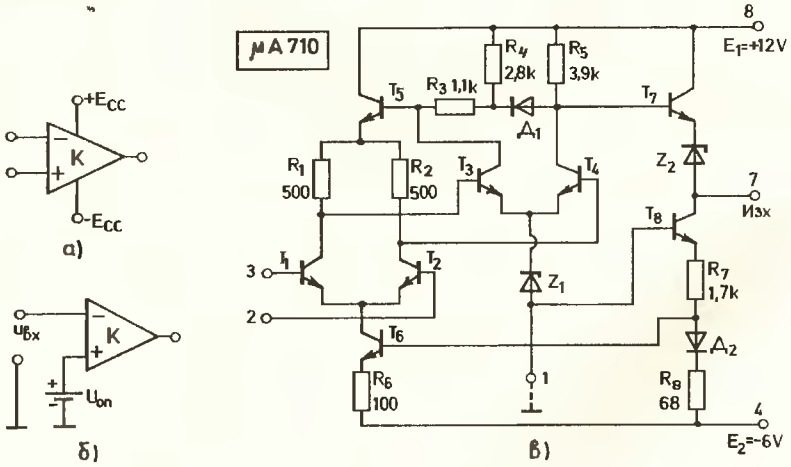
6.4. ИНТЕГРАЛНИ КОМПАРАТОРИ

Компараторите (от лат. compraro — сравнявам) са схеми за сравняване на две напрежения, при което изходното им напрежение може да има две нива — ниско и високо. Те се използват най-често като междинни стъпала за преобразуване на аналогова информация в импулсна или цифрова (вж. напр. фиг. 6.107*б*).

Компараторите се произвеждат като отделни интегрални схеми (напр. μA710, μA711, μA720, LM111, К554СА2, 1СА710, А110, МА 720 РС и т.н.), оформени в кръгъл метален или пластмасов корпус. (Нека отбележим, че в компараторен режим могат да работят и обикновените ОУ.)

Компараторите имат два входа (инвертиращ и неинвертиращ) и един изход. В схемите се означават по същия начин както ОУ, като в триъгълника се поставя буквата K (фиг. 6.105*а*), или СМР. Обикновено се захранват от двуполярен източник, обаче възможно е и несиметрично захранване.

В нормален работен режим на единия вход се подава т.нар.

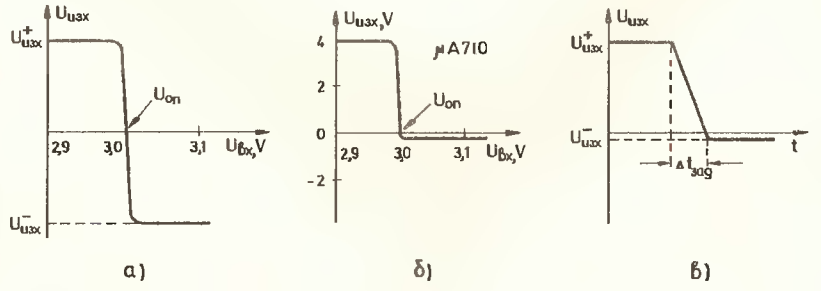


Фиг. 6.105

опорно напрежение $U_{оп}$ (или U_{ref}), което по време на работа остава неизменно. На другия вход се подава напрежението $u_{вх}$, което ще бъде сравнявано с опорното (фиг. 6.105*б*). По отношение на входните сигнали двата входа са равностойни, като разликата е само в полярността на изходното напрежение. Компараторите *работят без ООВ, т.е. с максималния си коефициент на усилване*, като обикновено $K_0 = 10^3 \div 10^5$. Тъй като липсва ООВ, от изхода към входа сигнал не се подава и няма опасност от самовъзбуждане. Затова компараторите не се нуждаят от елементи за външна корекция.

Вътрешната структура на компараторите е подобна на тази от ОУ. Като пример на фиг. 6.105*в* е показана схемата на компаратора μA710. Тя съдържа 8 биполярни NPN транзистора и четири диода, от които двата са ценерови. Първото стъпало е образувано от транзисторите T_1 и T_2 и представлява диференциален усилвател със симетричен вход и изход. Второто стъпало се състои от транзисторите T_3 и T_4 и представлява диференциален усилвател със симетричен вход и несиметричен изход. Третото стъпало е изходно. То е образувано от транзистора T_7 и представлява емитерен повторител. Транзисторът T_8 е със заземена база и изпълнява буферна роля. Благодарение на него изходните импулсни напрежения почти не влияят върху работата на ГСТ, образуван от транзистора T_6 и диода $Д_2$. В схемата всички резистори са нискоомни, което води до малки времеконстанти на веригите и респ. *повишено бързодействие* на целия компаратор. Освен това схемата съдържа два ценерови диода Z_1 и Z_2, които по същество представляват обратно поляризиран емитерен преход и транзистор. Захранващите напрежения имат големина $E_1 = +12$ V и $E_2 = -6$ V.

Работата на всеки компаратор се оценява по неговата *предавателна характеристика*. Тя изразява зависимостта на изходното напрежение (при определено $U_{оп}$). На фиг. 6.106*а* тя е показана



Фиг. 6.106

за случая, когато входното напрежение се подава на инвертиращия вход. Вижда се, че ако $u_{вх}$ незначително (напр. с 1–2 mV) надвиши $U_{оп}$, изходното напрежение намалява от нула до някаква стойност $U^{-}_{изх}$ (т.нар. минимален праг на изходното напрежение). Ако $u_{вх}$ стане по-малко от $U_{оп}$, изходното напрежение нараства от нула до някаква стойност $U^{+}_{изх}$ (т.нар. максимален праг на изходното напрежение). Двата прага $U^{+}_{изх}$ и $U^{-}_{изх}$ *съответстват на насищането на компаратора и са негови важни параметри.* Опорното напрежение $U_{оп}$ не е параметър на компаратора. Неговата големина, а също големината на $u_{вх}$ не бива да надвишават $U_{вх\ синф доп}$.

При повечето съвременни компаратори величините $U^{+}_{изх}$ и $U^{-}_{изх}$ не са еднакви по големина. Например компараторът μA710 има $U^{+}_{изх} = 4$ V и $U^{-}_{изх} = -0{,}5$ V (фиг. 6.106*б*). По такъв начин се получава съвместимост между компаратора и TTL интегралните схеми, които в момента са най-разпространените цифрови ИС. (Както е известно, входните нива на TTL схемите са логическа 0 — от 0 до +0,8 V; логическа 1 — от +2 до +5 V.)

Важна особеност на всеки компаратор е *бързодействието му.* То може да се отчете по неговата *преходна характеристика,* която изразява зависимостта на изходното напрежение от времето (фиг. 6.106*в*). Тук с $\Delta t_{зад}$ е означено времето за превключване на компаратора от едното състояние в другото. Величината $\Delta t_{зад}$ се нарича *време на задържане* и е важен параметър на всеки компаратор. При стандартните компаратори $\Delta t_{зад} = 30$–50 ns, а при бързодействуващите то е под 10 ns.

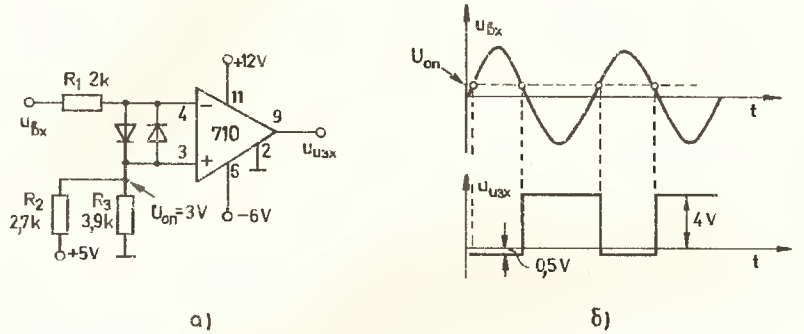
Друг важен параметър на компараторите е *коефициентът на натоварването* N (товароспособност). Той показва броя на TTL схемите, които едновременно могат да се включат към изхода му и да бъдат нормално задействувани. При повечето компаратори най-често N = 10. Във връзка с това нека подчертаем, че компараторите са маломощни интегрални схеми, напр. $P_{разс\ max} = 50$–200 mW.

На фиг. 6.107*а* е показана конкретна схема за работа на компаратора 710. Тук с помощта на делителя R_2–R_3 е създадено опорно напрежение $U_{оп} = 3$ V. Диодите във входа са ограничителни. На фиг. 6.107*б* са показани диаграмите на входното и изходното напрежение, когато $u_{вх}$ е синусоидално.

При някои от компараторите са въведени редица подобрения, с което се разширяват техните възможности. Напр. компараторът μA711 съдържа два компаратора μA710 в един корпус, като е предвиден *извод за стробиране* (т.е. включване и изключване на компараторите; източник на стробиращи импулси са TTL схемите). При наличие на стробиращ импулс 0 V (логическа 0) изходният сигнал на компаратора е нула независимо от състоянието

на входовете. Ако стробиращият импулс е +4 V (логическа 1), компараторът е готов за работа.

Както се спомена, в компараторен режим могат да работят и стандартните ОУ. Тук са възможни два случая. При първия от тях *напрежението в изхода на ОУ има аналогов характер* и за него може да се напише $u_{изх} = A(U_{оп} - u_{вх})$. Напр. такъв е случаят, когато ОУ се използва в стабилизираните токоизправители, като $U_{оп}$ се получава от ценеров диод.



Фиг. 6.107

При втория случай *напрежението в изхода на ОУ има цифров характер* ($U^{+}_{изх}$ или $U^{-}_{изх}$) и така получените сигнали служат за задействуване на TTL интегрални схеми. В този режим изходното напрежение на ОУ има стойности $U^{+}_{изх} = +U_{изх\,max}$ и $U^{-}_{изх} = -U_{изх\,max}$, които не са подходящи за въвеждане в TTL ИС. Поради тази причина в изхода на ОУ се включват диоди за формиране на необходимите нива с оглед характеристиката на ОУ да стане като тази, показана на фиг. 6.106*б*.

Когато ОУ работи в компараторен режим, обратни връзки не се прилагат, т.е. не би трябвало да се включват и външни коригиращи елементи. Въпреки това обаче такива елементи (макар и с минимални стойности) се включват за по-голяма стабилност.

В заключение нека напомним, че при работа в компараторен режим бързодействието на стандартните ОУ е значително по-малко от това на компараторите.

6.5. СТАБИЛИЗАТОРИ НА НАПРЕЖЕНИЕ

Стабилизаторите на напрежение (в руската литература се наричат още вторични захранващи източници) се включват между токоизправителя и товара. Тяхното предназначение е *да поддържат едно и също изходно напрежение, когато токът през товара*

се изменя, а също при промени на входното напрежение и температурата.

Основните параметри на стабилизаторите на напрежение са следните.

1. Обхват на изменение на входното напрежение. Той характеризира най-голямото $U_{\text{вх max}}$ и най-малкото $U_{\text{вх min}}$ входно напрежение, при което стабилизаторът работи нормално.

2. Обхват на изменение на изходното (стабилното) напрежение. Той се характеризира с границите $U_{\text{изх min}}$ и $U_{\text{изх max}}$, в които може да се установи желаното стабилно напрежение. (Този параметър се отнася за регулируемите стабилизатори. Нерегулируемите стабилизатори имат в изхода си едно фиксирано стабилно напрежение.)

3. Максимално допустима мощност, разсейвана от стабилизатора $P_{\text{ст max}}$. Това е максималната мощност, която стабилизаторът може да разсее във вид на топлина. (Обикновено се отнася за температура на въздуха $t = 25°$ C.)

4. Максимално допустим ток през стабилизатора $I_{\text{ст max}}$. Това е максимално допустимият ток, който може да преминава през стабилизатора.

5. Коефициент на стабилизация. Той характеризира качествата на стабилизатора при изменения, "идващи откъм входа". Показва колко пъти относителните изменения на изходното напрежение са по-малки от тези на входното. Дефинира се с израза

$$K_{\text{ст}} = \frac{\Delta U_{\text{вх}}}{U_{\text{вх}}} : \frac{\Delta U_{\text{изх}}}{U_{\text{изх}}} = \frac{\Delta U_{\text{вх}} U_{\text{изх}}}{\Delta U_{\text{изх}} U_{\text{вх}}}. \qquad (6.95)$$

(Реципрочната му стойност се нарича коефициент на нестабилност $K_{\text{неет}}$.) Обикновено $K_{\text{ст}} = 10$–1000 и колкото е по-голям, толкова стабилизаторът е по-добър.

6. Изходно съпротивление за променлив ток. То характеризира качествата на стабилизатора при изменения, "идващи откъм изхода". Дефинира се с израза

$$R_{\text{изх}} = -\frac{\Delta U_{\text{изх}}}{\Delta I_{\text{т}}}. \qquad (6.96)$$

Минусът се поставя, тъй като при увеличаване на тока $I_{\text{т}}$ през товара изходното напрежение намалява. Обикновено $|R_{\text{изх}}| = 0,1$–$0,001\ \Omega$ (в практиката често се изразява в милиомове mΩ) и колкото е по-малко, толкова стабилизаторът е по-добър.

7. Температурен коефициент на изходното (стабилното) напрежение. Той се дефинира с израза

$$TKU_{\text{изх}} = TKU_{\text{ст}} = \frac{\Delta U_{\text{изх}}}{U_{\text{изх}} . \Delta t}. \qquad (6.97)$$

Обикновено $TKU_{\text{ст}} = 10^{-4}$–$10^{-6}$/°C и колкото е по-малък, толкова стабилизаторът е по-добър.

8. Ток на консумацията на стабилизатора $I_{\text{пх}}$ **при празен ход** (т.е. при $I_{\text{т}} = 0$).

6.5.1. ОСОБЕНОСТИ НА ИНТЕГРАЛНИТЕ СТАБИЛИЗАТОРИ НА НАПРЕЖЕНИЕ

Общи сведения. С развитието на интегралните схеми се появиха и интегралните стабилизатори на напрежение. Най-напред те възникнаха във връзка с осигуряване на стабилно напрежение за отделните стъпала и звена на електронноизчислителните устройства, чиято консумация, както е известно, има импулсен характер. Практиката показа, че при сложните електронноизчислителни устройства вместо един мощен стабилизатор е по-добре да се използват *определен брой маломощни стабилизатори*, всеки от които е предназначен да захранва напр. само една платка. Така възникнаха маломощните и средномощните интегрални стабилизатори, които са оформени в кръгъл метален корпус или в двуреден пластмасов корпус с 14 (респ. 16) извода. Някои от средномощните стабилизатори са монтирани в метален корпус ТО-3 и се закрепват към подходящ радиатор.

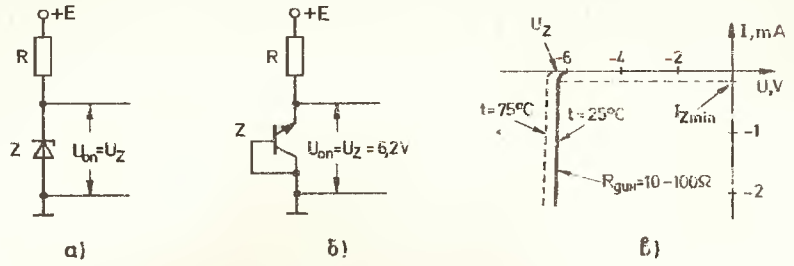
В интегрално изпълнение стабилизаторите на напрежение биват главно три вида.

1. Двуполюсни (параметрични) стабилизатори.
2. Универсални стабилизатори.
3. Стабилизатори с три извода.

Тези три вида стабилизатори обикновено са маломощни и средномощни интегрални схеми. Когато е нужно да се осигури по-голям товарен ток, към универсалните стабилизатори може външно да се включи мощен транзистор с подходящ радиатор. Такива стабилизатори могат да се използват например за захранване на НЧ уредби, преносими предаватели и т.н.

Опорни елементи. Едно от най-важните звена на всеки стабилизатор на напрежение е т.нар. *опорен елемент*. Последният се характеризира с това, че когато токът през него се изменя в известни граници, напрежението $U_{\text{оп}}$ (U_{ref}) между две отделни точки от опорния елемент остава практически константно.

Най-простият опорен елемент е показан на фиг. 6.108*а*. Неговите особености бяха разгледани подробно в част I, т. 3.28. Основното свойство на тази верига (фиг. 6.108*а*) е, че когато напрежението $+E$ се изменя в определени граници, токът във веригата също се изменя (т.е. падът върху R нараства и намалява), обаче напрежението $U_{\text{оп}}$ в двата края на диода практически остава едно и също. Това свойство се запазва при условие, че токът през



Фиг. 6.108

ценеровия диод не е по-малък от $I_{z\,\min}$ и не е по-голям от $I_{z\,\max}$.

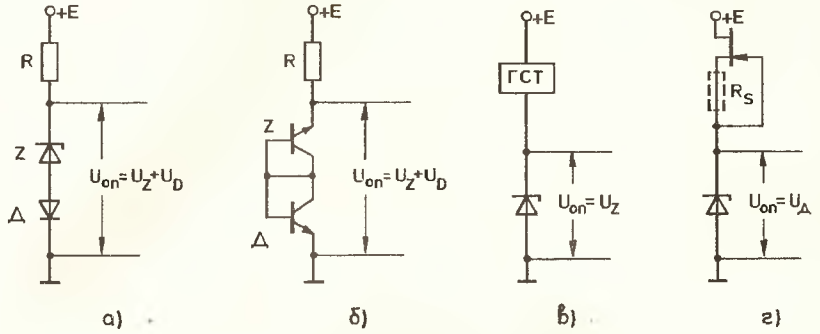
В интегралните схеми като ценеров диод се използва обратно поляризираният емитерен преход на интегрален транзистор (фиг. 6.108*б*). Волт-амперната характеристика на този ценеров диод е показана на фиг. 6.108*в*. От нея се вижда, че напрежението на стабилизация U_z има големина около 6,2 V. Освен това коляното на характеристиката е рязко изразено, поради което $I_{z\,\min} = 50$–100 μA. (При дискретните ценерови диоди $I_{z\,\min} = 2$–3 mA, вж. част 1, фиг. 3.24 и таблица 3.9.) Тази особеност е твърде благоприятна за ИС, тъй като осигурява добра стабилизация при малка мощност на разсейване на диода. Динамичното съпротивление на тези ценерови диоди в стръмния участък на характеристиката е $R_{дин} = 10$–100 Ω.

Основен недостатък на разгледания интегрален ценеров диод е температурната му нестабилност. Тя се дължи на факта, че при увеличаване на температурата стабилното напрежение U_z нараства по големина (фиг. 6.108*в*), като $TKU_z \approx +2$ mV/°C. Като се има предвид, че опорното напрежение обикновено се подава към входа на определен усилвател, температурните изменения на $U_{оп} = U_z$ ще се усилват многократно и това ще влоши параметрите на целия стабилизатор. Ето защо в практиката се използват т.нар. *термокомпенсирани интегрални стабилитрони.* Те се получават, като последователно на ценеровия диод се включи обикновен диод в *права* посока (фиг. 6.109*а*). Както е известно, ако през обикновения диод тече ток в права посока, при увеличаване на температурата напрежението в двата му края намалява (вж. фиг. 2.3*б*), като температурният му коефициент е $TKU_{праг} \approx -2$ mV/°C. Тъй като $TKU_z \approx TKU_{праг}$, получава се много добра температурна компенсация. При това положение резултатното напрежение

$$U_{оп} = U_z + U_D \approx 6{,}2 + 0{,}7 = 6{,}9 \text{ V} \qquad (6.98)$$

е извънредно стабилно в широк температурен интервал. Такъв опорен термокомпенсиран елемент в интегрално изпълнение е показан на фиг. 6.109*б*.

Опорно напрежение с много голяма стабилност може да се получи, ако вместо резистора R се използва ГСТ (фиг. 6.109*в*). Такъв ГСТ може да бъде изграден от биполярни транзистори — напр. като тези, показани на фиг. 6.21. Сравнително прост ГСТ може да се реализира чрез използване на полеви транзистор, чийто



Фиг. 6.109

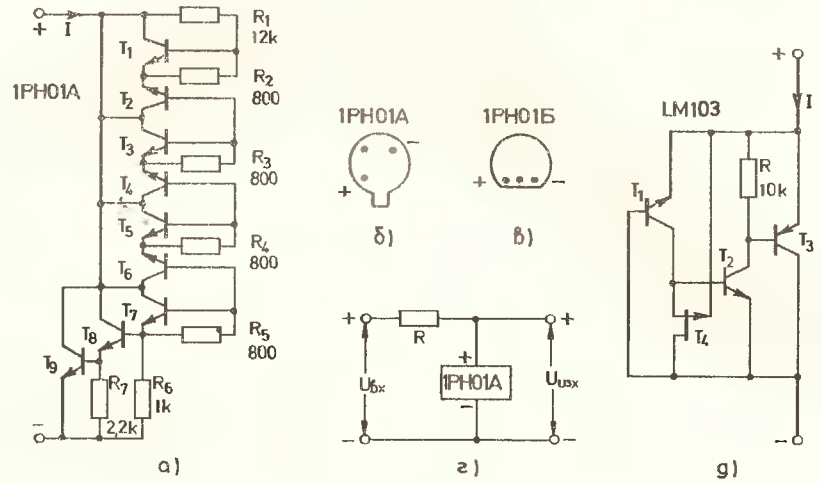
гейт е свързан със сорса (фиг. 6.109*г*). Ако във веригата се включи резистор R_S с подходяща стойност (на фиг. 6.109*г* означен с прекъсната линия), стабилността се подобрява многократно. На фиг. 6.109*г* ценеровият диод и полевият транзистор могат да си разменят местата, като *стабилното напрежение се получава винаги в двата края на диода.*

6.5.2. ДВУПОЛЮСНИ (ПАРАМЕТРИЧНИ) ИНТЕГРАЛНИ СТАБИЛИЗАТОРИ НА НАПРЕЖЕНИЕ

На фиг. 6.110*а* е показана схемата на българския двуполюсен интегрален стабилизатор 1РН01А (респ. 1РН01Б). Той е аналог на стабилизаторите ТАА550 и МАА550. Този двуполюсник има свойствата на ценеров диод. Названието "параметричен" е свързано с факта, че стабилизационните му качества се дължат на малката стойност на параметъра му $R_{дин}$.

Стабилизаторът 1РН01А е монтиран в корпус ТО-18, а 1РН01Б — в корпус С-64 (фиг. 6.110*б* и *в*). Поради производствени толеранси напрежението на стабилизация U_z при различните екземпляри е от 31 до 35 V. Другите параметри на стабилизатора са следните: $I_{z\,\min} = 2$ mA, $I_{z\,\max} = 8$ mA, $R_{дин} = 25$ Ω, $TKU_z = -3{,}2 \div +1{,}6$ mV/° C, $P_{ст\,\max} = 280$ mW. По време на работа стабилизаторът се включва по същия начин както ценеров диод (фиг. 6.110*г*). Той може да се използва за получаване на стабилно напрежение, необходимо за електронна настройка на телевизионни приемници.

Особеното в схемата на разглеждания двуполюсен стабилизатор е, че колекторите на всички транзистори са свързани към точката с най-висок потенциал (вж. фиг. 6.110*а*). В резултат на това всички колекторни преходи са запушени, т.е. при всичките девет транзистора се използва само емитерният им преход. При това положение транзисторите T_1, T_3, T_5, T_7, T_8 и T_9 работят като обикновени диоди, а транзисторите T_2, T_4 и T_6 — като ценерови диоди.



Фиг. 6.110

На фиг. 6.110*д* е показана схемата на двуполюсния стабилизатор LM 103. Той съдържа един полеви и три биполярни транзистора. Монтиран е в кръгъл метален корпус. Той има свойствата на ценеров диод с параметри: $U_z = 1{,}8 \div 4{,}6$ V, $I_{z\,\min} = 2$ mA, $I_{z\,\max} = 18$ mA, $R_{дин} = 12\ \Omega$, $TKU_z = -1 \div +1$ mV/° C.

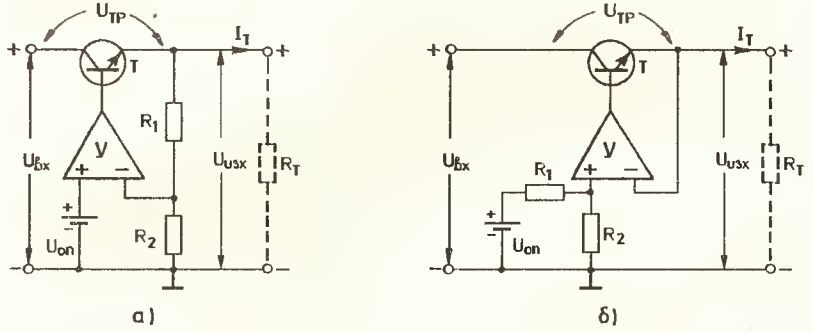
Всички двуполюсни (параметрични) стабилизатори се включват по схемата, показана на фиг. 6.110*г*. Тези стабилизатори не могат да се направят регулируеми и от тях не може да се черпи значителен ток. Освен това те имат малък коефициент на стабилизация (напр. 10–20) и значително изходно съпротивление (напр. 5–20 Ω).

6.5.3. УНИВЕРСАЛНИ ИНТЕГРАЛНИ СТАБИЛИЗАТОРИ НА НАПРЕЖЕНИЕ

Общи сведения. Универсалните интегрални стабилизатори представляват сложни схеми, съдържащи източник на опорно

напрежение, усилвател с два входа и един изход (напр. ДУ или ОУ; нарича се още компаратор или усилвател на грешката), регулиращ транзистор, защита от претоварване и др. Те могат да осигуряват стабилно напрежение както с положителна, така и с отрицателна полярност (спрямо шаси), което може да се регулира в определени граници. Тези стабилизатори са универсални, тъй като с тях могат да се реализират най-различни стабилизатори с голям коефициент на стабилизация (напр. 500–1000), малко изходно съпротивление (напр. 0,1–0,001 Ω) и значителен товарен ток (чрез включване на външни мощни транзистори).

Принцип на действие. В структурно отношение универсалните стабилизатори се проектират предимно по *последователната схема*. За да изясним принципа им на действие, ще използваме блоковата схема, показана на фиг. 6.111*а*. (Тази схема широко се използва в дискретната схемотехника и се нарича компенсацио-



Фиг. 6.111

нен стабилизатор от последователен тип.) Тя съдържа източник на опорно напрежение $U_{оп}$, усилвател, регулиращ транзистор T и делител R_1–R_2. (Както ще видим по-нататък, делителят R_1–R_2 се включва външно, т.е. не е вграден в интегралната схема.) Входното напрежение $U_{вх}$ се предполага, че е нестабилно и може да се изменя в определени граници (напр. от $U_{вх\,\min}$ до $U_{вх\,\max}$), докато изходното напрежение $U_{изх} = U_{стаб}$ трябва да остава практически неизменно. То трябва да остава неизменно и тогава, когато товарният ток $I_т$ се променя в определени граници. Разглежданата схема е от последователен тип, тъй като като спрямо входното напрежение транзисторът T и товарът $R_т$ са свързани последователно. Въз основа на това може да се напише равенството

$$U_{изх} = U_{стаб} = U_{вх} - U_{тр}\,. \qquad (6.99)$$

Делителят R_1–R_2 се подбира така, че в режим на покой напрежителният пад върху R_2 да е равен на опорното напрежение,

т.е.

$$U_{R_2} = U_{\text{оп}}. \qquad (6.100)$$

(Напомняме, че при написване на това равенство се изхожда от предположението, че напрежението $U_{\text{д}}$ между входа на ДУ е нула.) Ако по някаква причина (напр. изменение на $U_{\text{вх}}$ или $I_{\text{т}}$) изходното напрежение намалее, равенството (6.100) ще се наруши и между входовете на ДУ ще се появи диференциален сигнал. Ако сигналът има подходяща фаза, след усилването му той ще въздействува на транзистора така, че напрежителният пад $U_{\text{тр}}$ ще намалее, което ще доведе до нарастване на $U_{\text{изх}}$ и до възстановяване на равенството (6.100). Ако изходното напрежение $U_{\text{изх}}$ нарасне, сигналът, изработен от ОУ, ще въздействува на транзистора така, че $U_{\text{тр}}$ също да нарасне, което пак ще доведе до възстановяване на равенство (6.100). Или казано накратко: *промените в $U_{изх}$ автоматично се компенсират от съответните промени на напрежителния пад $U_{тр}$*, откъдето идва и названието компенсационен стабилизатор.

Описаното свойство на стабилизатора е толкова по-силно изразено, колкото коефициентът на усилване на ОУ е по-голям и колкото $U_{\text{оп}}$ е по-стабилно.

Като се вземе под внимание, че $U_{\text{изх}}/U_{R_2} = (R_1 + R_2)/R_2$, формула (6.100) може да се напише така:

$$U_{\text{изх}} = U_{\text{стаб}} = U_{\text{оп}}\left(1 + \frac{R_1}{R_2}\right). \qquad (6.101)$$

Този израз е в сила само ако $U_{\text{вх}}$ и $I_{\text{т}}$ се изменят в определени граници, в които $U_{\text{тр}}$ може да компенсира измененията на $U_{\text{изх}}$. В частност $U_{\text{тр}}$ нито за момент не бива да е по-малко от $U_{CE\text{sat}}$.

Като се имат предвид тези особености, от формула (6.101) следва, че при *подходящ избор на отношението между R_1 и R_2 може да се получи желаното стабилно напрежение, като това напрежение е винаги по-голямо от опорното.*

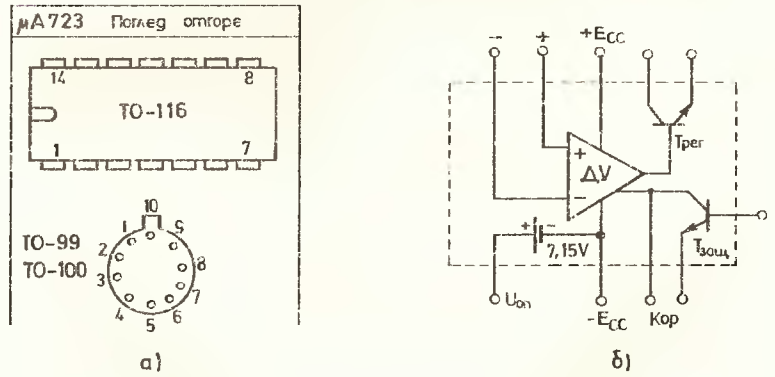
Ако е нужно да се реализира стабилизатор, чието изходно напрежение е по-ниско от опорното, може да се използва схемата, показана на фиг. 6.111*б*. Тук инвертиращият вход на ОУ е свързан директно към изхода, а на неинвертиращия вход чрез делителя R_1–R_2 се подава част от опорното напрежение. Действието на тази схема е същото (измененията в $U_{\text{изх}}$ се компенсират от съответни изменения на $U_{\text{тр}}$), като изходното напрежение се сравнява с тази част от $U_{\text{оп}}$, която се получава в краищата на R_2. Като се вземе под внимание, че $U_{\text{изх}} = U_{R_2}$ и $U_{R_2} = U_{\text{оп}}R_2/(R_1 + R_2)$, може да се напише

$$U_{\text{изх}} = U_{\text{стаб}} = U_{\text{оп}}\frac{R_2}{R_1 + R_2}. \qquad (6.102)$$

От тази формула следва, че *при подходящ избор на R_1 и R_2 може да се получи желаното стабилно напрежение, но то не може да бъде по-голям от $U_{\text{оп}}$.*

След като изяснихме тези особености, трябва да се каже, че съвременните универсални стабилизатори (чрез подходящо свързване на изводите им) могат да се включат както по едната, така и по другата схема. По такъв начин в единия случай те осигуряват стабилни напрежения, по-високи от тези на вградения в тях опорен елемент, а в другия — по-ниски. Обръщаме внимание, че и в двата случая (вж. фиг. 6.111) желаното стабилно напрежение се определя от големината на външно включените резистори R_1 и R_2, което е голямо удобство. (Случаят е подобен на усилвателните стъпала с ОУ.)

Универсален стабилизатор на напрежение μA723. Това е един от най-разпространените стабилизатори на напрежение. Произвежда се още под следните фирмени означения: μA723C (за промишлената електроника t = 0–70°C), LM723, MAA723, MAA723H, MC723, SA723C, SFC2723, SN72723, TAA723, TBA281 и др. Поместен е или в двуреден пластмасов корпус с 14 извода, или в кръгъл метален корпус с 10 извода (фиг. 6.112*а*).



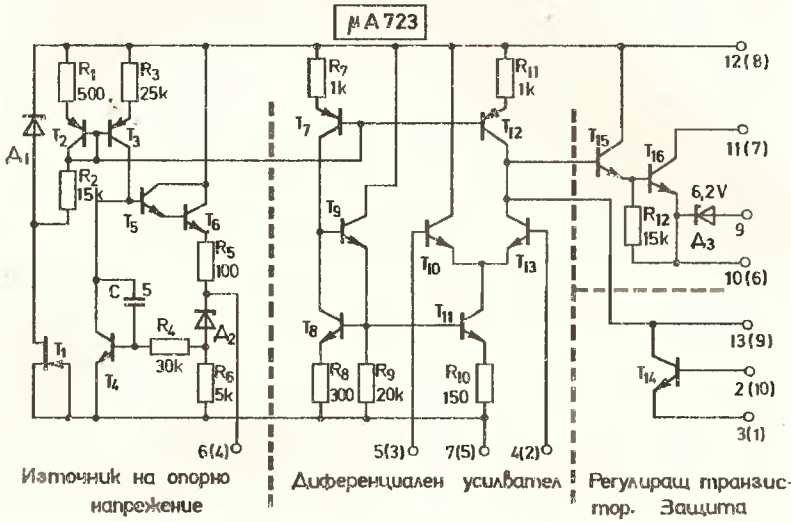
Фиг. 6.112

От *функционалната* схема, показана на фиг. 6.112*б*, се вижда, че този стабилизатор съдържа източник на опорно напрежение, диференциален усилвател, регулиращ транзистор, транзистор за защита и извод за външна честотна корекция.

На фиг. 6.113 е показана пълната схема на стабилизатора 723. Номерацията на изводите е двойна — първата цифра се отнася за пластмасов корпус, а цифрата в скоби — за кръгъл метален корпус. (При стабилизаторите, монтирани в кръгъл метален корпус, ценеровият диод $Д_3$ липсва и при нужда трябва да се включва

външно.) От схемата се вижда, че стабилизаторът тип 723 съдържа 11 броя NPN транзистори, 4 броя PNP транзистори, един полеви транзистор, един кондензатор и три броя ценерови диоди.

Първото звено на стабилизатора 723 представлява източник на опорно напрежение. Последното се получава на катода на ценеровия диод $Д_2$, като при различните екземпляри то е в границите $U_{оп} = 6,80–7,50$ V (средно 7,15 V). Стъпалото е сравнително сложно (съдържа 6 транзистора и 2 ценерови диода), но това се налага от изискването $U_{оп}$ почти да не зависи от температурата, когато тя се изменя в широки граници, и да остава неизменно, когато входното напрежение варира от 9,5 до 40 V.



Фиг. 6.113

Полевият транзистор T_1 и ценеровият диод $Д_1$ образуват опорен елемент, като стабилното напрежение в двата края на $Д_1$ се подава на базите на транзисторите T_3, T_7 и T_{12}. (Тези транзистори представляват ГСТ.) Стабилният колекторен ток на T_3 протича през транзистора T_4, а една нищожна част от него — през базовата верига на съставния транзистор T_5–T_6. В емитерната верига на последния е включен ценеровият диод $Д_2$, който е основният опорен елемент в схемата. През $Д_2$ протича ток около 200 μA, при което той има пробивно напрежение с големина $U_z = 6,2$ V и $TKU_z = +2,4$ mV/° C. Базовият ток на T_4 е нищожно малък (напр. 0,1 μA), така че напрежителният пад върху пинч резистора R_4 е около 3 mV и може да се пренебрегне. По такъв начин опорното напрежение има големина $U_{оп} = U_z + U_{BE4}$. По отношение на ценеровия диод емитерният преход на T_4 се явява термокомпенсиращ диод. Тази схема позволява чрез избиране колекторния ток на T_4 да се изменя в известни граници величината TKU_{BE4} с оглед тя да има стойност — 2,4 mV/° C, т.е. $|TKU_z| = |TKU_{BE4}|$. По такъв начин опорното напрежение е извънредно стабилно (има почти нулев температурен коефициент) и се получава от извод 6(4).

Второто звено на стабилизатора тип 723 представлява диференциален усилвател със симетричен вход и несиметричен изход и е изпълнено с транзисторите T_{10} и T_{13}. Транзисторът T_{11}, включен в емитерните им вериги, представлява ГСТ. (Транзисторите T_7, T_8 и T_9 също представляват ГСТ.) В колекторната верига на T_{13} е включен динамичен товар (ГСТ), реализиран с транзистора T_{12}, благодарение на което ДУ има коефициент на усилване обикновено над 800–1000.

Третото звено на стабилизатора 723 представлява регулиращият транзистор, образуван от двойката съставни транзистори T_{15}–T_{16}. Управляващият сигнал, изработен от ДУ, се подава от колектора на T_{13} към базата на T_{15}. Изводът 11(7) се свързва към входното нестабилизирано напрежение, а стабилизираното изходно напрежение се получава на извод 10(6). Ценеровият диод $Д_3$ се използва само в случаите за стабилизиране на отрицателни напрежения.

Четвъртото звено на стабилизатора тип 723 се състои от транзистора T_{14}. Той служи за защита на стабилизатора от недопустимо голям товарен ток. В нормален режим този транзистор е запушен. Когато товарният ток надвиши определена граница, T_{14} се отпушва и шунтира входа на T_{15}–T_{16}, като предотвратява тяхното пълно отпушване.

Максимално допустимата мощност на стабилизатора 723 при температура на околния въздух $t = 25°C$ е $P_{ст\,max} = 800$ mW, като при увеличаване на температурата тя намалява (фиг. 6.114*а*). Максимално допустимият ток, който може да протича през стабилизатора, е $I_{ст\,max} = 150$ mA. Този ток не трябва да се смесва с максималния ток $I_{т\,max}$ през товара. Токът $I_{т\,max}$ не е параметър на интегралния стабилизатор, тъй като зависи от избраното напрежение на стабилизация $U_{ст} = U_{изх}$ и от подаваното на входа напрежение $U_{вх}$. Той може да бъде определен от формулата

$$I_{т\,max} = \frac{P_{ст\,max}}{U_{вх} - U_{изх}} \qquad (6.103)$$

(напомняме, че $P_{ст\,max}$ зависи от температурата) или от графиката, дадена на фиг. 6.114*б*.

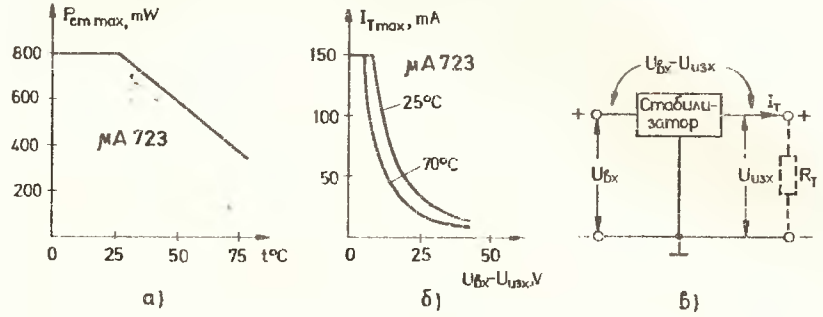
Пример 6.5. Да се определи максималният ток $I_{т\,max}$ през товара, ако $U_{изх} = 15$ V, $U_{вх} = 24$ V, като температурата на околния въздух е 50°C.

ЛИЧНА БИБЛИОТЕКА Георги Начелчев

От графиката, дадена на фиг. 6.114*а*, се отчита, че при $t = 50°C$ $P_{ст\,max} = 600$ mW. След това се замества във формула (6.103):

$$I_{т\,max} = \frac{P_{ст\,max}}{U_{вх} - U_{изх}} = \frac{0,6}{24 - 15} = 67 \text{ mA}.$$

Ако при същите условия напрежението на стабилизация е $U_{ст} = U_{изх} = 5$ V, максималният ток през товара ще бъде $I_{т\,max} = 31$ mA. Очевидно колкото величината $U_{вх} - U_{изх}$ е по-голяма (фиг. 6.114*в*), толкова ненужната топлинна мощност, отделяна върху стабилизатора (при даден $I_т$), ще е по-голяма. За нормална работа на стабилизатора тип 723 е необходимо величината $U_{вх} - U_{изх}$ да не е под 3 V и да не надвишава 38 V.



Фиг. 6.114

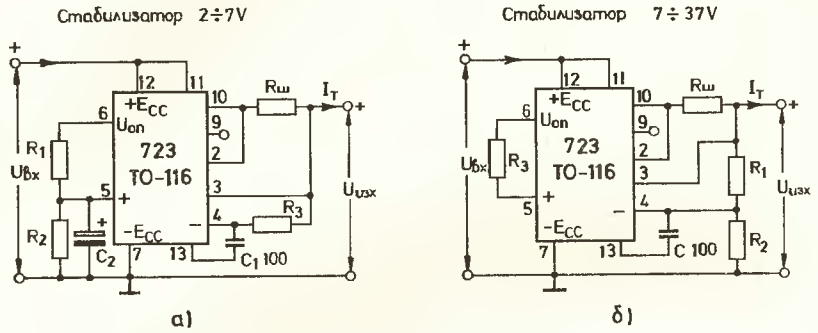
По-важните параметри на стабилизатора тип 723 са следните: обхват на изменение на входното напрежение $U_{вх\,min} = 9,5$ V, $U_{вх\,max} = 40$ V, обхват на изходното (стабилно) напрежение $U_{изх\,min} = 2$ V, $U_{изх\,max} = 37$ V; коефициент на стабилизация $K_{ст} \approx 1000$; изходно съпротивление $R_{изх} \approx 0,006\ \Omega = 6$ mΩ; температурен коефициент на изходното напрежение $TKU_{изх} = 3.10^{-5}/°C$; опорно напрежение $U_{оп} = 7,15$ V; максимален ток, който може да се черпи от опорния източник $I_{оп\,max} = 5$ mA; ток на консумация при празен ход $I_{пх} = 2.3$ mA; ток на ограничение при $R_ш = 10\ \Omega$ $I_{огр} = 65$ mA.

6.5.4. НЯКОИ ПРИЛОЖЕНИЯ НА УНИВЕРСАЛНИТЕ СТАБИЛИЗАТОРИ НА НАПРЕЖЕНИЕ

Преди да разгледаме някои от най-важните приложения на универсалния стабилизатор тип 723, нека подчертаем някои особености. Този стабилизатор има вграден източник на опорно напрежение с големина около 7 V. Благодарение на това, ако той се свърже по схемите, показани на фиг. 6.111, с него могат да се получат стабилизатори с *положителни* изходни напрежения от 2 до

7 V или от 7 до 37 V. Чрез подходящо свързване с него могат да се реализират и стабилизатори с *отрицателно* напрежение, а също и стабилизатори за по-големи напрежения — напр. от 37 V до 250 V. Когато е нужен по-голям товарен ток, към стабилизатора тип 723 се включва външно мощен транзистор.

Стабилизатор на напрежение от 2 до 7 V. На фиг. 6.115*а* е показана схема, с помощта на която да се получат стабилни напрежения с големина от 2 до 7 V. Тук стабилизаторът е включен съгласно блоковата схема, показана на фиг. 6.111*б*, като захранването му е несиметрично и се получава от входното напрежение. Желаната големина на изходното (стабилно) напрежение се определя от стойностите на външно включените резистори R_1 и R_2, като се използва формула (6.102). Стойностите на R_1 и R_2 се препоръчва да се избират така, че токът през тях да е около 1 mA. (Тъй като $U_{оп} \approx 7$ V, това означава, че $R_1 + R_2 \approx 7$ kΩ.) Кондензаторът C_2 е филтриращ, като се препоръчва да има големина 1–10 μF. Поради значителния коефициент на усилване на ДУ необходима е честотна корекция. Тя е реализирана с кондензатора C_1, който всъщност е включен между колектора и базата на транзистора T_{13} (вж. фиг. 6.113). Резисторът R_3 е включен в базата на транзистора T_{13} и служи за симетриране на входа на ДУ по постоянен ток. Стойността му се определя по формула (6.66). Резисторът $R_ш$ изпълнява ролята на "датчик" за задействуване на защитата. Той е включен към управляващия преход на транзистора T_{14}. Големината на $R_ш$ се подбира така, че когато $I_т$ не надвишава определена гранична стойност $I_{т\,гран}$, напрежението върху $R_ш$ е под около 0,6 V и T_{14} е запушен. Когато $I_т > I_{т\,гран}$, транзисторът T_{14} се отпушва и шунтира входа на регулиращата двойка T_{15}–T_{16}. Така тези транзистори почти се запушват и ограничават товарния ток. Стойността на $R_ш$ може да се определи от формулата



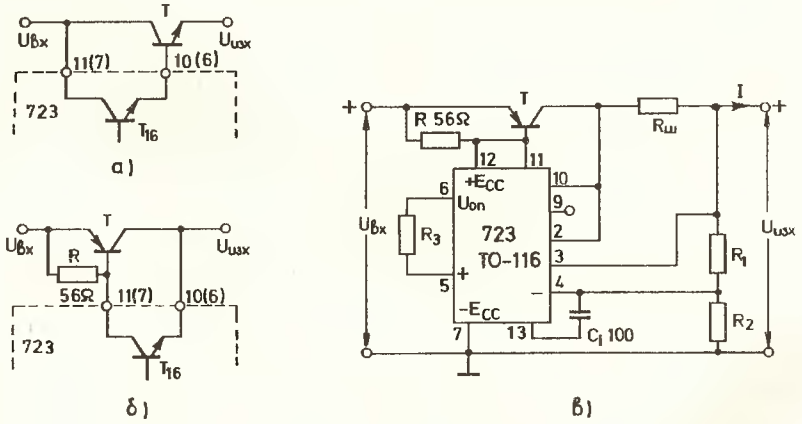
Фиг. 6.115

$$R_{ш} = \frac{0,6}{I_{т\,гран}}, \qquad (6.104)$$

където токът $I_{т\,гран}$ е в ампери. Например, ако граничната стойност на товарния ток трябва да е $I_{т\,гран} = 60$ mA, резисторът $R_{ш}$ трябва да има големина 10 Ω.

Стабилизатор на напрежение от 7 до 37 V. На фиг. 6.115*б* е показана схема, с помощта на която могат да се получат стабилни напрежения с големина от 7 до 37 V. Тук стабилизаторът е включен съгласно блоковата схема, показана на фиг. 6.111*а*, като захранването е несиметрично и се получава от входното напрежение. Желаната големина на изходното (стабилното) напрежение се определя от стойностите на резисторите R_1 и R_2, като се използва формула (6.101). Стойностите на R_1 и R_2 се препоръчва да се избират така, че токът през тях да е около 1 mA. Големината на резистора R_3 се определя по формула (6.66), а тази на $R_{ш}$ — по формула (6.104).

Стабилизатор на напрежение от 7 до 37 V с повишен товарен ток. По-голям ток може да се получи чрез външно включване на мощен резистор. В зависимост от неговия тип (NPN или PNP) включването става съгласно схемите, показани на фиг. 6.116*а* и *б*, като резисторът $R = 56$ Ω е токоотвеждащ (вж. фиг. 3.25*г*).



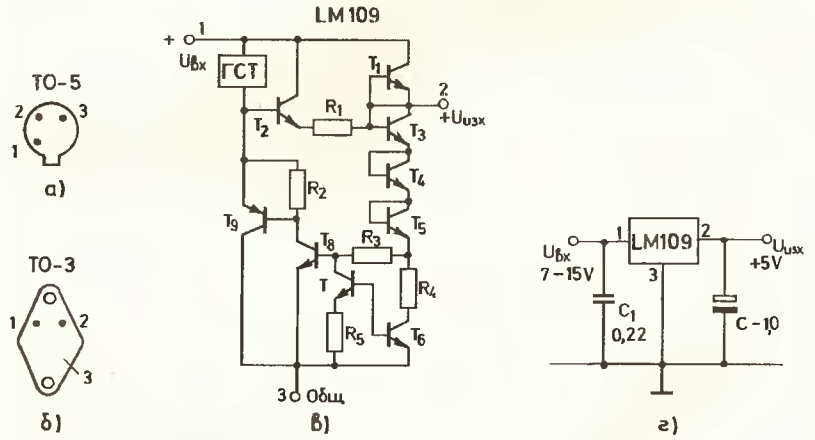
Фиг. 6.116

На фиг. 6.116*в* е показана схема на стабилизатор на напрежение от 7 до 37 V с повишен товарен ток. Стойностите на резисторите R_1, R_2, R_3 и $R_{ш}$ се определят въз основа на същите съображения както при стабилизатора от фиг. 6.115*б*. Максималният товарен ток зависи от параметрите на мощния транзистор и радиатора, на който е монтиран, и може да има стойност напр. 3–5 А и повече.

На читателите, които се занимават с конструкторска дейност, препоръчваме сп. "Радио, телевизия, електроника", бр. 8/1974 г., бр. 10/1978 г. и бр. 6/1980 г., където са описани конкретни схеми на стабилизатори (включително и високоволтови) с ЛИС тип 723.

6.5.5. ИНТЕГРАЛНИ СТАБИЛИЗАТОРИ С ТРИ ИЗВОДА

При захранване на сложни цифрови устройства широко приложение намират интегрални стабилизатори с три извода. Те осигуряват стабилно напрежение с определена стойност, като при едни от тях напрежението е с положителна полярност (спрямо шаси), а при други — с отрицателна полярност. Типични техни представители са напр. стабилизаторите LM109 и LM109K, които осигуряват в изхода си положително напрежение $U_{ст} = 5 \pm 0,3$ V, когато на входа им се подава $U_{вх} = 7$–15 V. Първият от тях е оформен в корпус TO-5 (фиг. 6.117*а*) и може да осигури ток в товара $I_{т} = 1$ А. Вторият е оформен в корпус TO-3 (фиг. 6.117*б*) и



Фиг. 6.117

може да осигури ток $I_{т} = 3$ А. Схемата на стабилизатора LM109 (в малко опростен вид) е показана на фиг. 6.117*в*. Тези стабилизатори се използват предимно за захранване на устройства с TTL интегрални схеми, чието захранващо напрежение, както е известно, е +5 V. Схемата им на включване е показана на фиг. 6.117*г*.

Подобна конструкция имат и чешките интегрални стабилизатори с три извода MA7805, MA7812, MA7815 и MA7824. Тук последните две цифри в означението показват големината на стабилното изходно напрежение, което може да бъде само положително.

Тези четири стабилизатора са оформени в корпус TO-3 и имат същото разположение на изводите като LM109K (вж. фиг. 6.117*б* и *в*). При употреба на подходящ радиатор всяка една от тях осигурява $I_т = 1$ A, като входното напрежение трябва да е поне с 2 V по-високо от стабилното. Тези стабилизатори също се свързват по схемата, показана на фиг. 6.117*г*. Техният коефициент на стабилизация е от 500 до 5000, а вътрешното им съпротивление е 0,015–0,030 Ω.

6.6. МОЩНИ ИНТЕГРАЛНИ НЧ УСИЛВАТЕЛИ

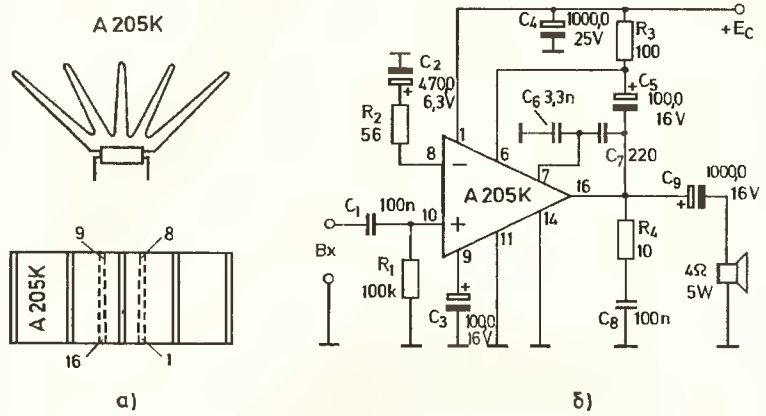
Това са интегрални НЧ усилватели, предназначени за крайните стъпала на битовите апаратури — например телевизори, радиоприемници, магнетофони и т.н. В структурно отношение тези ИС съдържат няколко предусилвателни стъпала и крайно стъпало усилвател на мощност. Широчината на честотната им лента е обикновено от 10–20 Hz до 40–50 kHz и това зависи предимно от високоговорителите.

Важна особеност на тези усилватели е проблемът за разсейване на топлината. При съвременните НЧУ коефициентът на полезно действие е обикновено $\eta = 50$–75 %. Например, ако $\eta = 50$ % и ако мощността, отдадена в товара, е 5 W, мощността, която трябва да се разсейва от ЛИС, е също 5 W. Ето защо корпусите на средномощните ЛИС притежават специални пластини за разсейване на топлината. Тези пластини се запойват към фолио на печатната платка. При мощните ЛИС към корпуса е запресована медна плоча, която трябва плътно да прилепне до радиатора. Именно осигуряването на топлоотвеждане е много важно и затова се използват допълнителни средства — например силиконова паста и др.

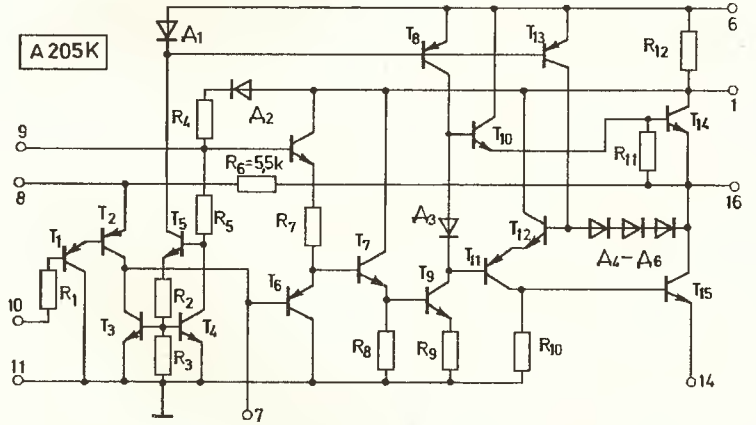
Типичен интегрален мощен нискочестотен усилвател е ЛИС А205К (приблизителен аналог на TBA800), производство на бившата ГДР. Тя е предназначена за битова електронна апаратура, но може да се използва в автоматиката, телеуправлението и т.н. Схемата е оформена в двуреден пластмасов корпус с 16 извода, като изводи *4–5* и *12–13* са обединени в охлаждащи пластини, към които е запресован радиатор (фиг. 6.118*а*). При монтаж схемата трябва да се разположи така, че ребрата на радиатора да са вертикални.

На фиг. 6.118*б* е показана схема на НЧУ, реализиран с ЛИС А205К. Параметрите на този усилвател са следните: $E_C = 15$ V, $R_т = 4$ Ω, $P_{изх} = 5$ W, $k_г \leq 10$ %, $f_н = 50$ Hz, $f_в = 17$ kHz, $U_{вх} = 45$ mV, $I_{изх\,m} = 2{,}2$ A, ток на консумация при липса на сигнал $I_{пх} = 6$ mA, ток на консумация при максимална мощност $I_{о\,max} = 0{,}7$ A.

На фиг. 6.119 е показана пълната схема на ЛИС А205К. Тя съдържа 16 транзистора, 12 резистора и 6 диода. Входният сигнал се подава на емитерния повторител T_1, след това се усилва от T_2, чийто динамичен товар е T_3. След това сигналът се подава на емитерните повторители T_6 и T_7 и се усилва от стъпалото



Фиг. 6.118



Фиг. 6.119

T_9, чийто динамичен товар е T_8. Така сигналът постъпва на базите на квазикомплементарните двойки T_{10}–T_{14} и T_{11}–T_{15}, които в същност представляват крайното стъпало. Останалите елементи в ИС имат спомагателни функции.

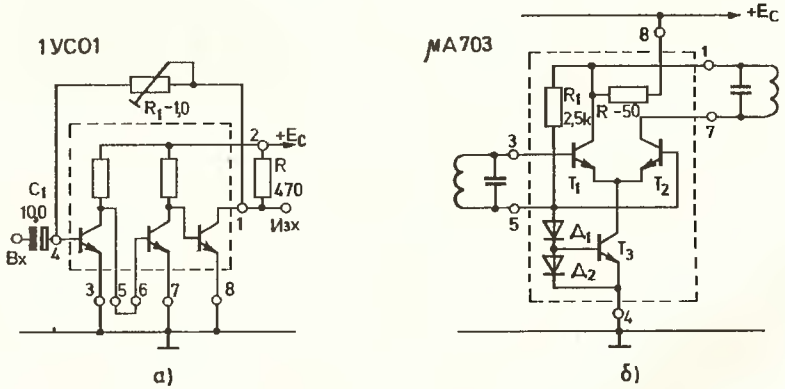
От дадената таблица се вижда, че НЧУ в интегрално изпълнение масово се произвеждат не само за радиоприемници и теле-

Интегрален НЧУ	P, W	$R_т$, Ω	Стерео	Интегрален НЧУ	P, W	$R_т$, Ω	Стерео	Интегрален НЧУ	P, W	$R_т$, Ω	Стерео
U410B	1	8		TDA2004	6	4		OM931	30	4	
TEA2025	2	4	ст	STK020	12	8		STK083	40	8	
IM2896	2	8	ст	HA1388	18	4		STK086	72	8	ст
TBA800	5	4		STK077	20	8		OM961	75	4	
LM384	5	8		LM1875	20	8					
TDA2003	6	4		STK463	25	4	ст				

визори, но и за усилвателни уредби. Например с интегралната схема TDA1420H може да се реализира НЧУ със следните параметри: $E_C = 40$ V, $R_т = 4$ Ω, $P_{изх} = 30$ W, $k_x \leq 5$ %, $f_н = 40$ Hz, $f_в = 30$ kHz, $U_{вх} = 100$ mV, $I_{изх\,m} = 8$ A, ток на консумация при липса на сигнал $I_{пх} = 20$ mA и ток на консумация при максимална мощност $I_{o\,max} = 1,8$ A.

6.7. ДРУГИ ВИДОВЕ ЛИНЕЙНИ ИНТЕГРАЛНИ СХЕМИ

Универсални предусилватели. Това са прости ЛИС с универсално предназначение. От този тип е напр. българският предусилвател 1УСО1 (приблизителен аналог на МАА325). Той съдържа три NPN транзистора и два резистора и е оформен в корпус ТО-5. С него може да се реализира тристъпален усилва-



Фиг. 6.120

тел (фиг. 6.120*а*) със следните параметри: $E_C = 6$ V, $K_u \approx 3000$ (70 dB), $f_{0,7} \approx 100$ kHz. Режимът на транзисторите се нагласява чрез тример-потенциометъра R_1. В изхода на усилвателя може да се получи сигнал с амплитуда $U_{изх\,m} = 1,8$ V при клирфактор

$k_x < 10$ %. Универсалният предусилвател може да се използва и в други схеми — напр. мултивибратори, тригери и т.н.

Междинночестотни усилватели. За нуждите на радиоприемната техника са разработени голям брой интегрални схеми. Един от първите МЧУ е интегралната схема μA703, оформен в корпус ТО-99. Както е показано на фиг. 6.120*б*, тази схема представлява диференциален усилвател, съдържащ три транзистора, два диода и два резистора. Транзисторът T_3 изпълнява ролята на ГСТ, а диодите $Д_1$ и $Д_2$ служат както за стабилизация, така и за осигуряване преднапрежение на T_1 и T_2. Схемата може да се използва както за АМ ($f = 468$ kHz), така и за ЧМ ($f = 10,7$ MHz).

Подобно предназначение има и чешката ЛИС МАА661, която освен МЧ усилвател съдържа и ЧМ детектор.

Интегрални схеми за радио- и телевизионни приемници. За нуждите на радиоприемната и телевизионната техника са разработени голям брой аналогови интегрални схеми. Всяка една от тях обикновено изпълнява по няколко функции и се наричат още *модули*. От този тип са например звукочестотни предусилватели, междинночестотни усилватели с детектор, стереодетектор, модулатори и смесители, радиочестотни усилватели и т.н. Например българският телевизор "София 31" съдържа следните четири специализирани ЛИС:

1. **TDA440** — регулируем МЧУ на общия канал, синхронен демодулатор с усилвател-ограничител и възстановител на носещата честота на изображението, ключов детектор, усилвател за АРУ, видеопредусилвател, стабилизатор на напрежение. Схемата се захранва с напрежение $E_C = 12$ V, съдържа 67 транзистора и е оформена в двуреден пластмасов корпус с 16 извода.
2. **TBA920** — амплитуден отделител, отделител на смущаващи импулси, задаващ генератор за хоризонтално отклонение, фазосравняващо устройство, изходно стъпало за управление на драйверния транзистор за хоризонтално отклонение. Схемата се захранва с напрежение $E_C = 12$ V и е оформена в двуреден пластмасов корпус с 16 извода.
3. **TDA1170** — усилвател-ограничител на комплексния телевизионен сигнал, задаващ генератор за вертикално отклонение, генератор на трионообразен ток, краен усилвател на трионообразния ток за отклонителните бобини, генератор на импулси за обратния ход.
4. **TDA1190** — МЧУ за звука, ограничител, ЧМ демодулатор, предусилвател, крайно стъпало за звука, стабилизатор на напрежение.

Двете последни схеми се захранват с напрежение $E_C = 12$ V и са оформени в двуредни пластмасови корпуси с 16 извода, като изводи *4–5* и *12–13* са обединени в охлаждащи пластинки.

7

ЦИФРОВИ (ЛОГИЧЕСКИ) ИНТЕГРАЛНИ СХЕМИ

7.1. ВЪВЕДЕНИЕ

Развитието на съвременната електроника е пряко свързано с цифровите (логическите) интегрални схеми. Веднага трябва да подчертаем, че терминът *импулсни схеми* е по-общ и обхваща схемите, работещи с импулсни сигнали, докато терминът *цифрови схеми* обхваща само част от тях, работещи с цифрови сигнали (вж. глава 1, фиг. 1.2).

Принципът на работа в импулсен режим се оказа уникален. Той позволява конструирането не само на телевизори, видеокасетофони и друга битова техника, но и на съвременни компютри, създаването на висококачествени записи и дори изграждането на цифрова (дигитална) телефонна система (от англ. дума digit — цифра). Широкото приложение и висококачествените показатели на апаратурата е причина цифровата техника да започне да играе авангардна роля в съвременната електроника, като влияе пряко не само върху бита, но и върху цялата наука, техника и икономика.

Цифровите интегрални схеми (ЦИС) в момента са най-разпространени, тъй като притежават универсални свойства. И както ще се убедим по-нататък, с тях могат да се конструират както цифрови, така и импулсни устройства. Затова те са стандартизирани, произвеждат се от различни фирми и многообразието им е твърде голямо. Ето защо в тази глава ще бъдат разгледани само най-важните цифрови интегрални схеми.

7.2. ОСНОВИ НА ИМПУЛСНАТА ТЕХНИКА

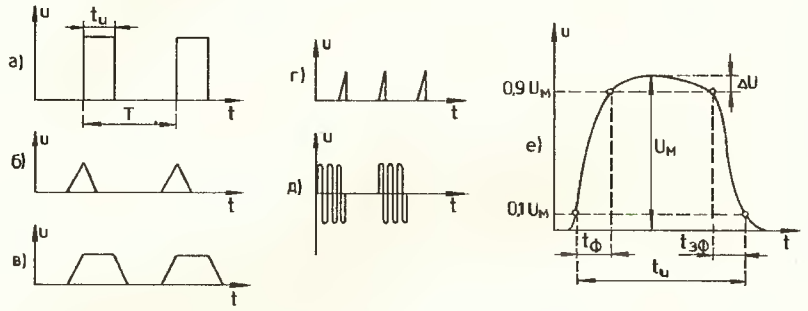
Както вече се спомена, цифровите интегрални схеми работят главно в импулсен режим. Това налага в тази точка да бъдат разгледани най-важните въпроси от импулсната техника.

В сравнение с разгледания досега линеен усилвателен режим, импулсният режим се характеризира с редица особености, като например бързодействие, преходни процеси, влияние на входни, изходни и паразитни капацитети върху формата на сигналите, конструиране на устройства с еднотипни елементи и т.н.

7.2.1. ПАРАМЕТРИ НА ИМПУЛСИТЕ

Електрическият импулс представлява краткотрайно изменение на напрежението (или тока) от някакво начално ниво. Например телеграфният ключ има две положения (включено и изключено) и с него могат да се получават електрически импулси.

Различават се главно два вида електрически импулси: *видеоимпулси* и *радиоимпулси*. Видеоимпулсите могат да бъдат правоъгълни, триъгълни, трапецовидни, островърхи и др. (фиг. 7.1*а,б,в,г*). Освен това те могат да бъдат положителни (над абсцисата), отрицателни (под абсцисата), а също и двуполярни.



Фиг. 7.1

Радиоимпулсите представляват "пакети" от високочестотни трептения (фиг. 7.1*д*). Те намират приложение в радиолокацията и в тази книга няма да бъдат разглеждани.

Най-важните параметри на електрическите импулси са следните:

Амплитуда (размах) на импулса $U_м$. Това е най-голямата стойност на напрежението на импулса (фиг. 7.1*е*).

Продължителност (времетраене) на импулса $t_и$. Това е времето, за което напрежението има стойност, не по-малка от ниво 0,1 $U_м$ фиг. 7.1*е*).

Продължителност на предния и на задния фронт $t_ф$, $t_{эф}$. Това е времето за нарастване, респ. спадане на импулса от ниво 0,1 $U_м$ до 0,9 $U_м$ (фиг. 7.1*е*).

Период на повторение на импулсите T. Това е времето между началото на два съседни импулса с еднаква полярност (фиг. 7.1*а*).

Честота на повторение на импулсите f. Тя е свързана с периода чрез познатото равенство (1.2).

Коефициент на запълване γ. Той е равен на отношението на продължителността на импулса към периода на повторение, т.е. $\gamma = t_и/T$. Това е число, по-малко от единица.

7.2.2. ПРЕХОДНИ ПРОЦЕСИ В RC ВЕРИГИ

Електрическите процеси, които възникват при включване и изключване на електрическите вериги, се наричат *преходни процеси*. Тук явленията се обуславят от това, че токът през индуктивностите и напрежението на кондензаторите не могат мигновено да получат своята стойност, а се изменят по определени закони.

В реалните устройства преходните процеси са обикновено краткотрайни, след което настъпва т. нар. *установен режим*. Изучаването на преходните процеси е важно, тъй като те в значителна степен определят формата на импулсите и бързодействието на схемите.

Времеконстанта. При изучаване на преходните процеси в една електрическа верига, съдържаща съпротивление R и капацитет C, особено значение има произведението от съпротивлението и капацитета. То се бележи с τ и се нарича *времеконстанта на веригата*:

$$\tau = RC. \tag{7.1}$$

Времеконстантата се измерва в секунди. (Това следва от факта, че съпротивлението има измерение V/A, а измерението на капацитета е As/V, понеже $C = Q/U = It/U$.) Например, ако $R = 200\ \text{k}\Omega$ и $C = 0,05\ \mu\text{F}$, тогава $\tau = RC = 2.10^5.0,05.10^{-6} = 0,01$ s. Както ще се убедим по-нататък, времеконстантата е едно от основните понятия в импулсната техника.

Зареждане на кондензатор през съпротивление. За електрическата верига, показана на фиг. 7.2*а*, може да се напише

$$E = u_R + u_C = iR + u_C, \tag{7.2}$$

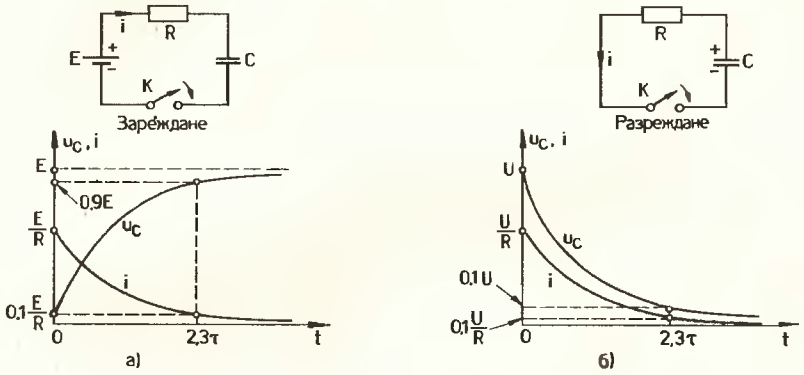
където с R е означено цялото съпротивление на веригата, т.е. включително и R_i на токоизточника. (Тук и нататък величините, които се *променят във времето*, са означени с малки букви.) В момента на затваряне на ключа K кондензаторът още не е зареден и напрежението между електродите му е нула. Но щом $u_C = 0$, от (7.2) следва, че токът във веригата в първия момент на включване ще е максимален и ще има стойност $i_{\max} = E/R$. Следователно в момента на включване всеки кондензатор представлява "късо съединение" и цялото напрежение действува върху съпротивлението. **Запомнете това**.

В следващия момент кондензаторът започва да се зарежда и напрежението между електродите му се повишава. По такъв начин върху съпротивлението остава да действува вече не цялото напрежение E, а част от него (по-точно $E - u_C$) и поради това токът във веригата започва да намалява. Накрая напрежението на кондензатора става равно на напрежението на токоизточника (теоретически това става след безкрайно дълго време), а зарядният ток във веригата — нула.

Зарядният ток във веригата (фиг. 7.2*а*) в произволен момент е

$$i = \frac{E}{R}e^{-\frac{t}{\tau}}, \tag{7.3}$$

където $e = 2,718$ е основата на натуралните логаритми, а $\tau = RC$ е времеконстантата на веригата. От (7.3) следва, че токът във веригата намалява с времето по експоненциален закон. Като се има предвид, че $e^{-\frac{0}{\tau}} = 1/e^{\frac{0}{\tau}} = 1/1 = 1$ и $e^{-\frac{\infty}{\tau}} = 1/e^{\frac{\infty}{\tau}} = 1/\infty = 0$, лесно се установява, че в момента на включване токът във веригата е максимален и равен на $i_{\max} = E/R$, а след безкрайно дълго време той става равен на нула (фиг. 7.2*а*).



Фиг. 7.2

Напрежението u_C между електродите на кондензатора нараства с времето също по експоненциален закон (фиг. 7.2*а*), като в произволен момент t то се определя с формулата

$$u_C = E\left(1 - e^{-\frac{t}{\tau}}\right). \tag{7.4}$$

В момента на включване $u_C = 0$, а след безкрайно дълго време $u_C = E$.

В практиката се приема, че преходният процес е завършил, когато зарядният ток е намалял до 0,1 от максималната си стойност (или все едно, когато напрежението u_C е получило 0,9 от максималната си стойност). От това следва, че $0,1i_{\max} = 0,1\dfrac{E}{R} = \dfrac{E}{R}e^{-\frac{t_\text{п}}{\tau}}$. След логаритмуване на това уравнение се получава $t_\text{п} = \tau \ln 10$. И понеже $\ln 10 = 2,3$, крайният резултат е

$$t_\text{п} = 2,3\tau. \tag{7.5}$$

Следователно при зареждане на кондензатор през съпротивление преходният процес е завършил след време $2,3\tau$. Например, ако $R = 1$ kΩ и $C = 200$ pF продължителността на преходния процес е $t_п = 2,3\tau\ 2,3RC = 2,3.10^3.200.10^{-12} = 460.10^{-9} = 460$ ns.

Разреждане на кондензатор през съпротивление. Когато кондензатор с капацитет C е зареден до напрежение U, в него е запасена електрическа енергия $W_C = 0,5CU^2$. В този случай (фиг. 7.2*б*) при затваряне на ключа K токът във веригата в произволен момент t се определя с формулата

$$i = \frac{U}{R}e^{-\frac{t}{\tau}}, \tag{7.6}$$

където U е напрежението, до което е бил зареден кондензаторът. В момента на включване токът е максимален $i_{max} = U/R$, след което намалява по експоненциален закон.

Напрежението между електродите на кондензатора в произволен момент t (фиг. 7.2*б*) е

$$u_C = Ue^{-\frac{t}{\tau}}. \tag{7.7}$$

В момента на включване напрежението има максимална стойност U, след което намалява по експоненциален закон. Преходният процес се смята за завършен след време $t_п = 2,3\tau$. Например, ако $R = 1$ MΩ и $C = 10$ μF, кондензаторът (фиг. 7.2*б*) ще се разреди след време $t_п = 2,3\tau = 2,3RC = 2,3.1.10^6.10.10^{-6} = 23$ s. Ако обаче $R = 10$ Ω и $C = 100$ pF, кондензаторът ще се разреди за 2,3 ns.

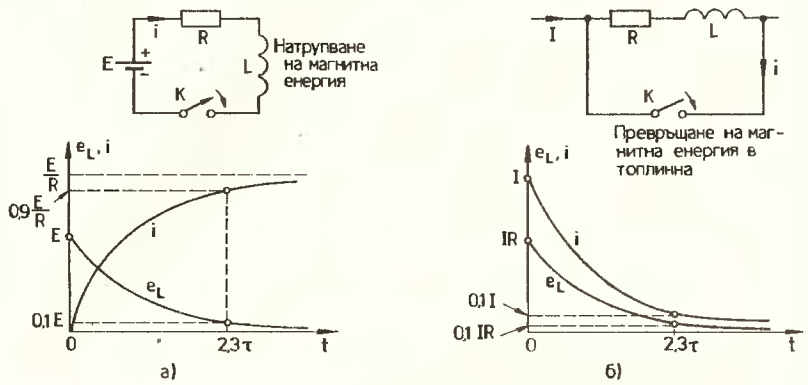
От всичко това става ясно, че преходните процеси трият толкова по-кратко, колкото времеконстантата на веригата е по-малка. А за получаване на малка времеконстанта веригите трябва да съдържат малки съпротивления и малки капацитети. В интегралните схеми това се постига чрез малки размери на транзисторите и къси съединителни процеси между тях, т.е. чрез възможно по-голяма миниатюризация.

7.2.3. ПРЕХОДНИ ПРОЦЕСИ В RL ВЕРИГИ

Както даден кондензатор не може да се зареди мигновено, така и токът през една индуктивност не може моментално да получи максималната си дейност. Следователно и при веригите, съдържащи индуктивност, има преходни процеси, чийто характер се определя от времеконстантата τ, която тук е $\tau = \frac{L}{R}$ и също се измерва в секунди.

На фиг. 7.3*а* е показана верига, съдържаща токоизточник E, съпротивление R и индуктивност L. При затваряне на ключа K

токът във веригата в първия момент е нула, а след това нараства по експоненциален закон. Едновременно с това в първия момент самоиндуцираното в бобината е.д.н. e_L е максимално, а след това намалява по експоненциален закон.



Фиг. 7.3

На фиг. 7.3*б* през индуктивността L протича някакъв ток I, при което в нея е запасена магнитна енергия $W_L = 0,5LI^2$. При затваряне на ключа K тази енергия се проявява като самоиндуцирано е.д.н., т.е. индуктивността става "токоизточник", като поражда във веригата ток i. Както самоиндуцираното е.д.н. e_L, така и токът i намаляват по експоненциален закон и това е показано на същата фигура.

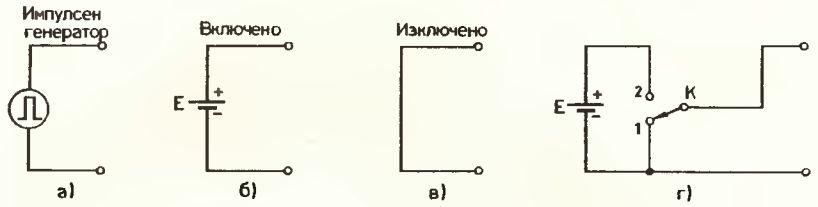
Както в единия, така и в другия случай (фиг. 7.3) във веригите протичат преходни процеси, които може да се приеме, че имат времетраене $2,3\tau$.

В интегралните схеми бобини се използват извънредно рядко. Обаче при високи честоти (респ. голямо бързодействие) започват да оказват влияние *разпределените индуктивности* на съединителните и монтажните проводници. Тези паразитни индуктивности могат да бъдат намалени до минимум чрез къси съединителни и монтажни проводници.

7.2.4. ДЕЙСТВИЕ НА ИМПУЛСНО НАПРЕЖЕНИЕ ВЪРХУ RC ВЕРИГИ

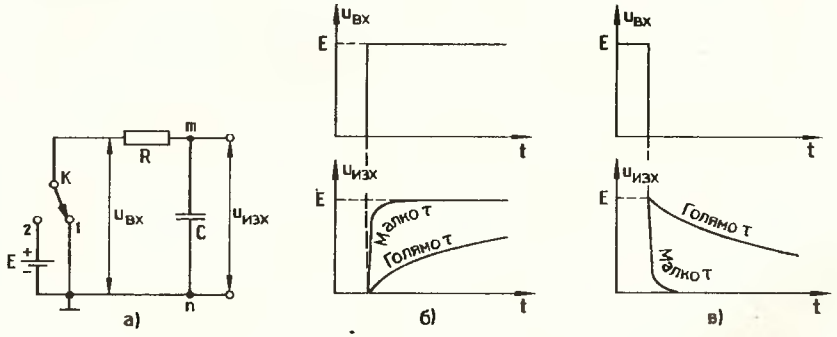
Импулсен генератор. В импулсната техника много често се използват генератори на импулси. На фиг. 7.4*а* условно е показан генератор на правоъгълни положителни импулси. За простота се приема, че неговото вътрешно съпротивление е нула. Когато ге-

нераторът работи, напрежението в двата му края има големина E (фиг. 7.4*б*), а *по време на паузите генераторът е даден "накъсо"* (фиг. 7.4*в*. **Запомнете това.**). Следователно импулсният генератор е равностоен на токоизточник и ключ, който се превключва с определена скорост от положение *1* в положение *2* и обратно (фиг. 7.4*г*).



Фиг. 7.4

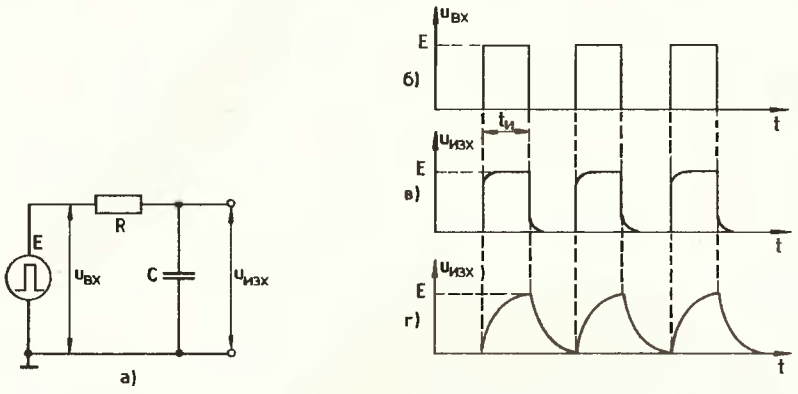
Действие на импулсно напрежение върху *RC* верига с капацитивен изход. Този случай е показан на фиг. 7.5*а*. При поставяне на ключа от положение *1* в положение *2* напрежението $u_{вх}$ на входа на RC веригата нараства със скок от 0 до E. В този момент кондензаторът започва да се зарежда, като формата на изходното напрежение твърде силно зависи от времеконстантата $\tau = RC$ на веригата (фиг. 7.5*б*). При малка времеконстанта предният фронт на изходния импулс е кратък, а при голяма времеконстанта той е продължителен.



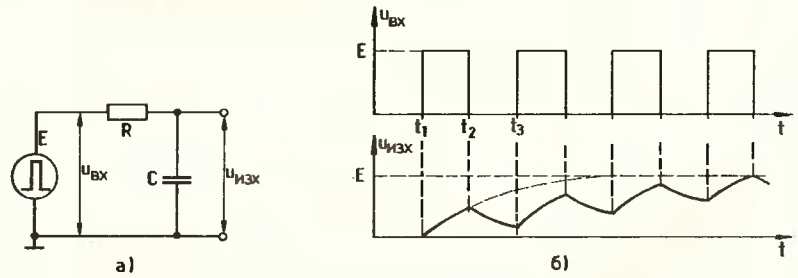
Фиг. 7.5

При поставяне на ключа от положение *2* в положение *1* входното напрежение намалява със скок от E до 0, като кондензаторът започва да се разрежда през R. Формата на изходното напрежение и тук силно зависи от времеконстантата на веригата (фиг. 7.5*в*). При малка времеконстанта задният фронт на изходния импулс е стръмен, а при голяма времеконстанта — полегат.

Когато ключът е в положение *2*, токът в RC веригата тече по посока на часовниковата стрелка (зареждане на C), а когато се постави в положение *1* — той тече в посока, обратна на часовниковата стрелка (разреждане на C). И в двата случая обаче точката m е винаги по-положителна от точката n, поради което изходното напрежение не сменя полярността си.



Фиг. 7.6

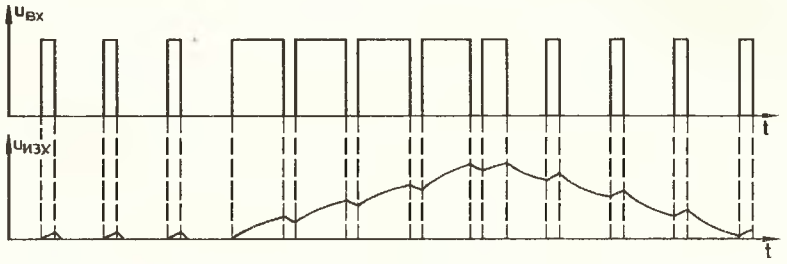


Фиг. 7.7

На фиг. 7.6*а* на входа на схемата е включен импулсен генератор, който произвежда показаните на 7.6*б* правоъгълни импулси. Тук характерът на изходното напрежение силно зависи от *съотношението* между времетраенето $t_и$ на импулса и времеконстантата τ на веригата. Когато честотата на генератора е такава, че $t_и > \tau$, изходните импулси съответствуват на входните, като са слабо деформирани (фиг. 7.6*в*). Ако обаче честотата на генератора се увеличи така, че $t_и \approx \tau$, тогава изходните импулси стават трионообразни, като амплитудата им е равна на E (фиг. 7.6*г*).

Ако честотата на генератора продължава да се увеличава, така че $t_и \ll \tau$, изходното напрежение може съвсем да не прилича на входното. Такъв случай е показан на фиг. 7.7*а*, *б*, който в литературата е известен като *интегрираща верига*. Особеното тук е, че поради относително голямата времеконстанта, кондензаторът C по време на паузата $t_2 - t_3$ не успява да се разреди напълно и в момента t_3 той започва да се зарежда не от нула, а от някакво определено ниво. Това се повтаря при всеки нов импулс, поради което изходното напрежение има формата на нарастващ трион.

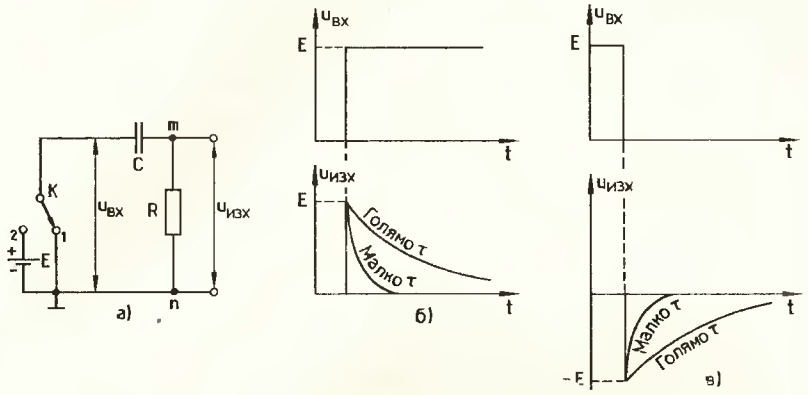
Разгледаната особеност се проявява особено силно, ако входното напрежение представлява импулси с еднаква амплитуда и различна продължителност и това е показано на фиг. 7.8. Ефектът е такъв, че продължителността на импулсите се превръща в *амплитудно* увеличение на напрежението, т.е. изходното напрежение е почти пропорционално на интеграла (площта) на входното напрежение. Това намира приложение например в телевизорите за отделяне на кадровите импулси от комплектния телевизионен сигнал.



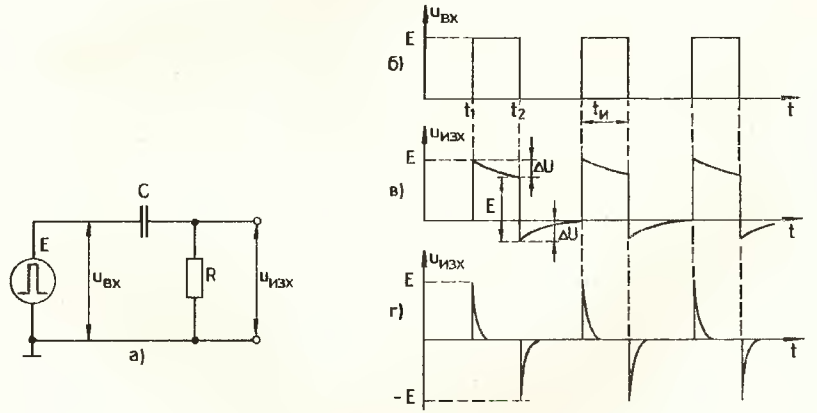
Фиг. 7.8

Действие на импулсно напрежение върху *RC* верига с активен изход. Този случай е показан на фиг. 7.9*а*. При поставяне на ключа в положение *2* в първия момент кондензаторът представлява "късо съединение", т.е. цялото входно напрежение със скок се подава на изхода. В следващия момент кондензаторът започва да се зарежда, като u_C е *противопосочно* на E. В резултат на това изходното напрежение започва да намалява (понеже $u_{изх} = E - u_C$). При малка времеконстанта изходното напрежение бързо намалява, а при голяма времеконстанта намалението е бавно (фиг. 7.9*б*). По време на зареждането на кондензатора точката m е по-положителна от точката n, т.е. изходното напрежение е положително.

При връщане на ключа от положение *2* в положение *1* входното напрежение намалява със скок от E до 0, като кондензаторът започва да се разрежда през R. В първия момент цялото напрежение на кондензатора $u_{C\,max} = E$ действува върху R, като този път точката n е по-положителна спрямо точката m, т.е. изходното напрежение е отрицателно (фиг. 7.9*в*). При малка времеконстанта кондензаторът се разрежда бързо, а при голяма времеконстанта — бавно.



Фиг. 7.9



Фиг. 7.10

На фиг. 7.10*а* на входа на схемата е включен импулсен генератор, който произвежда показаните на фиг. 7.10*б* правоъгълни импулси. И тук характерът на изходното напрежение силно зависи от съотношението между времетраенето $t_и$ на импулса и времеконстантата τ на веригата. При относително голяма времеконстанта ($t_и \ll \tau$) изходните импулси се различават от входните, като в

платото им има спад ΔU, а в края на импулса има отрицателен отскок с големина също ΔU (фиг. 7.10*в*). Обръщаме внимание, че ΔU е всъщност максималното напрежение, до което е успял да се зареди кондензаторът. Колкото времеконстантата на веригата е по-голяма, толкова отскоците ΔU ще са по-малки и формата на изходните импулси ще е по-близка до тази на входните.

Ако обаче времеконстантата на веригата е малка ($t_и \gg \tau$), кондензаторът успява да се зареди до ниво E, за време по-малко от продължителността на импулса. Следователно зарядният ток протича за съвсем кратко време, поради което изходното напрежение има формата на положителен краткотраен островърх импулс. В следващия момент t_2 входното напрежение е нула и кондензаторът започва да се разрежда през генератора (при липса на импулс неговото съпротивление е нула) и през съпротивлението R, като изходното напрежение е отрицателно и има формата на отрицателен краткотраен островърх импулс (фиг. 7.10*г*).

Подобни вериги с относително малка времеконстанта се наричат *диференциращи*, тъй като изходното напрежение е почти равно на диференциала на входното. Диференциращите вериги често се използват за формиране на краткотрайни островърхи импулси, чрез които става "пускането" и "спирането" на някои импулсни схеми.

7.25. РАБОТА НА ТРАНЗИСТОРА В КЛЮЧОВ РЕЖИМ

В импулсната техника понятието *ключ* означава устройство, което може да се намира в две състояния: включено и изключено, като преминаването от едното състояние в другото става със скок. Главната особеност на ключовете е, че с тях могат да се формират електрически импулси.

На фиг. 7.11*а* е показан механичен ключ, последователно свързан с резистора R, като във включено състояние $u_{изх} = 0$, а в изключено $u_{изх} = E$. Чрез подходящо включване и изключване на ключа в изхода могат да се формират различни импулси.

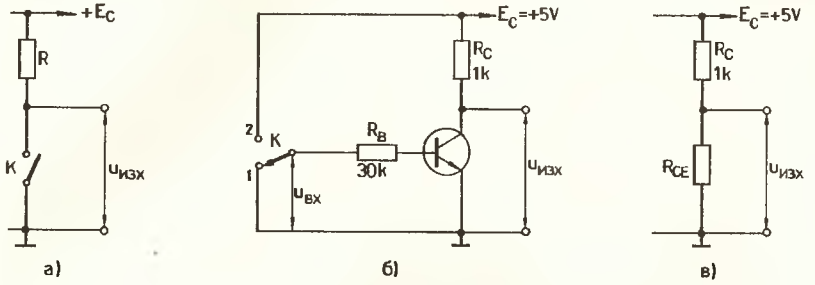
В импулсната и цифровата техника се използват най-вече транзисторни (електронни) ключове. Те имат редица предимства, най-важните от които са следните:

1. Голямо бързодействие, достигащо до 100 милиона превключвания в секунда.

2. Самото превключване се извършва не с механическа сила, а посредством електрически импулси. Това създава условия за премахване на всякакви механични контакти и пълна автоматизация на процесите.

3. Транзисторните ключове са усилвателни елементи, поради което сигналът, получен в изхода на даден ключ, може да се подаде към входовете на десетки други ключове, а това е много важно за техническата реализация на импулсните устройства.

4. Транзисторните ключове имат сравнително проста конструкция, нищожни размери, ниска цена, малка консумация и се захранват с ниски напрежения (напр. 1–5 V). Като се използва интегралната технология, те могат да се изработват десетки хиляди в един кристал, което води до компактност и безотказност.



Фиг. 7.11

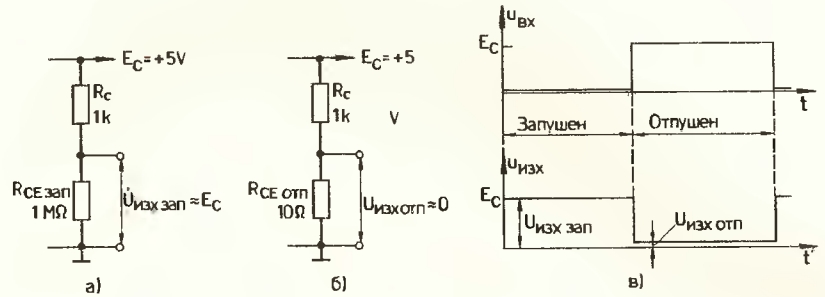
Използването на ключ за формиране на електрически импулси, а също така и изброените предимства на транзисторните ключове са фундаментът, на който лежи съвременната импулсна и цифрова техника.

Транзисторен ключ. На фиг. 7.11*б* е показана конкретна схема на транзисторен ключ. Резисторът R_C е товарен, а резисторът R_B служи за получаване на *необходимия* базов ток. (За нагледност във входа е използван механичен ключ, докато в реалните схеми входните сигнали се получават от други транзисторни ключове.) При тази схема товарният резистор R_C и *вътрешното* съпротивление R_{CE} между колектора и емитера на транзистора образуват делител (фиг. 7.11*в*). Стойността на R_{CE} зависи от състоянието на транзистора (запушен, отпушен), т.е. може да се изменя в широки граници.

Когато ключът K е в положение *1* (фиг. 7.11*б*), в управляващия преход не действува напрежение и транзисторът е запушен. (В този случай колекторният ток при силициеви транзистори е 10–50 nA.) Поради това съпротивлението колектор-емитер е много голямо — напр. $R_{CEзап} = 1$ MΩ, в резултат на което $u_{изх,зап} \approx E_C$ (фиг. 7.12*а*).

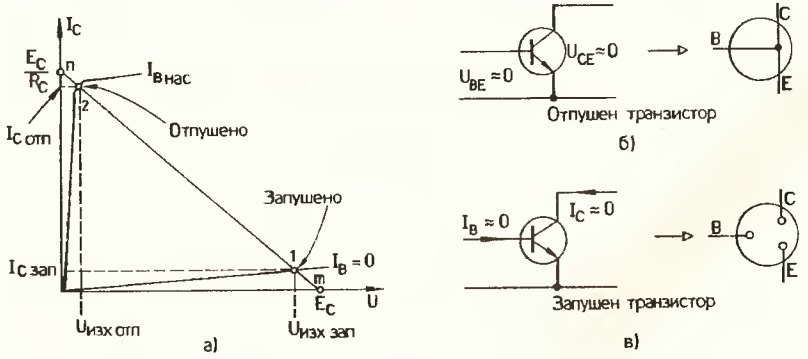
Когато ключът K се премести от положение *1* в положение *2* (фиг. 7.11*б*), в управляващия преход протича такъв базов ток, който отпушва транзистора. (Необходимият базов ток се получава чрез подбор на R_B.) Съпротивлението колектор-емитер на отпушения транзистор е малко — напр. $R_{CEотп} = 10$–50 Ω, поради което $u_{изх,отп} \approx 0$ (фиг. 7.12*б*).

Тук обръщаме специално внимание върху факта, че когато входният сигнал има ниско ниво, транзисторът е запушен и изходният сигнал има високо ниво (фиг. 7.12*в*); когато входният сигнал има високо ниво, транзисторът е отпушен и нивото на изходния сигнал е ниско. Тъй като изходното ниво е винаги противоположно на входното, тази схема (фиг. 7.11*б*) се нарича още *инвертор* (обръщач) и представлява основен градивен елемент в редица импулсни схеми.



Фиг. 7.12

Разгледаният транзисторен ключ ще има добри свойства, ако в запушено състояние изходното напрежение е възможно по-близко до E_C, а в отпушено състояние изходното напрежение е възможно по-близко до нула. Това може да се изследва количествено, ако в полето на изходните характеристики се построи товарната права (фиг. 7.13*а*). Тя минава през точките $m(E_C, 0)$ и $n\left(0, \dfrac{E_C}{R_C}\right)$, т.е. нейното положение се определя от захранващото напрежение и товарния резистор.



Фиг. 7.13

Запушено състояние на транзистора (режим отсечка). Когато ключът K е в положение *1* (фиг. 7.11*б*), може да се приеме, че $I_B \approx 0$, т.е. работната точка се намира в положение *1* (фиг. 7.13*а*). В този случай колекторният ток на транзистора има твърде малка стойност $I_{C\text{зап}}$, а изходното напрежение $U_{\text{изх,зап}}$ е близко до E_C. Ако е необходимо транзисторът да се запуши в още по-голяма степен, към управляващия преход се подава (от отделен токоизточник) напрежение с обратна полярност и големина 1–2 V. Тогава точка *1* се доближава съвсем близко до точка m, като токът $I_{C\text{зап}}$ клони към обратния ток I_{CBO} на транзистора.

Отпушено състояние на транзистора (режим на насищане). Когато ключът K е в положение *2* (фиг. 7.11*б*), транзисторът ще се отпуши достатъчно само ако базовият му ток има големина $I_{B\text{нас}}$ (фиг. 7.13*а*). В този случай работната точка се намира в положение *2*, като може да се напише $I_{C\text{отп}} \approx E_C/R_C$ и $U_{\text{изх,отп}} \approx U_{CE\text{sat}}$. (В съвременните импулсни транзистори $U_{CE\text{sat}} \approx 0{,}05$–$0{,}1$ V.) Като се вземе под внимание, че между транзисторите от един и същи тип съществуват производствени разлики, *сигурно отпушване* ще се получи само ако е изпълнено условието

$$I_B > I_{B\text{sat}} = \frac{E_C}{\beta R_C}. \tag{7.8}$$

Например, ако $E_C = 6$ V, $\beta = 50$ и $R_C = 1$ kΩ, получава се $I_{B\text{sat}} = 0{,}12$ mA, като за сигурно отпушване в случая е необходимо $I_B = 0{,}2$–$0{,}3$ mA.

Символично представяне на транзистора в ключов режим. Когато се разучава дадена импулсна схема, явленията се разбират по-лесно, ако транзисторът се идеализира. Например, когато транзисторът е отпушен, входното напрежение при силициеви транзистори е $U_{BE} = 0{,}7$–$0{,}8$ V, а колекторното напрежение е $U_{CE} = 0{,}05$–$0{,}1$ V. Спрямо захранващото напрежение $E_C = 5$–15 V тези стойности са малки, т.е. може да се приеме, че $U_{BE} \approx 0$ и $U_{CE} \approx 0$. Като се вземе под внимание и фактът, че в този случай I_B и I_C са значителни, може да се направи допускането, че *при отпушен транзистор трите му електрода са свързани накъсо* (фиг. 7.13*б*).

Когато транзисторът е запушен, както базовият, така и колекторният ток са пренебрежимо малки (при силициеви транзистори те са от порядъка на десетки nA). Това дава основание да се приеме, че *при запушен транзистор трите му електрода са разединени* (фиг. 7.13*в*).

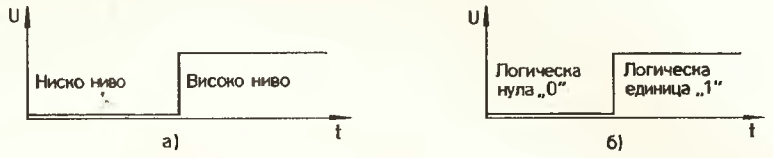
Символичното представяне на двете състояния на транзисторите (отпушено, запушено), показано на фиг. 7.13*б*, *в*, често ще бъде използвано по-нататък при обяснение действието на различни импулсни и цифрови схеми.

ЛИЧНА БИБЛИОТЕКА

7.3. ОСНОВНИ ЛОГИЧЕСКИ СХЕМИ

Главната особеност на почти всички аналогови (линейни) електронни схеми е, че те имат един вход, на който се подава относително слаб сигнал, и един изход, където в товара се получава усиленият сигнал. Следователно тук основното изискване е усилване на сигнала по мощност при запазване на неговата форма.

При логическите (цифровите) интегрални схеми входовете са обикновено няколко, а изходът е един. Тук се работи с цифрови сигнали, които могат да имат само две нива — ниско и високо (фиг. 7.14*а*). Ниското ниво се нарича *логическа нула* (0), а ви-



Фиг. 7.14

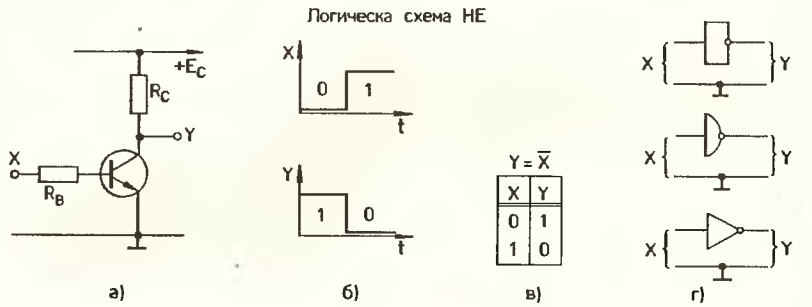
сокото — *логическа единица* (1) (фиг. 7.14*б*). Тези сигнали имат една и съща амплитуда както на входовете, така и на изхода, т.е. тук нямаме усилване по напрежение. Но тъй като транзисторите са усилватели на мощност, към изхода на дадена логическа схема могат да се свържат входовете на десетки други схеми и това е принципна особеност на цифровата схемотехника. Основното изискване при логическите схеми е при дадено съчетание на входните сигнали на изхода да се получи сигнал с точно определено ниво (ниско или високо). Следователно входните сигнали, като преминат през логическата схема, трябва да се преобразуват така, че изходният сигнал да съответствува на определен *логически закон*. (Оттук е дошло и названието логически схеми.)

Още в 1854 г. английският математик Джордж Бул разработи основите на логическата алгебра (Булева алгебра), която отначало била използвана за изследване на човешкото мислене. Покъсно тази алгебра стана основа на електронноизчислителната техника. Причината за това е, че в Булевата алгебра аргументите и функциите могат да имат само две значения, а това много добре се реализира на практика чрез двете състояния на транзистора (отпушено-запушено, или ниско ниво-високо ниво). Тук се крие и причината за използване на *двоичната бройна система*, която позволява лесно *кодиране на информацията* и обработването ѝ с големи скорости.

По своята структура различните цифрови устройства (напр. тригери, броячи, суматори, регистри, шифратори, дешифратори, памети, микропроцесори и др.) са изградени от голям брой *еднотипни схеми* (**запомнете това**), свързани помежду си по определен начин. Независимо от голямото многообразие обаче всички сложни схеми могат да бъдат изградени като комбинация от следните три основни логически схеми: НЕ, И и ИЛИ.

7.3.1. ЛОГИЧЕСКА СХЕМА НЕ (NOT)

Тази схема има един вход и един изход. Тя най-лесно може да се реализира с обикновен инвертор с биполярен транзистор (фиг. 7.15*а*). Инверторът може да се реализира и с MOS транзистор. Основното свойство на логическата схема НЕ е това, че изходното ниво е винаги противоположно на входното. Затова се казва, че с тази схема се извършва операция *отрицание*.



Фиг. 7.15

Прието е с X да се означава входният сигнал (аргументът), а с Y — изходният (функцията). Логическото отрицание се означава с черта, поставена над аргумента:

$$Y = \overline{X} \tag{7.9}$$

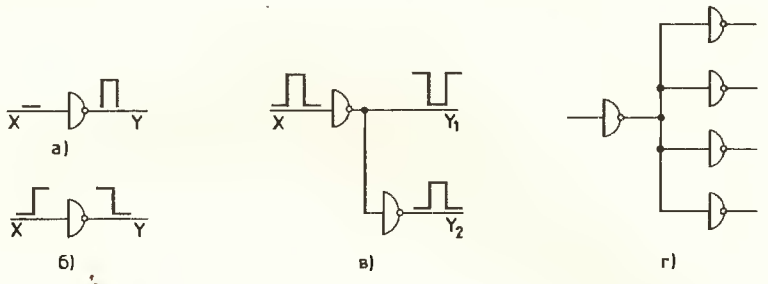
и се чете "Y не X". Смисълът на това е, че ако входният сигнал е 1, изходният е 0 и обратно (фиг. 7.15*б*).

Логическото съответствие между входния и изходния сигнал може да се онагледи чрез т. нар. *таблица за истинност* (фиг. 7.15*в*). Например за първия вариант от таблицата може да се напише $Y = \overline{X} = \overline{0} = 1$, а при втория $Y = \overline{X} = \overline{1} = 0$. Поставянето на черта означава обръщане (инвертиране) на нивото — например $\overline{1} = 0$ и $\overline{0} = 1$.

На фиг. 7.15*г* са показани блоковите означения на логическата схема НЕ (на изхода има малко кръгче). Входното и изходното напрежение се измерват *спрямо нулевия проводник* (шаси). Много

често нулевият проводник (а също и захранването) не се изобразява, а се подразбира. **Това е важна особеност при чертане на логически схеми и трябва да се запомни!**

Като пример на фиг. 7.16*а, б* е показано как логическата схема НЕ инвертира (обръща) електрическите нива.



Фиг. 7.16

На фиг. 7.16*в* е показано свързване на две схеми НЕ, при което от един входен сигнал X се получават два изходни сигнала: Y_1 и Y_2.

Напомняме, че електрическата мощност, която се получава в изхода на дадена логическа схема, е много по-голяма от мощността, която се подава на входа. Това се дължи на усилвателните качества на транзистора, използван като ключ. Благодарение на тази особеност към изхода на дадена схема могат да се свързват входовете на няколко (напр. 10–30) други схеми (фиг. 7.16*г*). Именно това осигурява възможността чрез различни комбинации да се реализира всяка предварително зададена функция.

7.3.2. ЛОГИЧЕСКА СХЕМА И (AND)

Тази схема има един изход и най-малко два входа (в практиката те достигат до 8 и повече). Тя може да се реализира с два или повече последователно свързани транзистори, работещи в ключов режим. На фиг. 7.17*а* е показана логическа схема И, реализирана с биполярни транзистори. (Подобна схема може да се реализира и с MOS транзистори.) Транзисторите са включени като емитерни повторители, т.е. изходният сигнал "повтаря" входния.

Основното свойство на схемата И се състои в това, че на изхода се получава високо ниво само тогава, когато и на двата входа (респ. на всичките входове) се подаде високо ниво, т.е. когато и двата транзистора са отпушени. Схемата се нарича още схема на *съвпадение* или *логическо произведение* — вж. по-надолу. При всички останали комбинации на напреженията на входовете поне

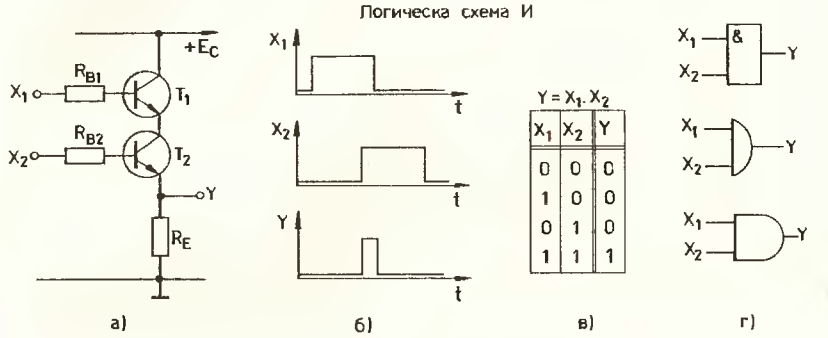
един от транзисторите ще бъде запушен и изходното ниво ще е ниско (фиг. 7.17*б*).

Логическото произведение при n входа се означава по следния начин:

$$Y = X_1.X_2 \ldots X_n. \tag{7.10}$$

При два входа $Y = X_1.X_2$, при три входа $Y = X_1.X_2.X_3$ и т.н.

Като се има предвид, че X_1 и X_2 могат да имат стойности само 0 и 1, при два входа възможните варианти са четири и те са дадени в таблицата за истинност на фиг. 7.17*в*. Например при първия вариант $Y = X_1.X_2 = 0.0 = 0$, при втория $Y = X_1.X_2 = 1.0 = 0$ и т.н.



Фиг. 7.17

На фиг. 7.17*г* са показани блоковите означения на логическата схема И при два входа, като нулевият проводник не е изобразен, а се подразбира. Напомняме, че входовете могат да бъдат 8 и повече, а изходът — само един.

7.3.3. ЛОГИЧЕСКА СХЕМА ИЛИ (OR)

Тази схема също има един изход и най-малко два входа (в практиката достигат до 8 и повече). Тя може да се реализира с два или повече транзистори, свързани паралелно и работещи в ключов режим. На фиг. 7.18*а* е показана двувходова логическа схема ИЛИ с биполярни транзистори, като те са включени като емитерни повторители. (Подобна схема може да се реализира и с MOS транзистори.)

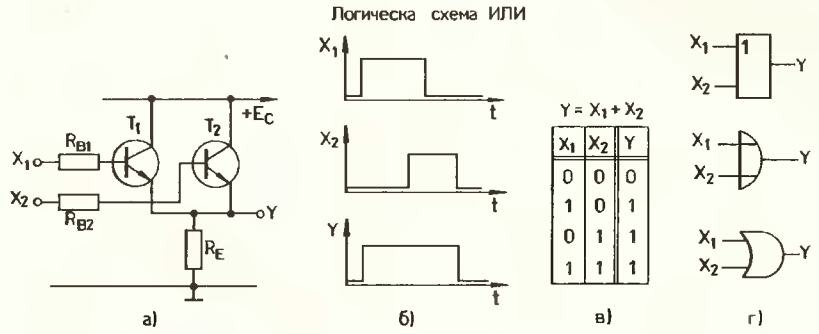
Основното свойство на схемата ИЛИ е това, че на изхода се получава високо ниво, когато нивото или на единия, или на другия вход е високо (оттук названието ИЛИ), т.е. когато поне един от транзисторите е отпушен. Тя се нарича още схема за *логическо*

събиране. Следователно изходното ниво ще бъде ниско, когато и двата транзистора са запушени, а при всички останали комбинации то ще бъде високо (фиг. 7.18*б*).

Логическото събиране при n входа се означава по следния начин:

$$Y = X_1 + X_2 + \cdots + X_n. \tag{7.11}$$

При два входа $Y = X_1 + X_2$. В този случай възможните варианти са също четири и са дадени в таблицата за истинност на фиг. 7.18*в*. Например при първия вариант от таблицата $Y = X_1 + X_2 = 0 + 0 = 0$, при втория $Y = X_1 + X_2 = 1 + 0 = 1$, при четвъртия $Y = X_1 + X_2 = 1 + 1 = 1$. Напомняме, че при всички логически схеми X и Y могат да имат стойност само 0 и 1, т.е. $1+1$ не може да бъде 2, тъй като при отпушване на двата транзистора (фиг. 7.18*а*) нивото в изхода е 1. Именно затова събирането се нарича *логическо, а не аритметическо*, като събираемите се подават на входовете, а резултатът се получава на изхода.



X_1	X_2	Y
0	0	0
1	0	1
0	1	1
1	1	1

Фиг. 7.18

На фиг. 7.18*г* са показани блоковите означения на логическата схема ИЛИ при два входа. (В практиката входовете могат да бъдат 8 и повече.) Както вече знаем, нулевият проводник и захранването не се изобразяват, а се подразбират.

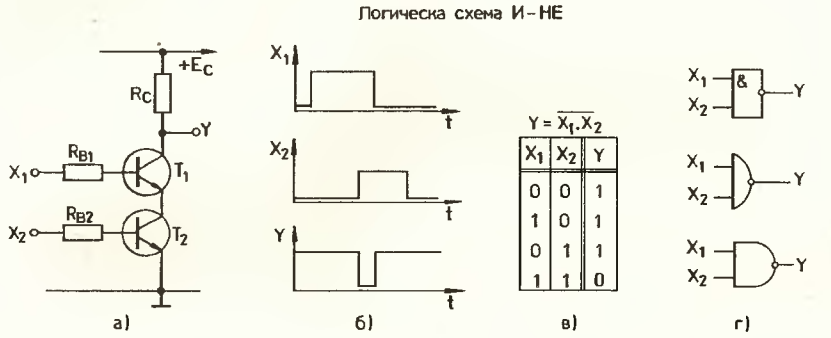
7.4. КОМБИНИРАНИ ЛОГИЧЕСКИ СХЕМИ

Вече знаем, че при подходящо свързване на трите основни схеми НЕ, И и ИЛИ могат да се получат най-различни логически схеми. За практиката обаче са особено важни комбинираните логически схеми И-НЕ и ИЛИ-НЕ.

7.4.1. КОМБИНИРАНА ЛОГИЧЕСКА СХЕМА И-НЕ (NAND)

Както ще се убедим по-нататък, комбинираната логическа схема И-НЕ особено често се използва в практиката. Тя има универсални свойства, тъй като с няколко схеми И-НЕ могат лесно да се реализират както схемите НЕ, И и ИЛИ, така и редица други схеми.

Комбинираната схема И-НЕ има един изход и най-малко два входа (в практиката те достигат до 8 и повече). Нейното основно свойство се състои в това, че на изхода се получава ниско ниво само тогава, когато и на двата входа се подава сигнал с високо ниво, т.е. когато и двата транзистора са отпушени (фиг. 7.19*а*). При всички останали комбинации поне един от транзисторите ще бъде запушен и изходното ниво ще бъде високо (фиг. 7.19*б*).



X_1	X_2	Y
0	0	1
1	0	1
0	1	1
1	1	0

Фиг. 7.19

Когато схемата И-НЕ има n входа, нейното основно свойство се представя с функцията

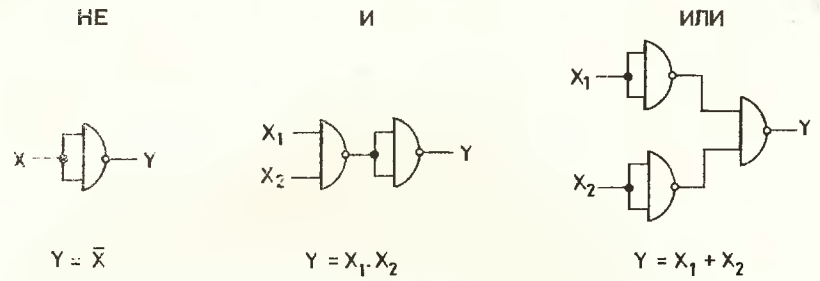
$$Y = \overline{X_1.X_2 \ldots X_n}. \tag{7.12}$$

При два входа може да се напише $Y = \overline{X_1.X_2}$. Въз основа на фиг. 7.19*в* е дадена таблицата за истинност. Например при първия вариант от таблицата $Y = \overline{X_1.X_2} = \overline{0.0} = \overline{0} = 1$, при втория $Y = \overline{X_1.X_2} = \overline{1.0} = \overline{0} = 1$ и т.н.

На фиг. 7.19*г* са показани блоковите означения на двувходова схема И-НЕ. Тук обръщаме специално внимание върху *кръгчето в изхода*, което изразява инвертиращите ѝ свойства. Напомняме, че в практиката входовете може да бъдат 8 и повече. Освен това нулевият проводник и захранването не се изобразяват, а се подразбират.

За да се илюстрират универсалните свойства на схемата И-НЕ, на фиг. 7.20 е показано как от нея могат да се получат схемите НЕ,

И и ИЛИ. В първия случай всички входове на схемата И-НЕ са свързани заедно и тя работи като инвертор. Във втория случай са използвани две последователно свързани схеми И-НЕ, втората

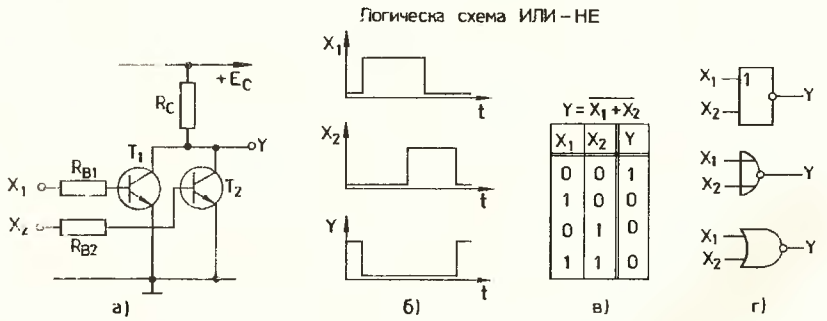


Фиг. 7.20

от която работи като инвертор. В третия случай са използвани три схеми И-НЕ, първите две от които работят като инвертори.

7.4.2. КОМБИНИРАНА ЛОГИЧЕСКА СХЕМА ИЛИ-НЕ (NOR)

Тази схема също така има един изход и поне два входа (в практиката те достигат до 8 и повече). На фиг. 7.21*а* е показана двувходова схема ИЛИ-НЕ. Тя прилича на схемата ИЛИ, но тук резисторът е включен в колекторите. По такъв начин транзисторите работят по схема ОЕ и инвертират сигнала.



Фиг. 7.21

Основното свойство на схемата ИЛИ-НЕ се състои в това, че на изхода се получава високо ниво само тогава, когато и на двата входа се подаде сигнал с ниско ниво, т.е. когато и двата транзистора са запушени (фиг. 7.21*б*). При всички останали комбинации

поне един от транзисторите е отпушен и изходното ниво ще бъде ниско.

Когато схемата ИЛИ-НЕ има n входа, нейното действие се представя с функцията

$$Y = \overline{X_1 + X_2 + \cdots + X_n}. \qquad (7.13)$$

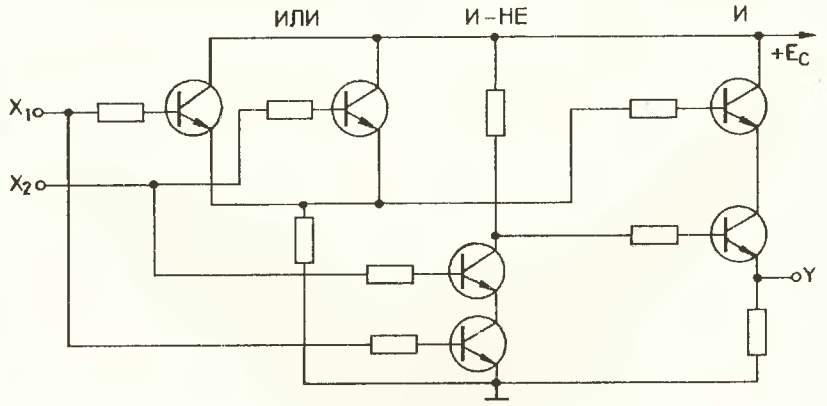
При два входа $Y = \overline{X_1 + X_2}$. Въз основа на това на фиг. 7.21*в* е дадена таблица за истинност. Вижда се, че при първия вариант от таблицата $Y = \overline{X_1 + X_2} = \overline{0+0} = \bar{0} = 1$, при втория $Y = \overline{X_1 + X_2} = \overline{1+0} = \bar{1} = 0$ и т.н.

На фиг. 7.21*г* са показани използваните блокови означения на двувходова схема ИЛИ-НЕ, като и тук кръгчето в изхода изразява инвертиращите ѝ свойства. Напомняме, че в практиката входовете могат да бъдат 8 и повече. Освен това нулевият проводник и захранването не се изобразяват, а се подразбират.

Логическата схема ИЛИ-НЕ също има универсални свойства, т.е. с нея също могат да се реализират схемите НЕ, И и ИЛИ, а също и редица други по-сложни схеми.

7.4.3. ЛОГИЧЕСКА СХЕМА ИЗКЛЮЧВАЩО ИЛИ (XOR)

Тази схема се нарича още схема за сравнение на логически сигнали (схема за *неравнозначност*). Тя може да има няколко входа и един изход. На фиг. 7.22 е показан един от възможните начи-



Фиг. 7.22

ни за реализиране на двувходова схема, като са използвани шест биполярни транзистора и девет резистора.

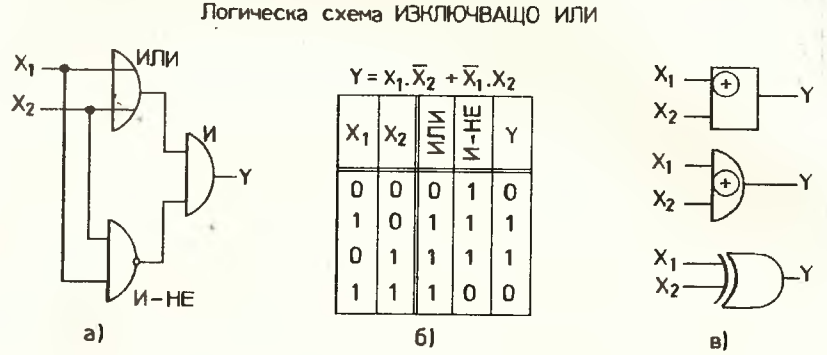
Основното свойство на схемата ИЗКЛЮЧВАЩО ИЛИ се състои в това, че когато входните сигнали са **еднакви**, изходният

сигнал има ниско ниво, а когато входните сигнали са **различни**, изходният сигнал има високо ниво. При два входа X_1 и X_2 изходният сигнал Y може да се представи с функцията

$$Y = X_1\overline{X}_2 + \overline{X}_1X_2. \qquad (7.14)$$

В литературата това равенство се записва и така: $Y = X_1 \oplus X_2$, като символът $\oplus$ се нарича *знак за неравнозначност*.

Ако внимателно разгледаме схемата на фиг. 7.22, ще видим, че тя всъщност е изградена от трите основни логически схеми ИЛИ, И-НЕ и И. Това е показано на фиг. 7.23*а*. Като са използвани нашите знания за тези схеми, на фиг. 7.23*б* е съставена таблицата



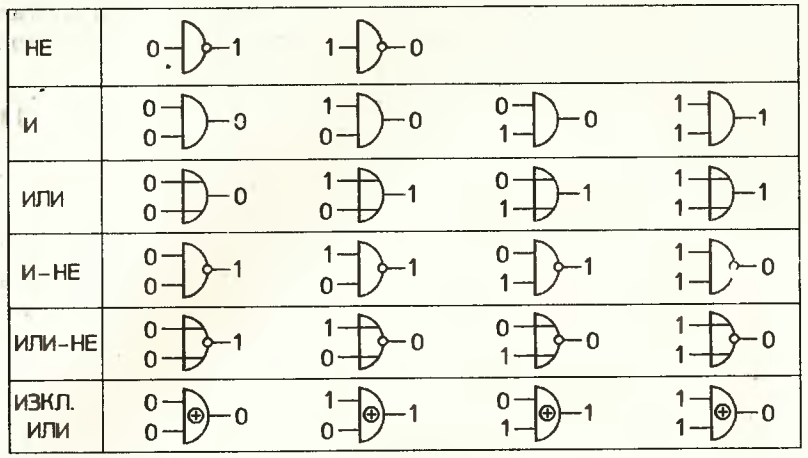
Фиг. 7.23

за истинност на логическата схема ИЗКЛЮЧВАЩО ИЛИ. За улеснение на читателя там са показани и междинните изходи на схемите ИЛИ и И-НЕ.

На фиг. 7.23*в* е дадено блоковото означение на схемата ИЗКЛЮЧВАЩО ИЛИ.

7.5. АНАЛИЗ И СИНТЕЗ НА ЛОГИЧЕСКИ СХЕМИ

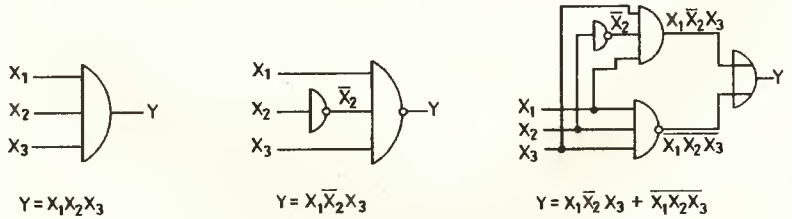
Свойствата на по-сложните цифрови устройства могат да се разберат, само ако добре са *усвоени* свойствата на елементарните схеми, от които те са изградени. **Това не става с едно прочитане!** За тези, които искрено желаят да усвоят цифровата техника (а не само "да вземат" изпита), на фиг. 7.24 е показана таблица на основните логически схеми, които трябва да се усвоят перфектно. Това става с неколкократно задълбочено четене и неколкократно чертане на бял лист за проверка на придобитите знания. При това става дума не само за двувходови, но и за многовходови цифрови схеми.



Фиг. 7.24

Анализ на логическите схеми. Определянето на изходния сигнал на дадена логическа схема, при предварително зададена комбинация на входните сигнали, се нарича *анализ на логическите схеми*. Съществува цял раздел на цифровата техника, който изучава тези проблеми. Самият анализ обикновено завършва с написване на формулата, която характеризира свойствата на дадената схема.

Като пример на фиг. 7.25 са дадени три различни логически схеми заедно със законите (формулите), изразяващи техните свойства. За улеснение на читателите с по-малък опит, при втората и



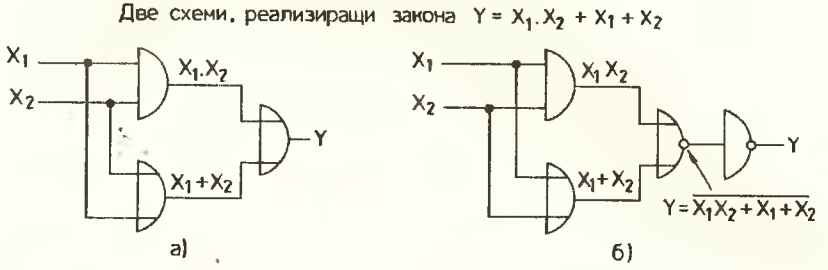
Фиг. 7.25

третата схема са нанесени и междинните резултати на сигналите. *Моля, ползвайте този похват при анализ на цифровите схеми, като помните, че стойностите както на входовете, така и на изхода могат да бъдат или* "1", *или* "0" *и нищо друго*!

Синтез на логическите схеми. Построяването на цифрова схема, чийто изход да реагира по определен начин на входните сиг-

нали, се нарича *синтез на логически схеми*. И тук съществува цял раздел от цифровата техника, който изучава тези проблеми. При това синтезът е, общо взето, по-труден от анализа. Самият синтез обикновено завършва с построяването на блоковата схема на желаното устройство.

Например, ако желаната цифрова схема трябва да се опише със закона $Y = X_1X_2 + (X_1 + X_2)$ (тук скобите не са задължителни и са използвани само за нагледност), един от възможните варианти на такава схема е показан на фиг. 7.26*а*. Същият резултат обаче може да се получи и чрез схемата, начертана на фиг. 7.26*б*.



Фиг. 7.26

От това следва, че дадена логическа функция (респ. формула) може да бъде реализирана по различни начини (**запомнете това!**). Обаче най-предпочитана и всъщност най-вярна е тази блокова схема, съдържаща най-малко елементи. Решаването на подобни проблеми се нарича *минимизиране* на логически функции и също представлява дял от цифровата техника. Важността на минимизацията при проектиране на интегралните схеми, съдържащи стотици и хиляди елементи, е очевидна.

Забележка. Преди да преминем към цифровите интегрални схеми, нека да отбележим следното. Бързото (главоломното) развитие на цифровата техника доведе до това, че част от авторите на книги и учебници започнаха да използват термини и означения както от Булевата алгебра, така и буквален превод от руски и английски езици. Затова читателят може да срещне и следните термини и означения:

НЕ → инверсия, черта над променливата
И → конюнкция, логическо умножение, знак $\wedge$
ИЛИ → дизюнкция, логическо събиране, знак $\vee$
И-НЕ → отрицание на конюнкцията, щрих на Шефер
ИЛИ-НЕ → отрицание на дизюнкцията, стрелка на Пирс
ИЗКЛ.ИЛИ → сума по модул 2

7.6. ОБЩИ СВЕДЕНИЯ ЗА ЦИФРОВИТЕ ИНТЕГРАЛНИ СХЕМИ

В началото на тази глава беше подчертано, че цифровите интегрални схеми (ЦИС) са част от импулсната техника. Историческото развитие показва, че импулсната техника отначало се обособява във връзка с развитието на телевизията и радиолокацията, като всичко това е на базата на електронните лампи.

В средата на нашето столетие бяха открити транзисторите, което тласна бурното развитие на цялата радиоелектроника. В резултат на това се появи и компютърът, който е апогей на човешката техническа мисъл.

Много идеи и научни разработки бяха предложени за принципите на действие на "мислещите машини" (аналогови, десетични и др.), обаче се наложи *двоичната цифрова система*. Именно чрез нея се разви цифровото (дигиталното) представяне на информацията. Разбира се, и сега се предлагат идеи за разработка на нови принципи и схеми, като тук решаващо е: по-качествено, по-сигурно и по-евтино. Следователно новите идеи ще се приемат, само ако надвишават това, което е създадено.

Сега можем да кажем, че цифровата техника в момента е най-важният дял от импулсната техника и именно на нея е посветена настоящата глава от книгата. Трябва обаче да се има предвид, че работата на ЦИС не е елементарна и тя може да бъде разбрана и анализирана, като отначало се прави аналогия със съответните (ако има такива) *дискретни* схеми. Именно този похват е използван на много места от автора, чиято задача е да напише книга за тези, които желаят да разберат действието на ЦИС.

7.6.1. КЛАСИФИКАЦИЯ НА ЦИФРОВИТЕ ИНТЕГРАЛНИ СХЕМИ

Читателят вече знае (вж. глава 4), че броят на ИС и по-специално броят на ЦИС, е много голям и непрекъснато расте. Затова тук ще разгледаме само най-разпространените видове ЦИС и техните основни параметри.

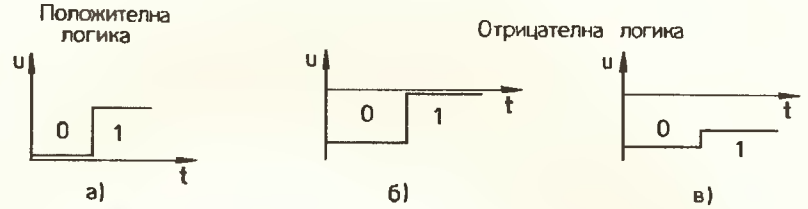
Самата класификация се прави въз основа на технологията, на основните параметри, на структурата, на предназначението и др.

Според вида на полупроводника всички ЦИС са *силициеви*.

Според градивните елементи ЦИС биват *биполярни* и *MOS*. По своето бързодействие биполярните държат първенство. Що се отнася до степента на интеграция, MOS са ненадминати.

Според потенциала на кодирането на лог. 0 и лог. 1 ЦИС биват с използване на *положителна логика* и *отрицателна логика*. Почти всички ЦИС използват положителна логика и респ. по-

ложително захранване. Има обаче нищожен процент стари ЦИС, които все още се експлоатират и се захранват с отрицателно напрежение (вж. по-нататък). Затова на фиг. 7.27*а* е показана положителната логика, която ще използваме в книгата. Що се отнася до отрицателната логика, показана на фиг. 7.27*б,в*, авторите невинаги са единодушни, особено когато двете логически нива са относително близки.



Фиг. 7.27

Според начина на задаване на логическите сигнали ЦИС биват *потенциални* (които са най-разпространени — вж. фиг. 7.14*б*) и *импулсни*. При последните лог. 1 отговаря на наличието на пакет от импулси, а лог. 0 отговаря на липса на такъв (вж. фиг. 7.1*д*).

Според предназначението си ЦИС биват *универсални* и *специализирани*. Универсални са тези, които могат да се използват в най-различни устройства и апаратури. Те са сравнително най-евтини и най-разпространени. Тяхната универсалност се обуславя от директното им свързване една с друга (т.е. без кондензатори), еднаквото им захранване, еднаквите им нива (ниско и високо) на входовете и на изхода, съответните им изводи за захранване и т.н.

Специалните ЦИС се използват за изграждане на компютри и компютърни системи, часовникови механизми, сложни автомати и регулатори, системи за дистанционно управление и т.н.

В цифровата техника често се използва терминът *логически елемент* (ЛЕ). Най-простият ЛЕ с един транзистор и с един вход беше показан на фиг. 7.15*а*. По-точно ЛЕ е част от ИС, която може да реализира една от основните логически функции И, НЕ, ИЛИ, И-НЕ, ИЛИ-НЕ и ИЗКЛ.ИЛИ. Както ще видим по-нататък, в един корпус могат да бъдат разположени няколко еднакви ЛЕ.

Най-важните параметри на една ЦИС са захранване, бързодействие, нивà на входните и изходните сигнали, коефициент на натоварване на изхода, максимална мощност на разсейване, шумоустойчивост, степен на интеграция и др. Те ще бъдат разгледани подробно по-нататък.

Според използваните компоненти във входните им вериги ЦИС биват:

— с резисторно-транзисторна логика (РТЛ)
— с диодно-транзисторна логика (ДТЛ)
— с емитерно-свързана логика (ЕСЛ)
— с интегрално-инжекционна ($И^2Л$)
— с транзисторно-транзисторна логика (ТТЛ).

Първите четири вида ще бъдат изяснени по-накратко, докато петият вид ще бъде анализиран подробно.

7.6.2. ОСНОВНИ СХЕМОТЕХНИЧЕСКИ ПРАВИЛА ПРИ АНАЛИЗ НА ЛЕ

В края на гл. 1 от тази книга бяха разгледани някои схемотехнически правила, които имат методически характер и са предназначени за читатели с по-малък опит. Тук ще направим подобно изброяване на правила, имащи за цел да помогнат анализа и разбирането на ЛЕ в интегрално изпълнение. Още веднъж повтаряме, че някои от тези правила имат условен характер.

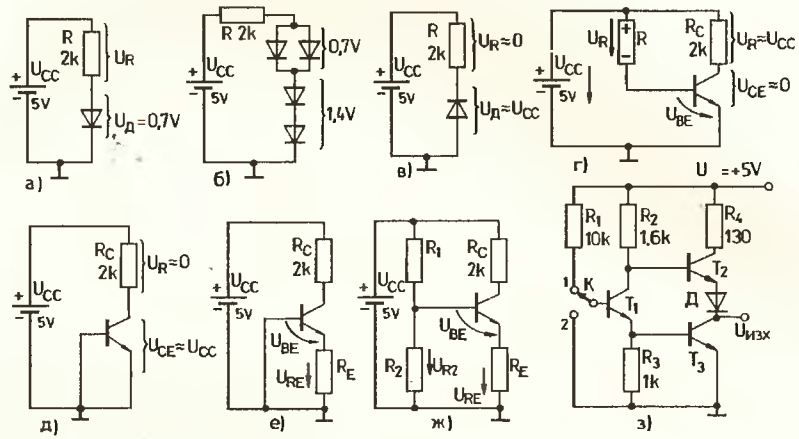
1. Захранването на ЛЕ (логическите елементи) се отбелязва с $+U_{CC}$ или $+E_{CC}$. В най-широко разпространената серия 74 стойността му е +5 V (вж. по-нататък). Понятието ЕДН (електродвижещо напрежение) на захранващите източници няма да използваме.

2. Напреженията както на входовете, така и на изхода се измерват *спрямо общото шасе* (общия проводник, "земята"). **Напрежението на шасито се приема, че има нулев потенциал.**

3. Напрежението между две точки от дадена схема се приема условно, че има посока от по-високия към по-ниския потенциал. В повечето случаи се използва *еднопосочна* стрелка. В даден резистор (който е консуматор на енергия), токът тече от по-високия към по-ниския потенциал, т.е. еднопосочните стрелки както за спад на напрежението, така и за посоката на тока съвпадат. При захранващите източници еднопосочната стрелка за напрежението също има посока от "+" към "–". При използване на индекси, техният ред е важен и съответства на еднопосочната стрелка.

4. Понятията "високо ниво" и "ниско ниво" са условни и ще използваме само *положителна логика* (вж. фиг. 7.27*а*). Споменатите две логически нива не са строго фиксирани по стойност (вж. по-нататък). Според стандартите е посочено кои са допустимите зони, в които могат да се намират лог. 0 и лог. 1. По време на анализ читателят трябва да запомни (вж. напр. фиг. 7.4), че при ниско ниво ключът не остава "висящ", а се извършва "зануляване".

5. Диодът е отпушен, когато анодът му е по-положителен спрямо катода (фиг. 7.28*а*). В това състояние напрежението (спадът) в двата му края се приема, че е $U_{ак} = U_д = 0{,}7$ V (вж. напр. фиг. 2.1*а*). При по-прецизен анализ експоненциалната характеристика на диода се заменя с две прави линии. Едната започва от точка U_{BE0} (0,4, 0) до точка U_{BES} (0,7, I_{BS}), а другата права линия е вертикална с абсциса 0,7 V. Токът I_{BS} не е строго дефиниран, като в интегралната схемотехника е най-често в границите 1–5 mA. Понякога се говори за "полуотпушен" диод, като $U_д = 0{,}5$–$0{,}6$ V, а $I_д = 0{,}1$–1 mA.



Фиг. 7.28

6. Когато два еднакви диода са отпушени и свързани паралелно, напрежението (спадът) в двата им края се приема, че е 0,7 V (фиг. 7.28*б*), а когато са свързани последователно, напрежението в двата им края е 1,4 V. Токът през тях се определя от схемата. (Работа с нелинейни съпротивления беше разгледана в част I на книгата — напр. фиг. 3.41.)

7. Когато катодът е по-положителен спрямо анода, диодът е запушен и през него ток практически не тече (фиг. 7.28*в*). При интегралните силициеви диоди $I_{обр} \approx 5$–10 μA и $R_{обр} \approx 2$–5 MΩ (вж. т. 5.3 за изолация чрез PN преход). Напрежението в краищата на запушения диод зависи от схемата.

8. Когато при ЛЕ се анализира състоянието на транзистора, централен въпрос е дали той е отпушен или запушен. Тези състояния не са строго дефинирани, още повече че за състоянието "отпушен" се използва и понятието "наситен". Даден транзистор е отпушен, когато във веригата колектор-емитер протича определен ток. Когато в тази верига практически ток не тече, транзисторът е запушен. При анализа важен момент е управляващото напрежение база-емитер U_{BE}, като редът на индексите има значение. Както е известно, управляващият преход е всъщност диод $B - E$, но поради близко разположените преходи диодът $B - E$ влияе върху диода $B - C$ (т.нар. *транзисторен ефект*, вж. напр. ч. I, т. 4.2). Ако се приеме за положителна посоката на часовниковата стрелка, тогава за един затворен контур, включващ в себе си управляващия преход, може да се напише (фиг. 7.28*г*) следното: $U_{BE} - U_{CC+} + U_R = 0$. Предупреждаваме, че *ако базата се свързе директно към* $+U_{CC}$ (фиг. 7.28*г*), *това е сигурен начин за повреждане на емитерния преход.* **Запомнете това.** Стойността на резистора R зависи от схемата и варира в много широки граници, но не е под 1–2 kΩ.

9. Транзисторът се отпушва, когато напрежението на базата е по-високо, напр. с 0,4–0,8 V от това на емитера, и при това е осигурено подходящо колекторно напрежение (последното изискване е важно; вж. по-нататък). Условието за сигурно отпушване беше дадено с формула (7.8). В това състояние базата се насища с неосновни токоносители (оттук и названието "наситен"), в резултат на което не само емитерният, но и колекторният преход се поляризира в права посока и следователно $U_{CE} = U_{BE} - U_{BC}$. *Така че при отпушения транзистор* (фиг. 7.28*г*) *напрежението* U_{CE} *се явява разлика от две напрежения*, т.е. зависи от *степента на насищането*, като обикновено е под 0,1 V. **Запомнете това и не го смесвайте с напрежението на отпушения диод.** Следователно отпушеният транзистор се доближава до идеалния затворен ключ и може да се приеме $U_{CE} \approx 0$ (вж. фиг. 7.13*б*). Важно е да припомним и това, че основната формула $I_C = \beta I_B$ не е в сила при наситен (запушен) транзистор, тъй като в това състояние напрежението U_{CEsat} е под 0,1–0,5 V (вж. подробности при фиг. 2.9).

10. При запушения транзистор (фиг. 7.28*д*) напрежението на базата е равно на това на емитера. В това състояние вътрешното му съпротивление R_{CE} е много голямо — напр. над 1 MΩ, а колекторният му ток е нищожно малък — напр. десетки μA. Следователно при запушения транзистор напрежението U_{CE} зависи от схемата и може да се приближи по стойност до U_{CC}.

11. В някои ЛЕ в емитера на транзистора е включен резистор R_E (фиг. 7.28*е*). Тъй като в управляващата верига липсва отделен източник на напрежение, транзисторът е запушен. Нищожно малкият емитерен ток създава напрежителен спад върху R_E с означената полярност. За затворения контур може да се напише $U_{BE} + U_{RE} = 0$ или $U_{BE} = -U_{RE}$. От това следва, че транзисторът ще се запуши още повече и колекторният му ток ще намалее още повече. Това е познатата ООВ.

12. На фиг. 7.28*ж* е показана една често срещана схема. За да установим дали транзисторът е запушен или отпушен, насочваме вниманието си към управляващата верига. Условно приемаме за положителна посока тази на часовниковата стрелка. Тогава за затворения контур може да се напише $U_{BE} + U_{RE} - U_{R2} = 0$ или $U_{BE} = U_{R2} - U_{RE}$. При това положение, ако разликата $U_{R2} - U_{RE}$ е над 0,4–0,5 V, транзисторът е отпушен, а ако тази разлика е под 0,4 V (или отрицателна), той е запушен. Следователно, грубо казано, спадът върху R_2 действа "отпушващо", а спадът върху R_E — "запушващо". В действителност явленията не са елементарни, тъй като в отпушено състояние R_E поражда ООВ и не е възможно U_{BE} да нараства над 0,7–0,8 V.

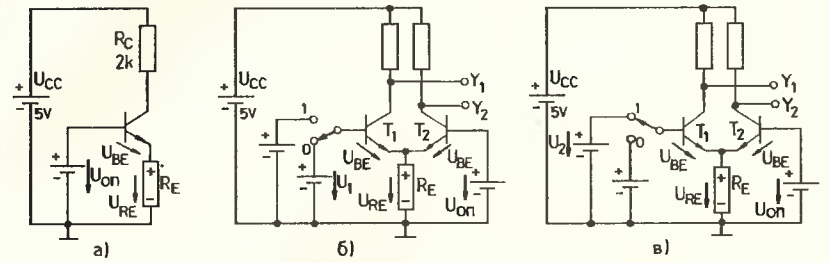
13. Схемата, показана на фиг. 7.28*з*, е част от добре известната ТТЛ ИС от типа 7400. Когато ключът K е в положение *1*, транзисторът T_1 е отпушен. Протичайки през R_3, емитерният му ток образува спад около 0,7 V, при което T_3 е напълно отпушен. Следователно при подаване чрез ключа K на входа високо ниво, на изхода се получава ниско ниво. Щом T_1 е отпушен, при него напрежението $C - E$ е също почти нула и напрежението на базата на T_2 е около 0,7 V. Диодът $Д$ обаче "повдига" емитера му с около 0,7 V, в резултат на което T_2 е запушен.

Когато ключът K е в положение *2*, транзисторът T_1 е запушен, спад върху R_3 почти не се образува и T_3 е също запушен. При това положение щом чрез ключа K на входа се подаде ниско ниво, на изхода нивото е високо. Тъй като T_1 е запушен, напрежението на колектора му е високо и това от своя страна отпушва T_2 (товарът в изхода не е показан).

Разгледаната схема като цяло е един сложен инвертор (НЕ). Читателят веднага може да каже: същият резултат с един транзистор беше показан на фиг. 7.15*а*; каква е ползата от това усложнение? Ефектът е "методически", тъй като тя представлява част от ИС 7400, а последната е основата на по-нататъшните ни анализи. Следователно действието на схемата, показана на фиг. 7.28*з*, трябва добре да се разбере, като се проследи състоянието на транзисторите.

14. В някои ЦИС има вътрешно опорно напрежение $U_{оп}$, получено, разбира се, от захранването чрез подходящ ценеров диод. То е важно, тъй като влияе върху режима на цялата схема. Като пример нека да разгледаме фиг. 7.29*а*, където е представено опорно напрежение. В този случай може да се напише $U_{BE} + U_{RE} - U_{оп} = 0$ или $U_{BE} = U_{оп} - U_{RE}$. Ако разликата $U_{оп} - U_{RE}$ е положителна и по-голяма от 0,4–0,7 V, транзисторът е отпушен, ако е по-малка от 0,4 V и отрицателна — той е запушен. Забележете, че тук действа ООВ.

15. В някои ЦИС емитерният резистор е общ за двата транзистора и е вградено опорно напрежение (фиг. 7.29*б*). При такава схема лесно се осигурява не един, а два изхода. Това е предимство особено при някои сложни ИС с голяма степен на интеграция. Освен това за получаване на много голямо бързодействие двете логически нива са относително близко — напр. 0,2–1 V. В такива случаи транзисторите T_1 и T_2 работят в режим подобно на клас А, като лог. 0 може да е напр. +3,4 V, а лог. 1 да е +3,6 V. При подобни схеми не се използват термините "запушен" и "отпушен", а се говори за увеличаване или намаляване на колекторния ток.



Фиг. 7.29

Както вече се спомена, емитерният резистор е общ за двата транзистора, като токът през резистора им влияе в противоположна посока. Именно това дава възможност за два изхода, които са инверсни помежду си.

Когато на входа се подаде лог. 0 (фиг. 7.29*б*), за управляващата верига на T_1 може да се напише $U_{BE} = U_{оп} - U_{RE}$. Ако се подберат големините на емитерния резистор и на двете напрежения $U_1 = 2,85$ V и $U_{оп} = 3,50$ V, а също и $U_{RE} = 2,85$ V (да не се забравя, че тук действа ООВ), при лог. 0 на входа може да се напише:

– за T_1 : $U_{BE} = U_1 - U_{RE} = 3,40 - 2,85 = 0,55$ V;

– за T_2 : $U_{BE} = U_{оп} - U_{RE} = 3,50 - 2,85 = 0,65$ V.

В резултат на това токът на T_1 ще намалее, а токът на T_2 ще нарасне, така че на изход Y_1 ще се получи лог. 1, а на изход Y_2 — лог. 0.

Когато на входа се подаде лог. 1 (фиг. 7.29*в*), разсъждавайки по същия начин и при $U_{BE} = 2,95$ V (на входа е подадена не 0, а 1), може да се напише:

– за T_1 : $U_{BE} = U_2 - U_{RE} = 3,60 - 2,95 = 0,65$ V;

– за T_2 : $U_{BE} = U_{оп} - U_{RE} = 3,50 - 2,95 = 0,55$ V.

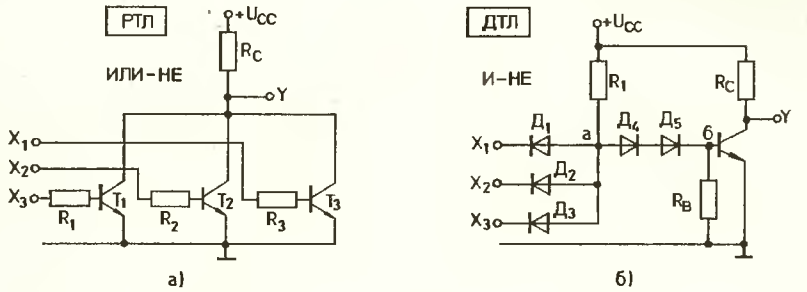
В този случай токът на T_1 ще нарасне, а токът на T_2 ще намалее и на изхода Y_1 ще се получи лог. 0, а на изхода Y_2 — лог. 1. От

това следва, че разглежданата логическа схема по отношение на Y_1 е НЕ, а изходът Y_2 е инверсен, т.е. $Y_2 = \overline{Y}_1$.

В разглежданата схема чрез подбор на резистора R_E и напрежението $U_{оп}$ може да се разшири разликата между лог. 0 и лог. 1 (т.нар. размах), но в този случай бързодействието ще се намали.

7.6.3. КРАТКИ СВЕДЕНИЯ ЗА РТЛ, ДТЛ, ЕСЛ и И^{2}Л

Резисторно-транзисторна логика (РТЛ). Най-старите ЦИС са от вида РТЛ. Те се появиха при преминаване от дискретни към интегрални компоненти (фиг. 7.30*а*). Напомняме, че входовете им могат да бъдат от 2 до 8 (в някои случаи и повече). Предимствата им са простота на схемата и добро бързодействие. Недостатъците им са малка товароспособност, значително изходно съпротивление и оттам — влияние на товара върху бързодействието, трудности при изготвяне на тригери и др. (Обръщаме внимание, че тригерът е можеби най-важното градивно звено в цифровата техника.)



Фиг. 7.30

Показаният на фиг. 7.30*а* ЛЕ е от типа тривходов ИЛИ-НЕ. Ако на кой да е от входовете се подаде лог. 1, това ще отпуши съответния транзистор и на изхода ще се получи лог. 0. Ако пък и на трите входа се подаде лог. 0, това ще запуши и трите транзистора и на изхода ще се появи лог. 1. Свойствата на разгледания ЛЕ могат да се представят с функцията $Y = \overline{X_1 + X_2 + X_3}$.

Читателят може да запита какви ще бъдат явленията, ако напр. на вход X_1 се подаде лог. 1, а на вход X_2 — лог. 0. Очевидно е, че на изхода на ЛЕ ще се появи лог. 0 (прочетете внимателно по-горе). Въпросът обаче при многовходовите ЛЕ има определен смисъл и това ще бъде изяснено по-нататък при случаите със "свободните входове".

Диодно-транзисторна логика (ДТЛ). По същото време, около 1962 г., се появиха и ЦИС от вида ДТЛ (фиг. 7.30*б*). Входовете им могат да бъдат от 2 до 8 (в някои случаи и повече). Предимствата им са простота на входовете и добро бързодействие. Като недостатъци могат да се посочат малка товароспособност, значително изходно съпротивление, респ. влияние на товара върху бързодействието, и др.

Показаният на фиг. 7.30*б* ЛЕ е от типа тривходов И-НЕ. Ако на всички входове се подаде лог. 1, диодите $Д_1$, $Д_2$ и $Д_3$ ще бъдат запушени. При това положение ток ще протече през веригата $R_1 - Д_4 - Д_5$-управляващия преход и това ще отпуши транзистора. Следователно нивото на изхода ще е ниско.

Ако на кой да е от входовете се подаде лог. 0, съответният диод ще се отпуши. През R_1 и отпушения диод ще протече определен ток, при което напрежението в точка *а* ще стане 0,7 V. Това напрежение ще се разпредели между $Д_4$, $Д_5$ и управляващия преход. Ако предположим, че тези три диода имат еднакви свойства, напрежението в точка *б* ще е $0{,}7 - 2.0{,}23 = 0{,}24$ V, което не е достатъчно за отпушване на транзистора (вж. фиг. 2.1) и нивото на изхода ще е високо. От схемата се вижда, че резисторът R_B шунтира управляващия преход. Неговата стойност се подбира внимателно (напр. 5–20 kΩ) с оглед при отпушен транзистор токът през R_B да е примерно 10 % от тока на базата.

Разгледаният ЛЕ изпълнява логическата функция $Y = \overline{X_1.X_2.X_3}$.

Емитерно-свързана логика (ЕСЛ). В схемно отношение ЕСЛ се характеризира с общ емитерен резистор на транзисторите (оттук е дошло името му). По принцип консумацията им е по-голяма, тъй като транзисторите никога не се отпушват напълно, като лог. 0 и лог. 1 са близки едно до друго нива. Това е една от причините да притежават особено голямо бързодействие (напр. 1–5 ns), но едновременно с това — малка шумоустойчивост.

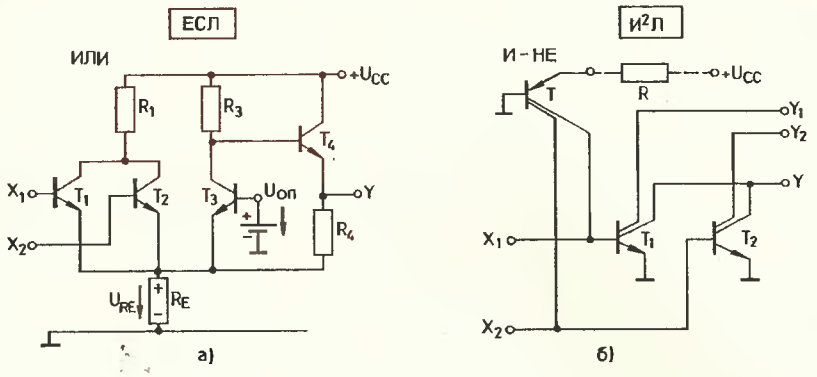
В самите схеми е вграден източник на опорно напрежение (фиг. 7.31*а*), като входовете им могат да бъдат от 2 до 8 (в някои случаи и повече). Изходът е реализиран чрез емитерен повторител, което осигурява малко изходно съпротивление, респ. добра товароспособност и голямо бързодействие.

На фиг. 7.31*а* е показан ЛЕ от типа двувходов ИЛИ с един изход. Действието на подобна схема беше разгледано в т. 7.6.2 и затова тук описанието ще е по-кратко.

Когато и на двата входа се подаде лог. 0 (фиг. 7.31*а*), токовете на двата транзистора T_1 и T_2 намаляват, а токът на T_3 нараства, при което на колектора му, респ. на изхода му, ще се получи лог. 0.

Когато и на двата входа се подадат останалите три комбинации (1–0, 0–1 и 1–1), токът на T_3 намалява и на изхода ще се

получи лог. 1. Следователно разглежданият двувходов ЛЕ е наистина от типа ИЛИ и с него се реализира логическата функция $Y = X_1 + X_2$.



Фиг. 7.31

Обръщаме внимание, че резисторите R_1 и R_3 може да не са еднакви, като R_E и $U_{оп}$ се избират така, че споменатите три комбинации да породят почти еднакъв ток през R_E, т.е. със сигурност на изхода да се получи лог. 1. Например при специалната ЕСЛ серия К137 с бързодействие 3 ns данните са следните: $R_1 = 250\ \Omega$, $R_3 = 300\ \Omega$, $R_E = 700\ \Omega$, като логическите нива са съответно 0,9 V и 1,5 V, а $E_{CC} = 5,2$ V.

Схемите от вида ЕСЛ имат интересни свойства — напр. лесна реализация на втори изход (от колекторите на T_1 и T_2 с емитерен повторител), отрицателна логика, промяна на нивата между лог. 0 и лог. 1 и т.н.

Цифровите схеми от типа ЕСЛ се използват сравнително рядко напр. в специалните компютърни системи, в свръхбързите експериментални постановки и др. При тях няма общовалидни стандарти както за захранването, така и за нивата на сигналите. С тях се реализират ЦИС с малка и средна степен на интеграция.

Интегрална-инжекционна логика (И²Л). Тези схеми са много разпространени в големите и свръхголемите биполярни ЦИС. В схемно отношение тук липсват резистори (или са съвсем малко), с което се спестява както площ, така и мощност (фиг. 7.31*б*). Също така тук се използват споменатите вече похвати (вж. глава 5), като напр. многоколекторни транзистори, комплементарни транзистори, Шотки транзистори, няколко изхода и др. Входовете им могат да бъдат от 2 до 8 (а по изключение и повече).

На фиг. 7.31*б* е показан двувходов ЛЕ от типа И-НЕ. Резисторът R е начертан с прекъсвана линия, тъй като е разположен на

същата подложка, но се явява общ за определен брой ЛЕ. Транзисторът T по принцип е многоколекторен, като емитерът му се нарича инжектор, през който всъщност става захранването на базите на управляващите транзистори. Оттук идва и името му.

Бързодействието на И²Л е добро (5–20 ns), а консумацията е малка (почти липсват резистори), което е особено важно за големите и свръхголемите ЦИС.

Когато и на двата входа се подаде лог. 0 (фиг. 7.31*б*), T_1 и T_2 са запушени и на изхода Y се появява лог. 1.

Когато и на двата входа се подадат останалите комбинации (1–0, 0–1 и 1–1), един от транзисторите, или и двата, са отпушени и на изхода се появява лог. 0. Така че с него се реализира логическата функция $Y = \overline{X_1.X_2}$.

Консумацията на един ЛЕ от типа И²Л е около 1 mW, което е голямо предимство. Като недостатък може да се посочи немного голямата шумоустойчивост.

Подобни схеми намират широко приложение в биполярните микропроцесори, в паметите и др., като за това помагат и няколкото изхода.

7.6.4. ВЪВЕДЕНИЕ В ДВОИЧНАТА БРОЙНА СИСТЕМА

В началото на тази глава беше подчертано, че цифровата (дигиталната) система през последните десетилетия все повече и повече навлиза в цялата електроника. Всички тези успехи обаче се базират на двоичната система, без познаването на която не може да се изучи и усвои работата на ТТЛ схемите.

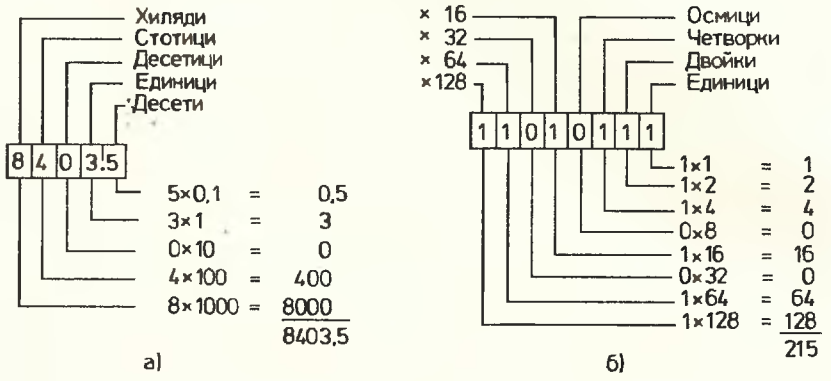
Десетична система. Това е бройната система, с която си служим в ежедневието с т.нар. арабски цифри. Тя е произлязла от 10-те пръста на ръцете и има десет цифри: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9. Това е *позиционна* система, защото стойността на дадена цифра зависи от позицията, която заема в числото. Например числото 725 съдържа три цифри, като цифрата 5 изразява пет единици; цифрата 2 изразява две десетици; цифрата 7 изразява седем стотици. Позициите (разредите) се броят отдясно наляво, като след десетичната точка (в случая тя не е написана, но се подразбира), следва позицията на единиците, след нея — позицията на десетиците, след нея — позицията на стотиците и т.н., като отдясно е най-младшият разред, а отляво — най-старшият.

Очевидно "стойността" на всяка следваща позиция е 10 пъти по-голяма от тази на предидущата и именно затова системата се нарича *десетична*. Като се има предвид споменатото, числото 8403,5 може да се представи така, както е показано на фиг. 7.32*а*.

Двоична система. Читателят вече знае, че при нея се използват само две цифри: 0 и 1. Тя е в основата на всички цифрови

ЛИЧНА БИБЛИОТЕКА Трайчо Неделчев

схеми и се е наложила, защото тези две цифри съответствуват на двете електрически състояния (няма напрежение, има напрежение) на даден проводник. Те съответствуват на двете състояния на транзистора (отпушен, запушен), при което липсва някакво "средно" положение. Това е извънредно важно за цялата цифрова техника, защото се работи с хиляди и милиони електронни ключове (при компютъра ПРАВЕЦ-8 те са около 700 000, да не говорим за по-сложните компютри и системи). Огромният брой на компонентите наложи като основен параметър *сигурността (безотказността)*. А засега само *двете* логически състояния на транзистора могат да осигурят това изискване.



Фиг. 7.32

В двоичната система цифрите 0 и 1 взети поотделно изразяват нула и единица. Когато обаче се напишат една до друга, те могат да представляват определено двоично число. Например 1011 (чете се едно, нула, едно, едно) е двоичен израз на десетичното число 11. Също така 10010101 е двоичен израз на десетичното число 149. За удобство това може да се напише така: $1011_2 = 11_{10}$ и $10010101_2 = 149_{10}$, като индексът показва основата на бройната система.

В изчислителната техника и в програмирането изразът "двоична цифра" често се заменя с термина *бит*. По такъв начин двоичното число 1011 е четирибитово, числото 10011001 е осембитово, числото 1001100100110111 е шестнадесетбитово и т.н. Както вече се спомена, битът, който се намира най-отдясно, е най-младши, а този, който се намира най-отляво — най-старши.

Двоичната система е също *позиционна*, като "стойността" на всяка следваща позиция (отдясно наляво) е 2 пъти по-голяма от тази на предидущата. Например 8-битовото двоично число 11010111 може да се представи по начина, показан на фиг. 7.32*б*.

Тази фигура е твърде важна, тъй като е в основата на редица ТТЛ и на специализираните ШИС-броячи, памети, дешифратори, микропроцесори и т.н. Касае се за геометрична прогресия с основа 2, така че един програмист (не клавиатурист) си "играе" с числата 1, 2, 4, 8, 16, 32, 64, 128, 256, 512, 1024, 2048, 4096 и т.н.

Обръщаме внимание, че числото 1024 *се нарича кабайт* (Кбайт). *То не трябва да се смесва с числото килобайт (кбайт), равно на* 1000 *байта.*

Едно от неудобствата на двоичния начин на записване на числата е, че се получават твърде дълги изрази. Например числото 65535 има следния двоичен вид 1111111111111111, т.е. шестнадесет цифри. Въпросът за намаляване броя на цифрите може да бъде решен, ако се използва бройна система с по-голяма основа, т.е. вместо 2 да се избере по-голямо число. Практиката показва, че редица удобства предлага бройната система с основа 16, която намира приложение напр. в компютъра ПРАВЕЦ-8 и ПРАВЕЦ-16.

Таблица 7.1

Десетично число	Двоично число	Хексачисло
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7
8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	E
15	1111	F

Шестнадесетична система. При нея се използват следните 16 цифри: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F. Вижда се, че първите десет цифри съответствуват на десетичната система, но се използват и шест букви със следното съответствие: A → 10, B → 11, C → 12, D → 13, E → 14, F → 15. Въз основа на това означението B2 (чете се бе две) е шестнадесетичен израз (т.е. хексакод) на десетичното число 178, а FFFF е шестнадесетично означение на десетичното число 65535. За удобство това може да се запише така: $B2_{16} = 178_{10}$ и $FFFF_{16} = 65535_{10}$. Когато дадено число е записано в хексакод, обикновено след него основата 16 не се пише, а вместо това в началото се поставя знакът $. Например хексачислото 400 се означава като $400, с което се изключва възможността да се смеси с десетичното число 400.

Шестнадесетичната бройна система е също позиционна, като стойността на всяка следваща позиция (отдясно наляво) е 16 пъти по-голяма от тази на предидущата. Например хексачислото 7F2D може да се превърне по познатия начин, така че $7F2D = 32557. Шестнадесетичната система често се използва в компютрите, в

специализираните системи с памет, в специалните бройчи, регистрите, кодовите преобразуватели, мултиплексорите и т.н.

При преобразуването на неголеми числа от двоичен в хексакод може да се използва таблица 7.1.

7.7. ОБЩИ СВЕДЕНИЯ ЗА ТТЛ ИНТЕГРАЛНИТЕ СХЕМИ

В глава 4 на тази книга беше разгледано подробно възникването на ИС и в частност — на ЦИС. Както беше споменато, най-разпространените ЦИС са от типа ТТЛ и именно на тях ще се спрем по-подробно.

Големите предимства на ТТЛ са били установени още през 1962–63 г. По това време редица лаборатории и фирми започват да ги произвеждат с различни означения, тъй като са липсвали общоприети стандарти. След известно време производството на някои фирми постепенно затихва, а при други — поръчките започват главоломно да растат. В тази надпревара на челно място излиза фирмата Texas Instruments, при което нейната продукция се налага с технико-икономическите си показатели и стандартите ѝ се възприемат от другите фирми. По такъв начин серията SN74xxx, започнала в 1964 г. с 12 типа, днес надхвърля 1000 и техният брой продължава да расте. При това редица фирми от няколко държави започнаха да произвеждат подобни ТТЛ със свои означения. Обаче пазарната икономика започна все по-властно да диктува не само на фирми, но и на държави и така се възприеха означенията на споменатата фирма.

Понастоящем в редица справочници, наръчници, документация, литература и т.н. е възприето да се дават данни за "прочутата" 74-та ТТЛ серия, която е унифицирана. Паралелно с това се публикуват сравнителни таблици от бившите социалистически страни, от западни, от американски и други фирми, тъй като никой не може да каже още колко десетилетия ще останат в експлоатация споменатите ИС. И наистина това не са бившите радиолампи с работен срок 5–10 години.

Освен 74-та серия читателите може да срещнат и други серии. Разликата е главно в обхвата на околната температура, както следва:

54-та серия — от −55° до +125°C;
64-та серия — от −40° до + 85°C;
74-та серия — от 0° до + 70°C;
84-та серия — от −25° до + 85°C.

7.7.1. ВИДОВЕ ТТЛ ИНТЕГРАЛНИ СХЕМИ

Поради бурното развитие на ТТЛ интегралните схеми техните видове непрекъснато растат, още повече че паралелно с това броят на компонентите на един кристал непрекъснато се увеличава. При това се наблюдава в прекия и преносен смисъл "интегриране" на отделни схеми и блокове в една нова схема. Независимо от това, ще изброим само най-важните видове ТТЛ, *с които се изграждат* както елементарни, така и сложни устройства.

Универсални:
— Логически елементи (ЛЕ)
— Мултивибратори
— Тригери
— Броячи и делители на честота
— Шифратори и дешифратори
— Кодови преобразуватели
— Мултиплексори и демултиплексори
— Цифрови компаратори
— Суматори
— Регистри
— Памети
— Микропроцесори

Специализирани:
— Интерфейсни схеми
— Схеми за микрокомпютри
— Схеми за електронни часовници
— Схеми за управление и автоматика
— Схеми за битови устройства
— Схеми за военни цели, за Космоса и др.

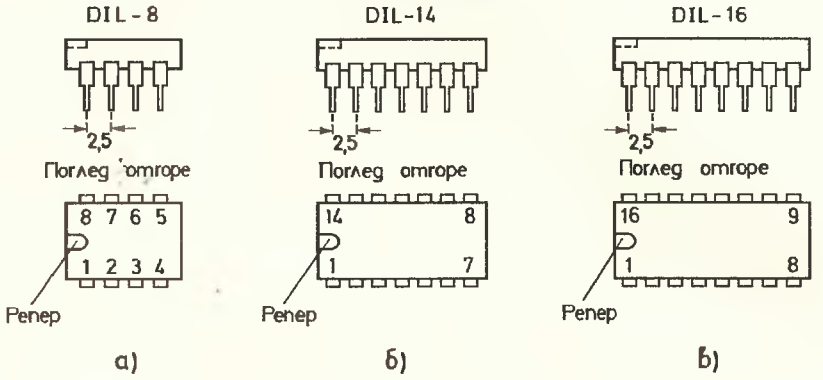
Според технологията ТТЛ интегралните схеми биват биполярни и MOS, респ. CMOS. През последните години относителният дял на биполярните ТТЛ схеми намалява и през 1990 г. той е бил под 20 % (процентът се отнася за новопроизведените схеми). У нас обаче все още се използват биполярните ТТЛ схеми и именно те масово се прилагат от конструктори, техници, студенти, ученици и радиолюбители.

7.7.2. ОСНОВНИ ДАННИ ЗА ТТЛ СХЕМИТЕ

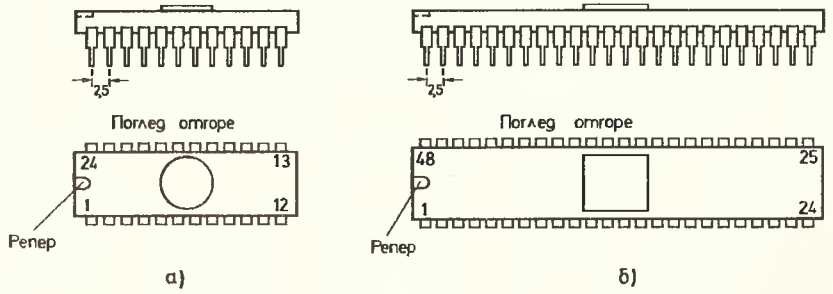
Вече знаем, че ТТЛ схемите са стандартизирани и служат като градивни елементи за най-различни устройства. Тази стандартизация се отнася както за корпусите им (респ. цоклите), така и за захранващото напрежение и типовото им означение, което е възприето от много фирми.

Корпуси и цокли. Почти всички ТТЛ ИС използват двуредови пластмасови корпуси, които се наричат още DIL-корпуси (от Dual In Line).

В практиката най-често се използват двуредови корпуси с 8, 14, 16, 20, 24, 36, 40, 42 и 48 извода (фиг. 7.33 и 7.34), като разстоянието между два съседни извода е 2,5 mm. Съществуват и корпуси по вътрешнозаводски стандарти, като разстоянието между два съседни извода е 1,25 mm (фиг. 7.35). Такива са стъкло-керамичните корпуси.



Фиг. 7.33

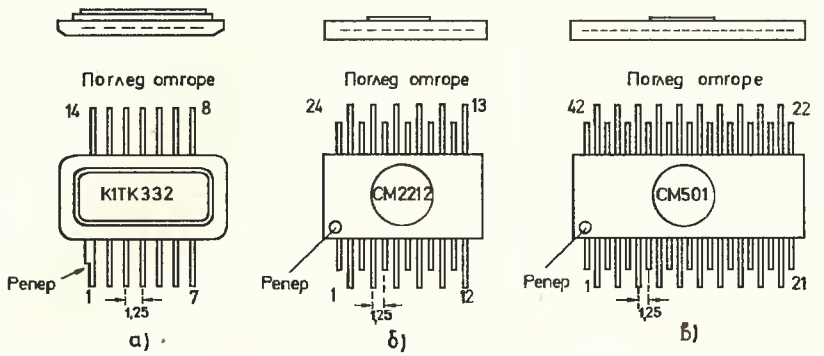


Фиг. 7.34

При някои ЦИС отгоре е запресована стъклена капачка, през която се вижда кристалът. От този тип са например MOS-паметите, в които може да се записва и изтрива (през прозорчето) информация, програма и др. (вж. раздела за паметите по-нататък).

При монтаж върху платката не се препоръчва директно запояване на самата ИС, а се запоява цокълът. Изключение правят

някои специални устройства или пък евтини и любителски устройства. В края на монтажа в цокъла се поставя много внимателно самата схема, защото именно при това поставяне стават изкривявания или счупване на крачета.



Фиг. 7.35

Номерацията на изводите се дава винаги при *поглед отгоре*. В горната част на корпуса обикновено има означение на фирмата. Самата номерация върви по посока, обратна на часовниковата стрелка, като реперът (точката) трябва да се намира отляво между 1 и 14 изводи, респ. между 1 и 16, или между 1 и 24.

В съответствие със стандарта извод № 7 (респ. 8 или 12) се свързва с шасито, а № 14 (респ. 16 или 24) — с плюса на захранването. Има обаче и изключения — напр. 7473, 7475, 7477, 7482 и др., където към шаси се свързва извод 11, 12 и др. **Това трябва да се запомни**.

Означения. Фирмата Texas Instruments използва за ИС кодовото означение SN (вж. т. 6.3.1). След този код следва числото 74, показващо самата серия, след което се пишат букви и цифри. Например първата ИС от тази серия има означението SN7400, втората — SN7401, третата — SN7402 и т.н. Това е т. нар. стандартна нормална серия, която първа се появи.

Непрекъснатото усъвършенстване обаче се наложи да се подобряват някои параметри от тази серия. Понастоящем е възприето (след числото 74) да се използват и следните букви:

H (High) — с голямо бързодействие
L (Low) — с понижена консумация
S (Schottky) — с диоди на Шотки
IS (Low Schottky) — с понижена консумация и Шотки
AS (Advancid Schottky) — подобрен вариант и Шотки
ALS (Advancid Low Schottky) — подобрен вариант с понижена консумация и Шотки

Така че съвременното общо означение на ТТЛ ИС има вида SN74XXXxxx. Тук "XXX" са букви, показващи типа на ИС, а "xxx" представлява число, показващо поредния номер на ИС. Тези разновидности на ТТЛ ИС са дадени в таблица 7.2.

Таблица 7.2

Типове	Texas Instruments	Руски	I_{Bx0}	I_{Bx1}	I_{Q0}	I_{Q1}	t_3	P_C	N_Q
Стандартни	SN74xxx	К155XXxx	1,6 mA	40 μA	16mA	0,4 mA	9 ns	10 mW	10
Бързодействуващи	SN74Hxxx	К131XXxx	2 mA	50 μA	20mA	0,5 mA	6 ns	20 mW	10
С понижена консумация	SN74Lxxx	К158XXxx	0,18 mA	10 μA	3,6 mA	0,2 mA	33 ns	1 mW	20
Шотки ТТЛ	SN74Sxxx	К531XXxx	2 mA	10 μA	20mA	1 mA	5 ns	20 mW	10
С понижена консумация плюс Шотки	SN74LSxxx	К555XXxx	0,36 mA	20 μA	8mA	0,4 mA	10 ns	2 mW	20

Забележете, че ТТЛ ИС с по-голямо бързодействие имат и повишена консумация, т.е. бързодействието и консумацията са свързани помежду си.

Нека добавим, че в някои учебници и списания не се пише кодът на фирмата, а понякога се изпускат и буквите H, L и S, така че се използват означенията 7400, 7420, 74381 и т.н. Когато се касае за производствено-техническа литература, споменатите букви са важни. Например в първите модели на компютъра ПРАВЕЦ почти всички ИС са от типа 74LSxxx, като напр. 74LS00, 74LS02, 74LS174, 74LS259 и др.

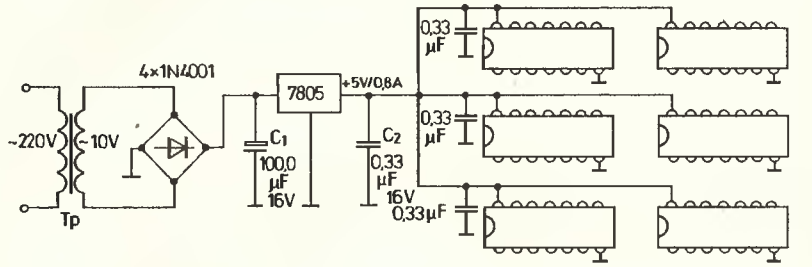
От тези правила има и изключения. Такава е например ИС 7455, която според стандарта съдържа един ЛЕ от типа 4И-2ИЛИ-НЕ и нищо повече. Прибавянето на буквата H (след 74) обаче променя не само бързодействието, но и функциите на ИС. Така 74H55 притежава допълнително два входа X и X, които служат за включване на разширител (вж. фиг. 7.50*а*). Когато не се използват, те се оставят свободни.

Захранване. Почти всички ТТЛ ИС се захранват с напрежение +5V. Отклонение от това напрежение се допуска в минимални граници (вж. по-нататък).

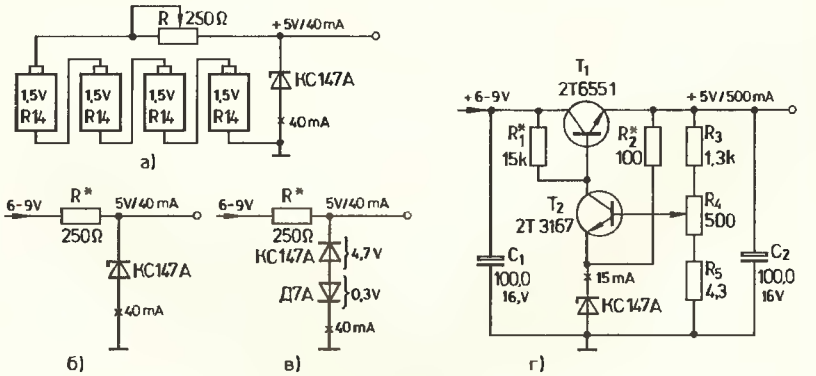
Захранващото напрежение +5V не е случайно избрано. То не трябва да е много голямо — например заради ценеров пробив, разсейвана мощност от хилядите компоненти и др. Напрежението не бива да е и твърде малко — напр. заради шумоустойчивост, бързодействие, нивà на сигналите, индикаторни елементи и др. Напрежението 5 V допреди 30 години не е било стандартно, но технологията на ИС го наложи, още повече че то е подходящо

при захранване от акумулатор 6 V, по-точно 6,3 V с помощта на ценеров диод (вж. по-нататък).

Захранването на ИС се осигурява от съответни *стабилизатори* (фиг. 7.36). При подобни стабилизатори може да се използват не само българската ИС с три извода 1РН7805, но и TIB7805, MAA7805, LM109, LM109K и др. От фиг. 7.36 се вижда, че близко до ИС се поставят "локални" кондензатори, тъй като токоизправителят и стабилизаторът може да са относително отдалечени от монтажната платка. Това се налага поради импулсния характер на работата на ТТЛ схемите (**запомнете това**) и следователно не бива да се допускат "вътрешни смутители".



Фиг. 7.36



Фиг. 7.37

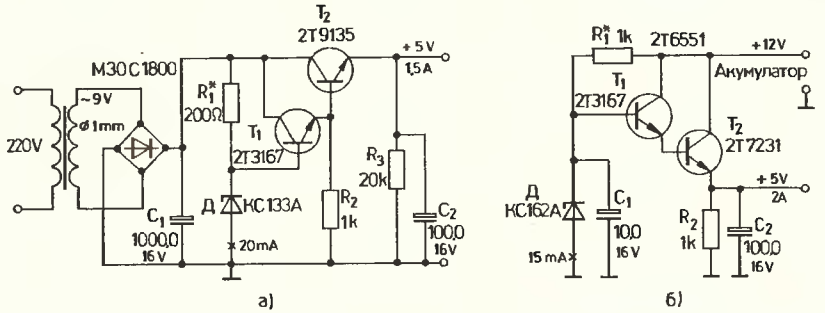
Когато се правят експерименти само с една или две ТТЛ схеми — напр. 7400 (т. нар. NAND), начинаещите любители могат да използват захранването, показано на фиг. 7.37*а*. Напомняме, че при такива схеми плъзгачът на резистора трябва да започне от 250 Ω към нулата, а не обратно. Когато съпротивлението на по-

тенциометъра стане 5–10 Ω, това е "*сигурен начин*" за повреждане на диода.

На фиг. 7.37*б* е показан елементарен стабилизатор на напрежение, като токът не бива да надвишава 40 mA, т.е. той е подходящ за захранване на две ТТЛ схеми от типа 7400.

На фиг. 7.37*в* е показан подобен стабилизатор, като последователно на ценеровия диод е свързан в права посока германиев диод. Запомнете този схемотехнически похват, тъй като често в ИС се използва подобно "повдигане". Повтаряме, че при силициевите диоди това напрежение е 0,7 V. Също така ценеровият диод КС147А има напрежение на стабилизация 4,1–5,2 V, а КС156А — съответно 5–6,3 V. Тези неизбежни толеранси налагат индивидуален подбор на ценеровите диоди. Техният максимално допустим ток е 55 mA и затова съответният резистор е означен със звездичка.

Стабилизаторът, показан на фиг. 7.37*г*, позволява чрез регулация да се осигури необходимото напрежение +5 V, като може да се черпи ток около 500 mA. Използваните транзистори не са критични и могат да се заменят с кои да са други, като T_1 трябва да има съответния максимален колекторен ток.



Фиг. 7.38

Когато се конструира някакво устройство с ТТЛ схеми, трябва да се има предвид захранването не само на ИС, но и на останалите изпълнителни устройства — напр. релета, индикатори, задвижващи механизми и др. За целта може да се използва стабилният токоизточник, показан на фиг. 7.38*а*. Сечението на стоманената сърцевина при посочения ток на консумация трябва да е около 6 cm^2. Мостовият селенов токоизправителен пакет М30С1800 има предимството, че при невнимание и късо съединение може да издържи 1–2 секунди. Той може да се замени с подходящи диоди, но трябва да се помни, че при късо съединение те излизат от строя за части от секундата. Ценеровият диод (фиг. 7.38*а*) може да се

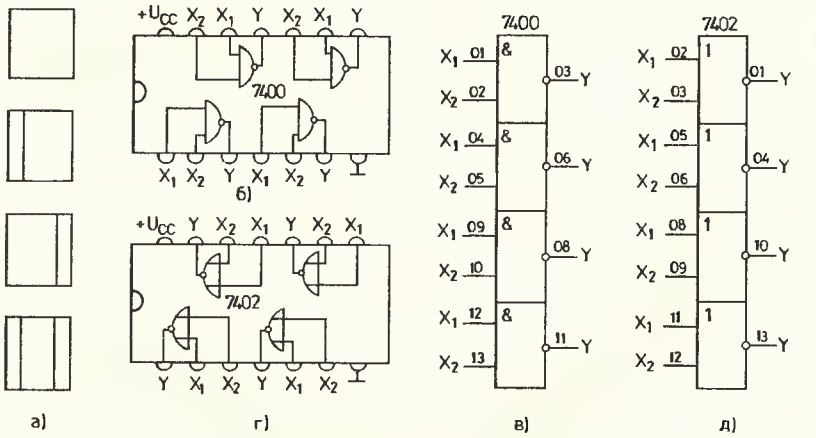
замени с друг, който има напрежение на стабилизация 3,5–4,5 V. Транзисторът T_1 е обикновен маломощен (напр. 2Т3168, 2Т3169, 2Т3237 и т.н.), а T_2 може да бъде мощен (напр. 2Т9137, 2Т9139 и др.), като максималната му мощност на разсейване да е поне 8–10 W с радиатор.

Когато се разполага с акумулатор 12 V, може да се използва схемата от фиг. 7.38*б*, като споменатото по-горе за T_1 и T_2 се отнася и за тук.

Блокови означения. Досега показахме блоковите означения на основните и комбинираните ЛЕ. Те биват български (руски), европейски и американски.

При ТТЛ схемите проблемите нарастват, тъй като тук действуват допълнителни фактори, като напр. нови изделия, различни фирми, различни автори и т.н. С една дума, ситуацията бързо се променя. При такава обстановка ще възприемем за основа БДС 8212–74, а също и някои международни означения, без да претендираме за строгост.

Възприето е ТТЛ схемите да се означават във вид на правоъгълник, без или с допълнителни полета (фиг. 7.39*а*). Лявото поле се използва за означаване на входовете, а дясното — за изходи-



Фиг. 7.39

те. В основното поле се използват твърде много знаци, букви и съкращения, които непрекъснато нарастват, особено във връзка с компютрите и програмирането.

Съкращения на входовете в лявото поле

X — вход на ЛЕ (X_1, X_2, ... X_n)
X_p — разрешаващ (стробиращ) вход

C — тактов вход
J, K — информационни входове на JK тригери
D — информационен вход на D тригер
R — вход (нулев) на тригер, брояч, регистър
S — вход (единичен) на тригер, брояч, регистър
X_Z — вход за управление в трето състояние (голям импеданс)
W — вход за установяване в трето състояние
R/W — вход за четене/запис

Съкращения на изходите в дясното поле

Y — изход на ЛЕ ($Y_1, Y_2, \ldots Y_n$)
Q — изход на ЛЕ, тригер, брояч, регистър
$\overline{Q}$ — изход на ЛЕ, тригер, брояч, регистър
Σ — изход

Съкращения в основното поле

& — И $Y = X_1X_2,\ Y = X_1X_2 \ldots X_n$
1 — НЕ $Y = \overline{X}$ инвертор
& — И–НЕ $Y = \overline{X_1X_2},\ Y = \overline{X_1X_2 \ldots X}$
1 — ИЛИ–НЕ $Y = \overline{X_1 + X_2},\ Y = \overline{X_1 + X_2 + \ldots X_n}$
1 — буфер $Y = X$
▷ — повишена товароспособност; повишено колекторно захранване
γ — повишена товароспособност
⎍ — чакащ мултивибратор
⎎ — тригер на Шмит
⊕ — ИЗКЛ.ИЛИ
T — тригер (автомат)
D — тригер
RS — тригер
JK — тригер
TMS — тригер
CD, DC — шифратор и дешифратор
X/Y — кодови преобразуватели
MX — мултиплексори
DMX — демултиплексори
BD — дешифратори от двоично-десетичен код
M — памет
F — мултивибратор
CT, CT2, CT10 — броячи
TL — регистри-памет
S — суматор
SM — суматор-памет
CMP — компаратор

RG — преместващ регистър
BRM — делител на честота
RAM — оперативна памет
DRAM — динамична оперативна памет MOS
ROM — постоянна памет
EPROM — изтриваща програмируема памет
CPU — микропроцесор

На фиг. 7.39*б* е показано международно означение на ТТЛ ИС от типа 7400. Виждаме, че се касае за "четири двувходови логически елемента И-НЕ". Това е начинът, по който се представят ТТЛ ИС в справочниците. Обръщаме внимание на захранването, а също така и на "малките кръгчета", които всъщност изразяват НЕ. На фиг. 7.39*в* е показана същата ТТЛ ИС чрез условен правоъгълник със съответните букви и знаци, като захранването се подразбира.

На фиг. 7.39*г* аналогично е показана ТТЛ ИС от типа 7402. Тук е представена "Четири двувходови логически елемента ИЛИ-НЕ", а на фиг. 7.39*д* е начертано блоковото ѝ означение.

Умоляваме читателите с по-малък опит да овладеят тези блокови означения, които често се използват в литературата и практиката.

7.7.3. ОСНОВНИ ПАРАМЕТРИ НА ТТЛ СХЕМИТЕ

Когато се посочват параметрите на дадена ТТЛ ИС, те се отнасят обикновено за един ЛЕ. В редица справочници обаче тези параметри се отнасят понякога за цялата ИС, поместена в корпуса. При това ЛЕ може да се намира поне в две логически състояния. Затова читателят трябва с повишено внимание да ползва книги, справочници и др., когато се отнася за параметри и данни.

Важно е да се има предвид, че продължителността на двете логически състояния (лог. 0 и лог. 1) могат да имат различно времетраене, например от десетки наносекунди до няколко часа! Тази особеност понякога се забравя, когато се имат предвид напр. входни токове, изходни токове, обща консумация, разсейвана мощност и др.

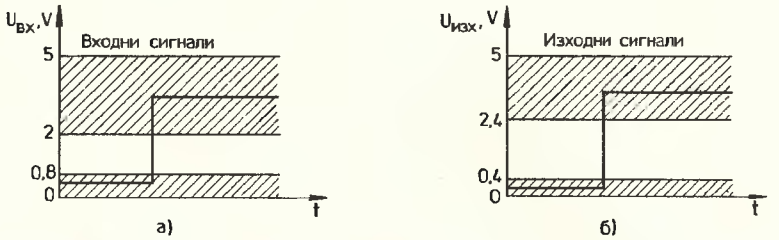
Към споменатите особености трябва да добавим и значителните толеранси, които са неизбежни при съвременните технологии. Затова са се наложили следните видове параметри:

— *Типови параметри.* Те представляват средна стойност, получена при голям брой лабораторни измервания.

— *Допустими параметри.* Това са предимно напрежения и токове, които не бива да се надвишават по време на експлоатация.

— *Гарантирани параметри.* Това са параметрите, гарантирани от производителя.

Нивà на сигналите. Дотук използвахме двете нивà на напрежението: ниско ниво (лог. 0) и високо ниво (лог. 1). Поради неизбежните толеранси тези две нивà не са строго фиксирани, а се отнасят всъщност до *две зони*, в които трябва по стандарт да се намират двете работни нивà (фиг. 7.40). Това е продиктувано както от сигурността на превключването, така и от шумоустой-



Фиг. 7.40

чивостта на ЛЕ. Поради същите причини обхватът на входните сигнали е малко по-широк от този на изходните. В много книги и учебници се използват следните ориентировъчни данни: ниско ниво — под 0,4 V, включително нула; високо ниво — над 2,4 V, но не повече от 5 V. Точната стойност на високото ниво се влияе от товарното съпротивление. Например при $R_t = 4$ kΩ високото ниво е около 3,6 V. Повтаряме, че всичко е съобразено със сигурността на цифровите устройства, където превключванията се извършват от стотици и хиляди транзистори.

Трето състояние Z. В по-сложните ИС се налага т. нар. изключване от вътрешната мрежа, като това се отнася главно за изхода, при което захранването се запазва. Като се имат предвид високите честоти, при които много често се работи (напр. десетки MHz), въведено е понятието "висок импеданс", което се нарича още "трето състояние" и се бележи със Z. В схемно отношение това "прекъсване" се осъществява обикновено чрез диод или запушен транзистор. Така че прекъсването не е абсолютно и притежава макар и нищожен утечен ток.

Захранване. Стандартното напрежение за захранване на ТТЛ ИС беше обяснено в т. 7.7.2. Тук само ще добавим, че захранващото напрежение трябва да бъде стабилизирано +5 V. Това е нужно за сигурен режим на работа, като фирмите не гарантират, че при надвишаването на 5,5 V няма да настъпят пробиви. Изобщо в цялата импулсна и цифрова техника съществуват "идеални" възможности да възникнат напрежения, по-големи от захранването (вж. напр. фиг. 7.43*а*) и това налага филтрация с необходимия запас.

Когато захранващото напрежение не е +5 V, това изрично се посочва в справочниците. Такъв е напр. случаят, когато ЦИС са от типа памети, които се захранват с три напрежения: +5 V, −5 V и +12 V.

Тъй като работят в импулсен режим, консумацията на ИС зависи както от типа, така и от логическото им състояние (**запомнете това**). Нека да посочим някои от величините, свързани със захранването:

U_{CC} — захранващо напрежение ($U_{CC} = 5 \pm 0,25$ V)
I_{CC} — ток, консумиран от цялата ИС или от един ЛЕ

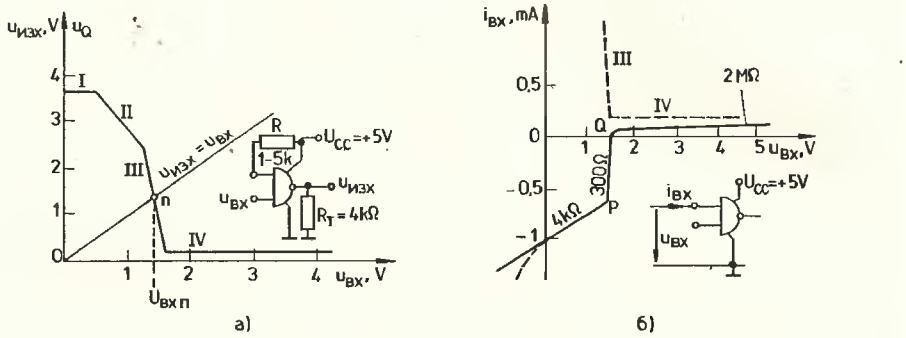
Други напрежения и токове. По време на работа не бива да се забравя, че са важни както някои допустими напрежения, така и токовете във входовете и изхода (вж. табл. 7.2.). По-важни от тях са следните:

U_{CC0} — допустимо напрежение между колектор и шаси при отворен колектор
I_{CC1} — ток, консумиран от ИС (или от един ЛЕ) при лог. 1 на изхода
I_{CC0} — ток, консумиран от ИС (или от един ЛЕ) при лог. 0 на изхода
I_{Q1} — допустим изходен ток при лог. 1 на изхода
I_{Q0} — допустим изходен ток при лог. 0 на изхода
$I_{вх0}$ — максимален входен ток при състояние 0 на входа
$I_{вх1}$ — максимален входен ток при състояние 1 на входа
I_{QZ0}, I_{QZ1} — изходен ток на утечката в състояния 0 и 1 на изхода
$t_{и(2)}$ — минимална продължителност на пусковия импулс, като по време на импулса нивото е 0
t_s — време за подготовка (минималното време, в което трябва да постъпи информационният сигнал)
t_h — време на задържане (минималното време, в което трябва да се задържи неизменен сигналът на данните)
F_{max} — максимална честота на превключване на тригера.

Въпросите, свързани с динамичните параметри на ТТЛ ИС, са извън целта на настоящата книга, още повече че именно тук са големи различията както между авторите, така и при фирмите производителки. Трябва обаче да подчертаем, че преминаването от едното състояние в другото и обратно не са равностойни. Защото в единия случай става зареждане, а в другия случай — разреждане на нежелани капацитети. При това изходното съпротивление на ТТЛ схемите в двата случая не е едно и също. Предният фронт има продължителност около 10 ns, докато отрицателният е двойно по-къс.

Бързодействието на една ТТЛ ИС зависи както от продължителността на фронтовете на превключването, така и от времената на закъснение на сигнала. Аналитично тя се изразява с формулата $F = 1/(t_{ф01} + t_{ф10} + t_{з01} + t_{з10})$. Тези четири величини силно се влияят от сумарния паразитен капацитет и сумарното активно съпротивление, като в каталозите на фирмите изрично се посочват. Например за серията 74LS редица параметри са измерени при $R_T = 2$ kΩ и $C_T = 15$ pF, при което бързодействието им е от порядъка на 1–50 MHz, като в някои случаи е и повече.

Предавателна характеристика. Тя изразява зависимостта на изходното напрежение на ЛЕ от входното, при определено товарно съпротивление, т.е. $u_{изх} = f(u_{вх})$. Тази зависимост е показана графически на фиг. 7.41*а*. Отнася се за ТТЛ ИС от 74-та серия, съдържаща в себе си ЛЕ НЕ при $R_T = 4$ kΩ. На същата фигура



Фиг. 7.41

е показана схемата на свързване, като са изобразени допълнително захранването и шасито. Графиката започва да се снема от началото на координатната система, като поне на един от входовете нивото е лог. 0, а на изхода е лог. 1. Останалите входове се свързват към захранването чрез резистор. В самата графика различаваме следните четири области:

I област. Тя съответствува на лог. 1 на изхода и е стабилна. При $R_T = 4$ kΩ нивото е около 3,6 V, а при 100 kΩ то е около 4 V.

II област. Тя започва от около 0,55 V на входа и завършва при около 1,2 V, като практически е линейна. Тази област не е желана, тъй като влошава шумоустойчивостта на ЛЕ.

III област. Тя започва от около 1,2 V и завършва при около 1,3 V, т.е. широчината ѝ е около 0,1 V. Тази област е *нестабилна*, като се приема, че в средата ѝ (точка n) става превключването на изхода от лог. 1 в лог. 0. В тази област ЛЕ работи като усилвател и е желателно да бъде по-тясна. Поради нежелателните обратни връзки могат да възникнат паразитни трептения с честота 10–15 MHz и трябва да се вземат съответни мерки. Тази област обаче може да се използва и за "полезно самовъзбуждане" — напр. при автогенератори, като изходът нарочно се свърже с входа чрез резистор (вж. по-нататък).

IV област. Тя съответствува на лог. 0 на изхода и е също стабилна. При разглеждания случай ниското ниво е около 0,1 V.

В заключение ще подчертаем, че цялата цифрова техника, чиято основа е 74-та серия, използва всъщност I област и IV област. Те съответствуват на лог. 1 и на лог. 0, докато останалите две области съответствуват на превключването, което е относително краткотрайно.

Ще подчертаем също, че предавателната характеристика се отнася всъщност за един сложен четириполюсник, дори многополюсник. Казваме "сложен", тъй като схемата съдържа няколко транзистора и стъпала, които са директно свързани и при определени входни напрежения настъпват запушване и отпушване ту на един, ту на друг транзистор. Именно поради това предавателната характеристика не е нито права (вж. фиг. 1.21*а*), нито експоненциална линия. Нека да добавим, че предавателната характеристика на идеалния превключвател е хоризонтална линия на ниво лог. 1 и веднага след нея хоризонтална линия на ниво лог. 0.

Входна характеристика. Тя дава зависимостта между входното напрежение и входния ток, т.е. по дефиниция изразява входното съпротивление и практически не се влияе от товара: $i_{вх} = f(u_{вх})$.

На фиг. 7.41*б* е показана характеристиката, типична за ТТЛ ИС от типа 7400. За улеснение с прекъсвана линия е дадена част от предавателната характеристика, а също така и схемата, по която става снемането ѝ. Поради вече изяснените причини входната характеристика е права линия само до около 1,5 V, като наклонът съответствува на около $R_{вх0} = 4$ kΩ. При отрицателни входни напрежения се допуска те да не са по-големи от $-1,4$ V, а входният ток — не повече от 6 mA. С прекъсвана линия е показан случаят, когато са вградени защитни диоди.

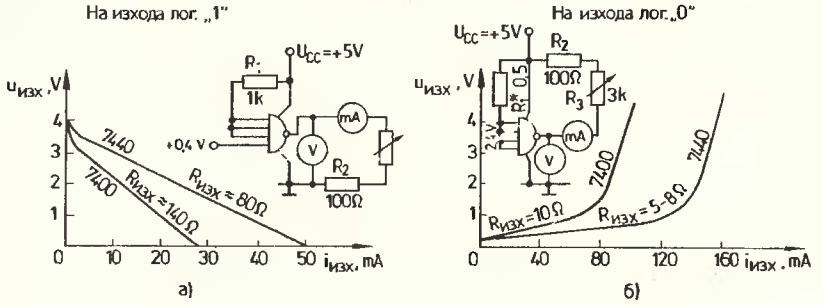
В точка P кривата върви нагоре стръмно до точка Q, като между тях входното съпротивление е около $R_{вхо} = 300$ Ω. Входното напрежение между P и Q е около 100 mV.

След точката Q характеристиката върви почти хоризонтално чак до настъпване на пробив (около 8–9 V), като съпротивлението $R_{вх1}$ е от порядъка на 2 MΩ. В този участък входният ток е около 10 μA, но не повече от 40 μA. От характеристиката се вижда, че надвишаването на входното напрежение е опасно. Затова редица фирми са възприели за гаранция $U_{вх\,max} = 5,5$ V. Както ще

видим по-нататък, на входовете на повечето ТТЛ ИС са вградени *защитни диоди*. От фиг. 7.41*б* става ясно, че входното съпротивление на една ТТЛ ИС има сложен характер. В трите участъка то има стойности съответно: около 4 kΩ, след това 300 Ω и при входно напрежение над 1,5 V стойността му е около 2 MΩ. Като се има предвид, че обикновено при ТТЛ ИС се работи с положителна логика, може да се приеме, че когато на входа се подаде лог. 1, входът представлява запушен диод (всъщност се касае за няколко диода) и че $R_{вх}$ е от порядъка на 2 MΩ. Когато на входа се подаде лог. 0, той представлява отпушен диод, като входното съпротивление е около 4 kΩ и се определя от схемата (вж. по-нататък). Затова отново повтаряме, че основните параметри на цифровите схеми силно зависят от тяхното логическо състояние.

Изходна характеристика. Тя изразява зависимостта на изходното напрежение на ЛЕ от изходния ток, т.е. $u_{изх} = f(i_{изх})$. Прилича на товарната характеристика на различните токозахранващи източници — напр. батерии, акумулатори, токоизправители и др., където по ординатата се нанася "клемното" напрежение, а по абсцисата — изходният ток.

Тази зависимост силно зависи от логическото състояние на ЛЕ. Затова на фиг. 7.42*а* е показан случаят, когато състоянието на изхода е лог. 1 (на входа е 0,4 V). Начертани са характеристиките



Фиг. 7.42

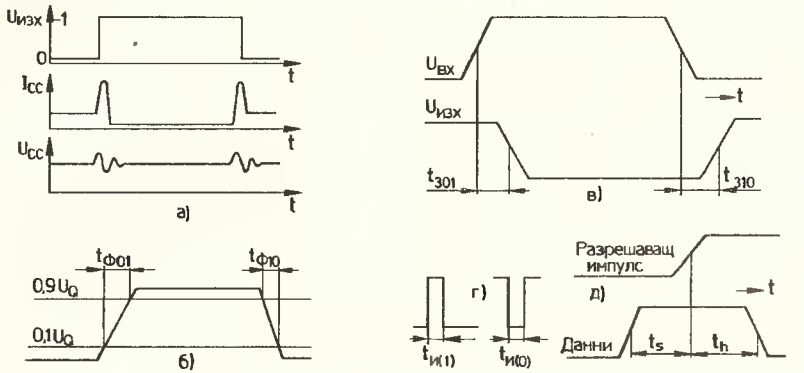
както на стандартната серия 7400 ($N_{Q1} = 10$), така и на ТТЛ ИС от типа 7440, която е с повишена товароспособност ($N_{Q1} = 40$). Показана е и електрическата схема за снемането ѝ, като резисторът R_2 има предпазна роля. Обръщаме внимание, че тук токовете са значителни и освен това максимално допустимата мощност на разсейване на ТТЛ ИС е около 500 mW за целия корпус.

В началото характеристиката на ЛЕ е закривена и тук изходното съпротивление за серия 7400 е около 70 Ω. След около 0,1 mA изходната характеристика е практически права линия чак до късо съединение на изхода. Токът на късо съединение за серията

7400 е около 25–30 mA (но не повече от 55 mA), а за серията 7440 той е около 50–60 mA (но не повече от 70 mA). Бързаме обаче да споменем, че късо съединение на изхода не се препоръчва освен за кратко време (напр. 1–2 s при измерване), при това само за един ЛЕ в даден корпус.

Показаната характеристика се отнася за стандартната серия 7400, докато при серията 74L (тя е с понижена консумация) точката на пресичане става при ток 7 mA, а при серията 74LS е около 14 mA. Споменатата особеност е важна и трябва да се спазват препоръките, дадени в справочниците. За 7400 е посочено I_{Q0} 16 mA.

На фиг. 7.43*а* са показани времедиаграмите на изменението на изходното напрежение $U_{изх}$ на една ТТЛ ИС от типа 7400, изменението на тока I_{CC} и изменението на захранващото напреже-



Фиг. 7.43

ние U_{CC}. Случаят е избран при сравнително ниски честоти и не особено големи кондензатори. С това искаме да подчертаем, че "локалните" филтриращи кондензатори са абсолютно необходими при работа в импулсен режим. Напомняме, че разпределените капацитети и разпределените индуктивности участват в паразитни трептящи кръгове и именно те са причините за увеличаване и след това затихване на захранващото напрежение.

Коефициент на натоварване на изхода N_Q. Той показва какъв най-голям брой входове на други схеми от същия тип могат да се включат към изхода на разглежданата ИС. Обикновено $N_Q = 10$, но в някои случаи той е по-голям. Коефициентът може да се получи, като се раздели максимално допустимият изходен ток на входния ток на разглежданата ИС. Съществуват ТТЛ ИС с т. нар. "възможност за разширяване", които за целта имат отделен вход за разширяване.

Динамични параметри. Въпросът за бързодействието на ТТЛ ИС е централен проблем. Той е определящ фактор за работата на редица автоматични устройства и особено за компютрите, където сигналите преминават последователно през десетки ЦИС. Нека да припомним, че скоростта на електрическите сигнали в проводниците е 300 000 km/s или, което е все едно, през проводник, дълъг 30 cm, сигналът преминава за 10^{-9} s, т.е. за една *наносекунда*. Следователно бързодействието е пряко свързано с времената на превключване и по-точно — с фронтовете на импулсите.

Вече обяснихме, че получаването на абсолютно правоъгълни импулси е невъзможно главно поради паразитните капацитети. Затова неудобните експоненциални криви се заменят с наклонени прави линии, а при краткотрайни импулси — те се идеализират. При измерване продължителността на фронтовете са приети условно нивата 0,1 и 0,9 от изходния сигнал U_Q, а в други случаи се приема средата на размаха на сигналите (това много често се използва в компютърната техника). Най-важните динамични параметри са следните (фиг. 7.43*б, в, г, д*):

$t_{ф01}$ — продължителност на предния (положителен) фронт;
$t_{ф10}$ — продължителност на задния (отрицателен) фронт;
$t_{з\,ср}$ — средно време на задържане (превключване), което се дава с формулата $t_{з\,ср} = 0,5(t_{ф01} + t_{ф10})$;
$t_{з\,01}$ и $t_{з\,10}$ — времето за закъснение съответно на положителния и отрицателен фронт от входа до изхода на ИС;
$t_{и}$ — минимална продължителност на пусковия импулс (тригер, мултивибратор, регистри и др.);
$t_{и(1)}$ — минимална продължителност на пусковия импулс, като по време на импулса нивото е лог. 1.

Максимална мощност на разсейване P_d (P_{CC}). По-голяма част от ТТЛ ИС са маломощни — напр. $P_d = 0,05$–$0,5$ W. При специализираните ИС тази мощност може да е по-голяма.

Когато е необходимо да се задейства някакъв изпълнителен механизъм или индикатор, използва се или специална ТТЛ ИС, или дискретен транзистор (вж. т. 6.3.13). При 7400 серия максимално допустимата мощност, която може да разсее корпусът им, е 0,5 W.

Шумоустойчивост. Тя се измерва във V. Представлява максимално допустимите сигнали на входа, които насложени към работните сигнали, все още не променят логическите състояния на ЛЕ. При добрите ТТЛ ИС шумоустойчивостта е под 0,2–0,3 V.

Степен на интеграция. По аналогия с градивните компоненти (вж. глава 4) тук степен на интеграция означава броя на ЛЕ, разположени на подложката на ТТЛ. Различаваме малка, средна, голяма и свръхголяма степен на интеграция. През последните 15

години този параметър не прави такова силно впечатление, още повече че има съобщения за нови технологии. В това отношение "рекордът" за степента на интеграция се държи от паметите на базата на MOS технологиите.

Нека сега накратко да обобщим най-важните параметри на стандартната 74-та серия:

— входно съпротивление — около 2 MΩ
— изходно съпротивление — около 70 Ω
— лог. 0 (ниско ниво) — около 0,1 V
— лог. 1 (високо ниво) — около 3,6 V
— време на превключване — около 9 ns
— средна консумация на един ЛЕ — около 5–10 mA
— максимална мощност, разсейвана от корпуса, 0,5 W

Повтаряме, че това са ориентировъчни данни за стандартната серия. За различните типове от 74-та серия (напр. H, L, S, LS) данните варират в определени граници.

Освен захранващото напрежение във всяко едно цифрово устройство съществуват значителен брой *сигнални линии* (проводници), по които в различни моменти се появяват и изчезват информационни и управляващи сигнали, като нивата им са две — лог. 1 и лог. 0.

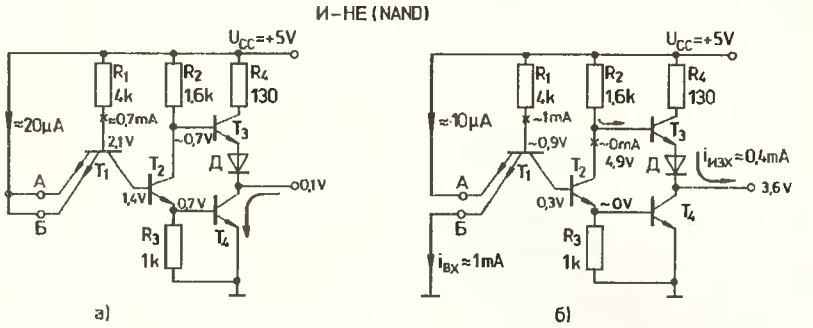
7.8. СХЕМНИ ОСОБЕНОСТИ НА ТТЛ ИНТЕГРАЛНИТЕ СХЕМИ

Основният логически елемент на разглежданата от нас ТТЛ серия е комбинираната схема 7400. Това са четири еднакви двувходови ЛЕ И-НЕ, поместени в един корпус с общо захранване (вж. фиг. 7.39). Сред конструкторите и радиолюбителите този прочут чип е известен още като "четирите нанд-а". Това е базовата схема, на която се основава почти цялата 74-та серия. Фактът, че тя е била възприета от редица фирми и продължава да се произвежда и до днес, показва, че споменатият нанд е върхово постижение в интегралната схемотехника. Неговото анализиране помага на всички, които желаят да овладеят свойствата и особеностите и на другите ИС.

7.8.1. АНАЛИЗИРАНЕ НА РАБОТАТА НА ТТЛ ИС ОТ ТИПА 7400

На фиг. 7.44*а* е показана основната електрическа схема на ЛЕ И-НЕ. Тя съдържа четири NPN интегрални транзистора, четири интегрални резистора и един интегрален диод. Избран е двувходов ЛЕ за по-лесно обяснение. От тази серия съществуват още

видове, чиито входове са 3, 4, 8 и др. Още тук се вижда, че броят на входовете зависи от първия транзистор, който *многоемитерен*, а това се постига технологически лесно (вж. напр. фиг. 5.17).



Фиг. 7.44

Следващата особеност на този транзистор е, че той е *инверсен* (вж. част I, т. 4.10). При тази технология площта на колектора е равна на тази на емитера. Освен това базата не е толкова тънка и това води до необичайни стойности на двата коефициента $\alpha \approx \beta \approx 0,01$. От това следва, че емитерът и колекторът са равностойни, като при нормално свързване напрежението на колектора е по-високо от това на емитера, а при инверсно свързване напрежението на емитера е по-високо от това на колектора. Следователно според логическите състояния на входовете транзисторът T_1 работи ту в нормален, ту в инверсен режим. Нашето скромно мнение е, че именно това е върхово постижение на цялата интегрална схемотехника. Или казано по друг начин, рязкото намаление на коефициента β довежда до допълнителни печалби, като голямо входно съпротивление, лесна реализация на няколко емитера и елементарно получаване на логическата функция НЕ. Обръщаме внимание, че силното намаляване на коефициента β не влияе върху цялостната работа на ЦИС, където усилване по напрежение липсва, защото двете нива (лог. 0 и лог. 1) са едни и същи както на входа, така и на изхода.

Разглежданата схема е ЛЕ от типа 7400 и по-точно 1/4 7400 и не случайно се започва с нея. При подобрените серии (вж. табл. 7.2) има някои изменения както в схемата, така и в стойностите на резисторите. Забележете, че между изхода и входовете връзката е галванична (т.е. липсва кондензатор), което осигурява голямо бързодействие.

За да обясним действието на основната схема, ще го разделим на два етапа, съответстващи на двете логически състояния на изхода.

На изхода състоянието е лог. 0. В този случай двата входа са свързани директно (или чрез $R = 1$–5 kΩ) към захранването, т.е. подадена е лог. 1 (фиг. 7.44*а*). В това инверсно състояние T_1 е запушен и при него веригата колектор-емитер практически е прекъсната. Базата му е по-положителна спрямо колектора с около 0,7 V и колекторният преход представлява отпушен диод. Така токът от около 0,7 mA отпушва транзистора T_2. Емитерният ток на T_2, минавайки през R_3, поражда напрежителен спад от около 0,7 V, с което транзисторът T_4 е напълно отпушен. Следователно напрежението на изхода е около 0,1 V, т.е. лог. 0.

Токът през T_2 поражда напрежение около 0,7 V на базата на транзистора T_3. В емитера му обаче е включен диод, през който протича ток във веригата R_2-емитерния преход на T_3-$Д$-отпушения T_4. По такъв начин диодът "повдига" напрежението на емитера и T_3 се оказва запушен. Това е поредната "хитрост" в схемотехниката, в резултат на което протича базисен ток, а напрежението колектор-емитер е под 0,5 V и следователно равенството $I_C = \beta I_B$ не е в сила (вж. фиг. 2.9*а*). Или накратко, T_3 като цяло е запушен, а емитерният му преход е отпушен. Транзисторът T_2 работи по схема с разделен товар, като T_3 и T_4 се намират в противоположни състояния.

Забележете, че в този случай изходното напрежение е почти нула, докато $i_{изх} \leq 16$ mA. Това е допустимият изходен ток I_{Q0}, който се поражда от входовете на следващото стъпало (такъв е напр. случаят, ако вход $Б$ от фиг. 7.44*б* се свърже с изхода на фиг. 7.44*а*).

На изхода състоянието е лог. 1. В този случай поне на един от входовете е подадена лог. 0 (фиг. 7.44*б*). Тук свързването на транзистора T_1 не е инверсно, а нормално, като веригата колектор-емитер не е прекъсната.

В това състояние транзисторът T_1 е отпушен и токът през вход $Б$ се определя от резистора R_1. В съответствие с равенството $I_C = \beta I_B$ колекторният му ток протича, но е около 100 пъти по-малък от базовия. Ефектът от нищожната стойност на коефициента β довежда до това, че колекторният ток на T_1 не е достатъчен за отпушване на T_2 ($U_{BET2} \approx 0,3$ V), поради което практически липсва спад върху резистора R_3 и транзисторът T_4 е запушен. На схемата е посочен $i_{изх} = 0,4$ mA (но не повече от 1,4 mA), чиято стойност зависи от товара. Една част от този ток преминава през $R_2 - T_3$-$Д$-товар (последният не е показан), а по-голямата част от този ток преминава през веригата $R_4 - T_3$-$Д$-товар. На изхода се получава лог. 1 и стойността ѝ е около 3,6 V. Транзисторът T_3 в действителност не е напълно отпушен и това подобрява бързодействието, защото липсва насищане и разсейване на токоносителите в базата. Спадът върху $R_4 - T_3$-$Д$ е около 1,4 V, т.е. спадът върху $Д$ е под 0,7 V, а U_{CE} е над 0,1 V.

ЛИЧНА БИБЛИОТЕКА Тодор Неделчев

Броят на входовете практически не влияе върху резултата. Логическата функция на разглежданата схема е $Y = \overline{X_1.X_2}$.

След тези обяснения ще бъде неправилно да се каже, че това е сложен инвертор. Поради наличието на два и повече входове това е логическата схема И-НЕ.

Нека сега да резюмираме някои особености на схемата И-НЕ, която е в основата на цялата 74-та серия.

Първо. При серийното производство на ТТЛ схемите споменатите вече толеранси (в транзистори, резистори, диоди и др.) са неизбежни. Затова съществуват типови, допустими и гарантирани параметри (вж. т. 7.7.3). Поради това голяма част от авторите рядко използват електронни схеми с нанесени данни за напрежения и токове.

Второ. Поради споменатите толеранси данните, посочени на фиг. 7.44, не могат да бъдат точни, а са ориентировъчни. Вече споменахме, че в книгата става дума за стандартната 74-та серия. Но от таблица 7.2 се вижда, че съществуват още поне четири вида серии, чиито основни параметри се различават не с проценти, а няколко пъти. Следователно редица данни, използвани от автора, имат не справочен, а методически характер.

Трето. От фиг. 7.44*а* се вижда, че допустимият изходен ток в случая е $I_{Q0} \leq 16$ mA. Ако вземем под внимание, че на фиг. 7.44*б* входният ток на вход *Б* е около 1 mA, може да направим погрешното заключение, че транзисторът T_4 може да "издържи" около 16 входа. Производителите обаче спазват толерансите и затова в справочниците за стандартната серия е посочен коефициент на натоварване на изхода $N_Q = 10$.

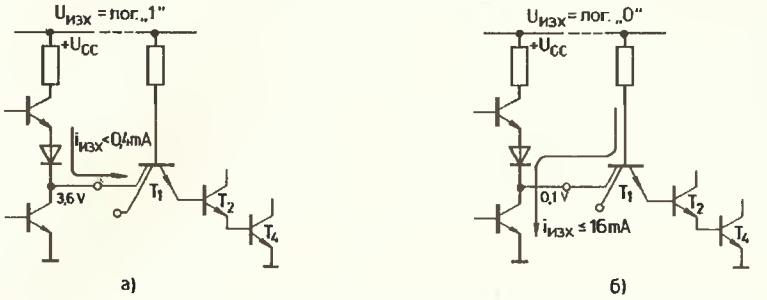
Четвърто. В разглежданата 74-та серия главният "герой" е многоемитерният транзистор с нищожен коефициент на усилване. Той няма аналог в дискретната схемотехника и не може да се реализира в обикновена лаборатория. Както вече видяхме, неговите предимства са следните: осигуряване на много входове, постигане на голямо входно съпротивление, реализация на логическата функция НЕ по елементарен начин.

Пето. Анализът показва, че коефициентите на усилване на останалите транзистори трябва да отговарят на условията $\beta_2 > 4$, $\beta_3 > 12$, $\beta_4 > 6$. На практика техните коефициенти на усилване са значително по-големи и точната им стойност зависи от вида на серията.

Шесто. При интегрално изпълнение съществуват "паразитни" транзистори и "паразитни" кондензатори (вж. напр. т. 5.4). В случая тези особености са пренебрегнати, но понякога трябва да се имат предвид.

Седмо. В приетия импулсен режим (ниско ниво, високо ниво) разглежданият ЛЕ не усилва по напрежение. От фиг. 7.45*а, б* се

вижда, че както на входа, така и на изхода тези две нива са еднакви (примерно 0,1 V и 3,6 V). Схемата обаче усилва по ток, респ. по мощност. При стандартната серия усилването по ток е около 40, а при тези с повишена товароспособност то достига 150–200.



Фиг. 7.45

Осмо. Вече знаем, че основният ЛЕ И-НЕ представлява 1/4 7400, т.е. в един корпус са разположени четири еднакви схеми с общо захранване (вж. фиг. 7.39*б, в*). Добре е да се запомни, че ИС от типа 7410 се състои от три еднакви тривходови ЛЕ, 7420 — от два еднакви четиривходови ЛЕ, а 7430 — от един осемвходов ЛЕ.

Девето. Когато всички входове се оставят свободни, това не е опасно. Все едно, че им е подадена лог. 1 и следователно T_4 е отпушен, т.е. "опасността" идва от входовете на следващите схеми.

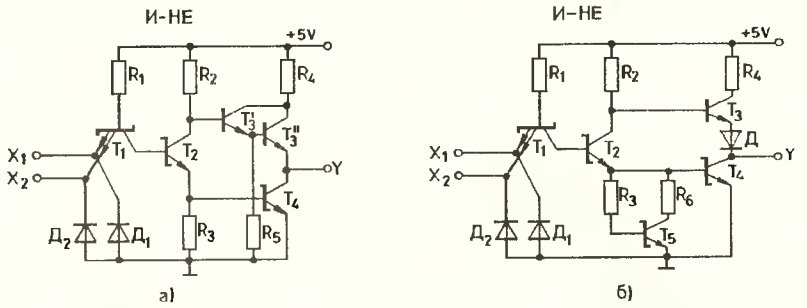
Десето. Почти единственият начин за повреждане на разглежданията ЛЕ е да се свърже изходът директно към захранването U_{CC}. В този случай транзисторът T_4 обикновено излиза от строя, защото никой не може да гарантира, че той е запушен. **Запомнете това.**

7.8.2. НЯКОИ ОСОБЕНОСТИ НА 74-ТА СЕРИЯ

Разглежданата серия се оказа универсална и поради това, че позволява да се правят редица допълнения и усъвършенствувания. Нека да разгледаме по-важните от тях.

Предпазни диоди във входовете. От входната характеристика установихме (фиг. 7.41*б*), че при отрицателни напрежения на входа над 0,5 V това може да повреди ЛЕ. За предотвратяване на тази възможност в самата схема са вградени предпазни диоди, свързани с входовете (фиг. 7.46*а*). Така се повишава устойчивостта на цялата ТТЛ ИС против нежелани напрежения.

Шотки транзистори. Вече изяснихме (вж. т. 5.4), че свързването на базата с колектора чрез Шотки-диод значително повишава бързодействието и това се нарича още Шотки транзистор. На фиг. 7.46*а* е показан ЛЕ И-НЕ, като схемата съдържа три Шот-



Фиг. 7.46

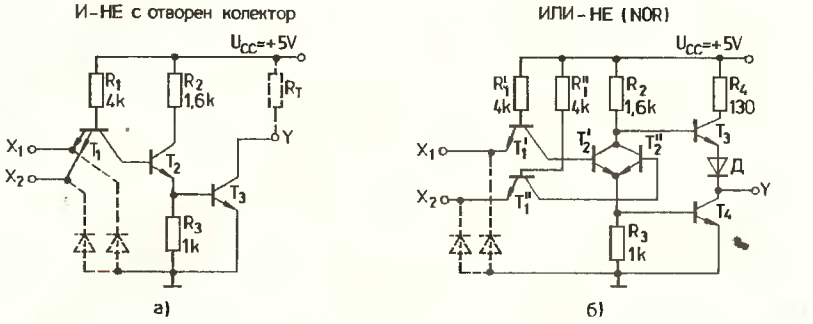
ки транзистора, а транзисторите T_3' и T_3'' са свързани по схемата Дарлингтон. Поради наличието на двата последователни прехода тук липсва диод. Подобна схема се използва от редица фирми за увеличаване на бързодействието и товароспособността. Данните за резисторите при различните видове ИС са дадени в таблица 7.3.

Таблица 7.3

	R_1	R_2	R_3	R_4	R_5	R_6
Стандартни	4 k	1,6 k	1 k	130 Ω	—	—
Бързодействуващи	2,8 k	760 Ω	470 Ω	58 Ω	4 k	—
С понижена консумация	40 k	20 k	12 k	500 Ω	—	—
Шотки ТТЛ	2,8 k	900 Ω	500 Ω	50 Ω	3,5 k	250 Ω
Понижена консумация плюс Шотки	25 k	8 k	1,5 k	200 Ω	4 k	3 k
Повишена товароспособност	4 k	600 Ω	400 Ω	100 Ω	4 k	—

На фиг. 7.46*б* е показана схема с пет транзистора, като T_1, T_2 и T_5 са тип Шотки. Тази схема се използва както за увеличаване на бързодействието, така и за понижаване на консумацията и подобряване на товароспособността. Данните за резисторите се различават при различните фирми.

Логически елемент с отворен колектор. Когато са нужни по-голям ток и по-високо напрежение, използва се ЛЕ с отворен колектор. При него колекторът на крайния транзистор е изведен на корпуса (фиг. 7.47*а*). Тук може да се включи индикатор или изпълнителен елемент — напр. лампа, светодиод, намотката на реле и др. В такива ЛЕ крайният транзистор е оразмерен за подходящи напрежения и токове. Например ТТЛ ИС 7401 съдържа четири двувходови ЛЕ с отворен колектор, като максималното напрежение (спрямо шаси) на отворения колектор е $U_{CC0} = 5,5$ V, а максималният му ток е $I_{CC0} = 12$ mA. Може да се посочи и ТТЛ ИС от типа 7406, при който $U_{CC0} = 30$ V и $I_{CC0} = 32$ mA.



Фиг. 7.47

Комбинирана ИС от типа ИЛИ-НЕ. В разглежданата 74-та серия настоящата схема е втората по значение. Както вече е известно, двете схеми И-НЕ и ИЛИ-НЕ са градивните елементи и с всяка от тях могат да се получат всички основни типове ТТЛ.

На фиг. 7.47*б* е показана вътрешната структура на ЛЕ от типа двувходова ИЛИ-НЕ в стандартно изпълнение. Напомняме, че логическата функция ИЛИ изисква поне два входа.

Когато и на двата входа се подаде лог. 0, двата транзистора T_1' и T_1'' (те имат $\beta \approx 0,01$) не могат да отпушат T_2' и T_2'', при което T_4 също не е отпушен. При това положение състоянието на изхода е лог. 1.

При всички останали комбинации на входовете (вж. фиг. 7.21*в*), T_1' или T_2'' отпушват поне един от T_2' и T_2'', а това води до отпушване на T_4 и състоянието на изхода е лог. 0. Следователно логическата функция на тази схема е $Y = \overline{X_1 + X_2}$. Поради наличието на два входа тази сложна схема не е инвертор, а е логическата схема ИЛИ-НЕ.

В схемно отношение фигурата показва, че както изходът, така и двата входа са аналогични на случая с ЛЕ И-НЕ. Разликата

е обаче в транзисторите T_2' и T_2'', чиито емитери и колектори са свързани заедно и така се реализира логическата операция ИЛИ.

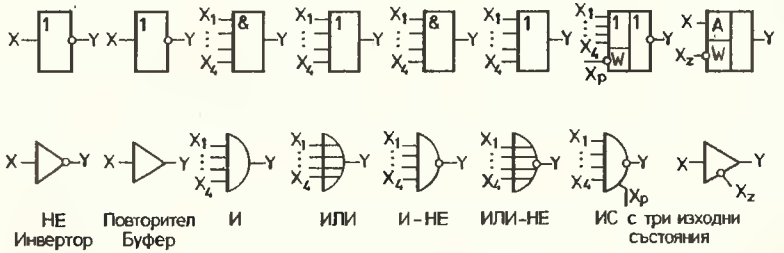
Освен двувходовия ЛЕ ИЛИ-НЕ, който е 1/4 7402 съществуват още напр. 7427 (състои се от четири еднакви двувходови ЛЕ с по-голям коефициент на натоварване), 74128 (състои се от четири еднакви двувходови ЛЕ, предназначени за товар 50 Ω), 74260 (състои се от два еднакви петвходови ЛЕ!) и т.н.

Още веднъж напомняме, че се касае за ИС ИЛИ-НЕ от стандартната серия, чиито основни параметри (за входовете и изхода) са също стандартни (вж. напр. фиг. 7.42, 7.43, 7.45 и таблица 7.2). Тук е в сила и значението на буквите (след числото 74), означаващи бързодействие, понижена консумация и т.н.

Инвертори. Това са едновходови ЛЕ от типа НЕ, като няколко еднакви такива елемента са поместени в един корпус с общо захранване. Те не само "обръщат" нивата (затова се наричат инвертори), но притежават голямо входно и малко изходно съпротивление. Те изпълняват познатата логическа функция $Y = \overline{X}$.

От разглежданата 74-та серия такъв е например инверторът 7404, който се състои от шест еднакви ЛЕ НЕ, т.е. за един от тях може да се напише 1/6 7404. Тук става дума за стандартната серия и неговите основни параметри са вече известни на читателя.

Заслужава да спомена типа 7405, който съдържа шест еднакви ЛЕ НЕ с отворен колектор, а с повишено напрежение и отворен колектор е ИС тип 7406. За по-голяма системност на фиг. 7.48 са показани българските и международните блокови означения на някои ЛЕ.



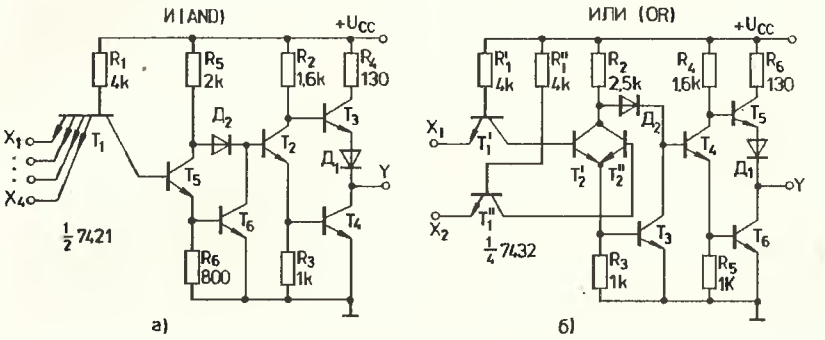
Фиг. 7.48

Повторители (буфери). Това са едновходови ЛЕ, които "повтарят" подадения сигнал (фиг. 7.48). Поместени са няколко еднакви повторители в един корпус с общо захранване. В схемно отношение те напомнят на разгледаните вече 7400, 7402 и др., като притежават голямо входно и малко изходно съпротивление. Например ИС от типа 7407 съдържа шест еднакви повторителя с общо захранване. Те са с отворени колектори, като $U_{CC0} = 30$ V,

и понеже са от стандартната серия, данните за останалите параметри са известни. Поради голямото входно и малкото изходно съпротивление и тъй като не "обръщат" сигналите, повторителите се използват за междустъпални връзки и оттук името буфери.

Логически елемент И (схема на съвпадение). В дискретно изпълнение този елемент беше анализиран в т. 7.3.2. Там установихме, че той може да има най-малко два входа. Когато на всички входове се подаде лог. 1, състоянието на изхода ще е също лог. 1, а при всички останали комбинации (вж. фиг. 7.17*в*) състоянието на изхода ще е лог. 0.

В интегрално изпълнение блоковото означение на четиривходов ЛЕ И е показано на фиг. 7.48, а вътрешната му структура е дадена на фиг. 7.49*а*. Тъй като се касае за 74-та серия, схемата



Фиг. 7.49

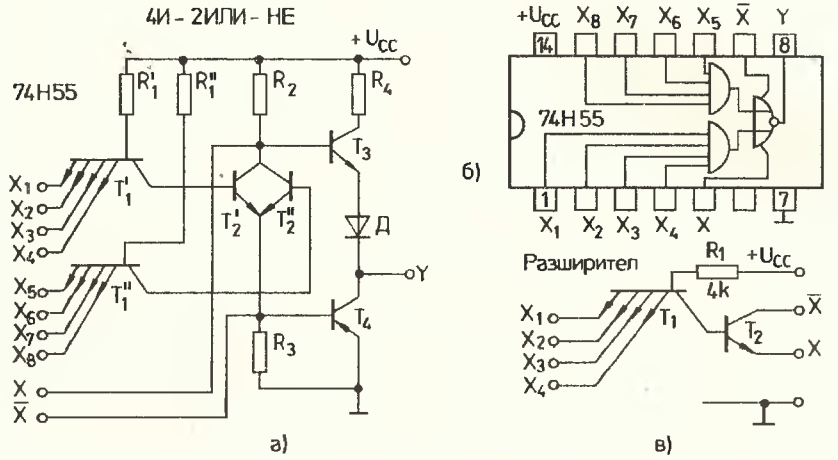
напомня на разгледаната вече 7400, като тук липсва логическата функция НЕ. Това се постига чрез добавяне на T_5, T_6, R_5, R_6 и $Д_2$. Транзисторът T_6 инвертира сигнала, а T_5 осигурява необходимото напрежение за запазване на логическите нива (ниско и високо). Диодът $Д_2$ участва в нелинейна обратна връзка, за да не се насити T_6. Тази схема реализира логическата функция $Y = X_1.X_2.X_3.X_4$. Като пример може да спомена ИС от типа 7408 (който съдържа четири еднакви двувходови ЛЕ И), тип 7409 (който съдържа четири двувходови ЛЕ с отворен колектор и $U_{CC0} = 5{,}5$ V, $I_{CC0} = 20$ mA) и др.

Логически елемент ИЛИ. На фиг. 7.49*б* е показан ЛЕ от типа 7432, който представлява четири еднакви двувходови ИЛИ (напомняме, че тази логическа функция може да се реализира с два и повече входове). Основното свойство на този ЛЕ е, че когато на двата входа се подаде лог. 0, състоянието на изхода е лог. 0, а при всички останали комбинации на входа състоянието на изхода ще е лог. 1 (вж. фиг. 7.18*в*).

В схемно отношение фиг. 7.49*б* напомня на ЛЕ ИЛИ-НЕ, като тук липсва логическата функция НЕ. Това е реализирано чрез $Д_2$, T_3 и T_4, чиято роля беше вече изяснена. Разглежданата схема реализира логическата функция $Y = X_1 + X_2$.

От сравняването на вече разгледаните ЛЕ читателят вероятно е забелязал, че ЛЕ ИЛИ е по-сложен от ИЛИ-НЕ, а също така ЛЕ И е по-сложен от ИЛИ-НЕ. Това е една от причините в цялата 74-та серия да преобладават И-НЕ и ИЛИ-НЕ.

Комбинирана ИС от типа И-ИЛИ-НЕ. При използване на многоемитерни транзистори във входа ЛЕ е вече от типа И-ИЛИ-НЕ. Такъв случай е показан на фиг. 7.50*а*. Тук двата входни транзистора са четириемитерни, като става дума за стандартната ИС от типа 74H55.



Фиг. 7.50

Когато на един вход от T'_1 и T''_1 (напр. X_1 и X_2) се подаде лог. 0, транзисторите T'_2 и $T'''2$ са запушени, при което T_3 е отпушен (товарът не е начертан), а T_4 е запушен. Следователно логическото състояние на изхода е лог. 1. Аналогични са свойствата, ако X_1, X_2, X_3, X_4 се свържат заедно, X_5, X_6, X_7, X_8 също се свържат заедно и ако на така оформените две групи се подаде лог. 0. Или накратко, става дума за комбинации, при които T'_2 и T''_2 са запушени.

Когато на 8-те входа се подават останалите комбинации (а те не са малко), те отпушват поне един от T'_2 и T''_2. При това положение T_4 също се отпушва и на изхода се получава лог. 0. Или накратко, случаите са много, но при всички тях поне един от транзисторите T'_2 и T''_2 е отпушен.

След този анализ може да се каже, че логическата функция на разглежданата схема е $Y = \overline{X_1.X_2.X_3.X_4 + X_5.X_6.X_7.X_8}$. Съкратеното означение, използвано в справочниците, е 4И-2ИЛИ-НЕ. Тук четворката означава броя на входовете на един от входните транзистори, а двойката означава броя на входните транзистори.

От разглежданата фиг. 7.50*а* се вижда, че схемата има още два входа X и $\overline{X}$. Те са изведени на корпуса и служат за свързване на т.нар. *разширители* към тях. Блоковата схема на разглеждания ЛЕ от типа 74H55 е показана на фиг. 7.50*б*. От същата серия обаче се произвеждат и такива ЛЕ (напр. 74LS55), при които не са предвидени разширители и съответните изводи на корпуса са свободни. Обърнете внимание, че двата извода X и $\overline{X}$ са свързани с общия колектор и общия емитер на транзисторите T'_2 и T''_2.

Разширители. Това са спомагателни схеми, които съдържат многоемитерен транзистор T_1 и свързан с него обикновен транзистор T_2 (фиг. 7.50*в*). Както показва името им, тези схеми служат за увеличаване броя на входовете (обикновено с 4), като са оформени в отделен корпус. Такъв е например четиривходовият разширител от типа 7460, който съдържа два еднакви разширителя.

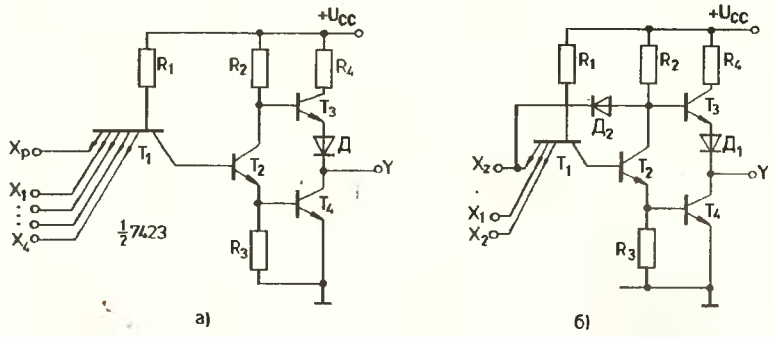
От фиг. 7.50*в* се вижда, че разширителят освен четирите входа има извод за захранване $U_{CC} = 5$ V, извод за шаси, както и двата извода X и $\overline{X}$. Последните трябва да се свържат към съответните входове на онзи ЛЕ, който се нуждае от разширител. Например, ако разширителят от фиг. 7.50*в* се свърже с показания на фиг. 7.50*а* ЛЕ (има се предвид U_{CC}, X, $\overline{X}$ и шаси), ще се получи 4И-3ИЛИ-НЕ, който ще има 12 входа. Към една ИС могат да се включват обикновено до 4 разширителя (вж. напр. ИС 7423).

При конструиране на бързодействащи устройства следва да се помни, че използването на разширители увеличава общата консумация на новополучени ЛЕ, като с около 20 % се намалява времето на превключване поради допълнителни паразитни капацитети.

Разрешаващ (стробиращ) вход. Работата на цифровите устройства е такава, че някои ИС (макар и временно), трябва да се изключват от сложната вътрешна мрежа (по-нататък ще видим, че изходите на два и повече ЛЕ в никакъв случай не трябва да се свързват заедно). Споменатото прекъсване се извършва с подходящ сигнал (лог. 0 или лог. 1), който се подава на специален разрешаващ вход. В блоковите означения разрешаващите входове се отбелязват с X_p или X_z, като при правоъгълните означения в лявото поле се използват и буквите A — за работни входове, и W — за разрешаващи входове. Това е показано на фиг. 7.48.

С X_p се означава разрешаващият вход, чрез който се управлява логическото състояние на изхода. Такава например е ИС тип

7423, която съдържа два еднакви четиривходови ЛЕ със свой разрешаващ (стробиращ) вход (фиг. 7.51*а*). Когато на X_p се подаде лог. 0, транзисторите T_2 и T_4 са запушени и състоянието на изхода е лог. 1, независимо от състоянието на останалите входове.



Фиг. 7.51

Ако $X_p = 1$, състоянието на изхода се определя от състоянието на останалите входове. Логическата функция за всеки ЛЕ е $Y = \overline{X_p(X_1 + X_2 + X_3 + X_4)}$.

Обръщаме внимание, че изходът лог. 1 е по-опасен за другите ЛЕ отколкото лог. 0 (вж. внимателно още веднъж фиг. 7.45), защото при лог. 0 изходът се дава почти "накъсо" към шаси.

С X_z се означава входът, който установява три състояния в изхода: лог. 0, лог. 1 и висок импеданс. Такава е например ИС 74126, която съдържа четири еднакви повторителя с три изходни състояния. Чрез входовете X_z могат да се превключват изходите на отделните ЛЕ от нормално състояние (лог. 0 и лог. 1) в три изходни състояния (лог. 0, лог. 1 и Z).

На фиг. 7.51*б* е показан ЛЕ, който е двувходов И-НЕ с три състояния. Третото състояние се постига, като се свърже стробиращият вход X_Z с базата на T_3 чрез един диод. Когато $X_Z =$ = лог. 1, двата входа се използват нормално. Ако обаче $X_Z =$ = лог. 0, това запушва T_2 и T_4. В същия момент с помощта на диода $Д_2$ базата на T_3 получава почти нулево напрежение и T_3 е също запушен. Изходът е свързан с два запушени транзистора и техните утечни токове са нищожно малки, т.е. изходът се намира в третото състояние Z с много голям импеданс — напр. 1–2 MΩ, който, разбира се, е честотнозависим поради паразитните капацитети. Паразитните капацитети на един вход са около 0,5–1,5 pF.

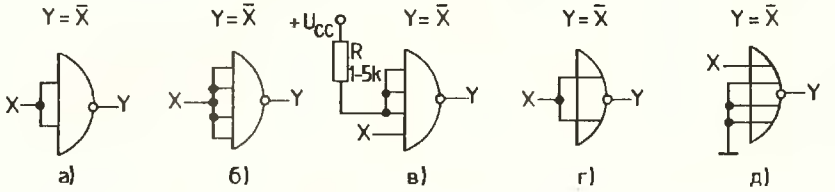
7.8.3. СХЕМОТЕХНИКА НА 74-ТА СЕРИЯ

Използването на ИС от 74-та серия се характеризира със своеобразен парадокс: колкото вътрешната им структура се усложнява, толкова се налага тенденцията към опростяване на схемотехниката. Затова специалистите и конструкторите не се интересуват от компонентите в кристала, а от логическите свойства на входовете и изходите, т.е. от свойствата на ИС като цяло.

Тенденцията към опростяване се отнася и за захранването. На фиг. 7.36 беше показана захранващата част на едно цифрово устройство. Подобни схеми по-нататък няма да чертаем, като захранването ще се подразбира. А за самите ЛЕ ще използваме блоковите им означения.

Свързване на входовете. Нека отначало да разгледаме особеностите на входовете на ЛЕ И-НЕ.

На фиг. 7.52*а* показан двувходов ЛЕ от типа 7400, като двата входа са свързани заедно. Подобен е случаят с повече входове (напр. от типа 7420), които също са свързани заедно (фиг. 7.52*б*).



Фиг. 7.52

Този начин често се използва от конструкторите с по-малък опит. Очевидно схемата има само един вход и представлява ЛЕ НЕ (инвертор). Резултатният входен ток се променя по познатия начин: при лог. 1 той остава пренебрежимо малък (напр. около 40 μA), а при лог. 0 диодите са отпушени и сумарният входен ток (посоката му е към шаси) се определя от вътрешния резистор R_1 и е пак около 1 mA. Това "обединяване" на неизползваните входове не увеличава времето на превключване на ЛЕ. Входните паразитни капацитети обаче нарастват и това при бързодействащите устройства не трябва да се забравя.

Когато се използва само един вход, останалите неизползвани входове могат да се оставят свободни, т.е. подаден им е сигнал лог. 1. Това не се препоръчва при отговорни устройства поради евентуално самовъзбуждане на високи честоти. По-добре е неизползваните входове да се свържат чрез общ резистор със стойност $R = 1 - 5$ kΩ към захранването, при което ще сме сигурни, че са запушени (фиг. 7.52*в*).

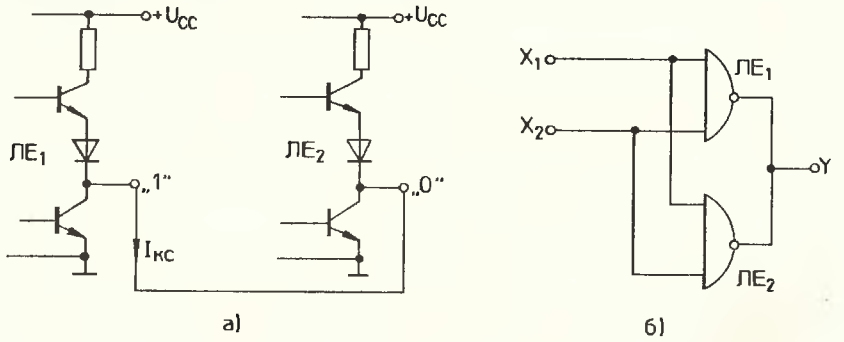
Сега да преминем към особеностите на ЛЕ ИЛИ-НЕ. На фиг. 7.52*г* е показан двувходов ЛЕ от типа 7402, като двата входа са свързани заедно. В този случай елементът представлява обикновен НЕ (инвертор).

Подобен е случаят, изобразен на фиг. 7.52*д*, който представлява четиривходов ЛЕ от типа 7428. Като си припомним неговата логическа функция $Y = \overline{X_1 + X_2 + X_3 + X_4}$, става ясно, че на неизползваните входове трябва да се подаде лог. 0. Тогава по отношение на единствения вход този ЛЕ е също НЕ. Именно случаите, показани на фиг. 7.52, са основание любителите погрешно да мислят, че това са сложни инвертори.

Някои ИС, произведени от бившите социалистически страни, допускат максимално напрежение на входовете не +5,5 V (както е при западните), а +4,5 V. Това се основава на факта, че логическите сигнали обикновено не надвишават 3,6 V. За целта съществуват и други схеми, при които случаят, показан на фиг. 7.52*в*, се използва, като резисторът R се свързва не към +5 V, а примерно към 3,6–4 V. Това се осъществява по познатия вече начин — например чрез ценеров диод или от изхода на ЛЕ И-НЕ, чиито входове са свързани към шаси.

Свързване на изходите. Тук накратко ще анализираме ЛЕ, които имат по един изход.

От схемна гледна точка изходът на всяка ИС представлява генератор на сигнали между нивата 0,1 V и 3,6 V. И тъй като изходното съпротивление е малко (10–100 Ω), случаят е особен.



Фиг. 7.53

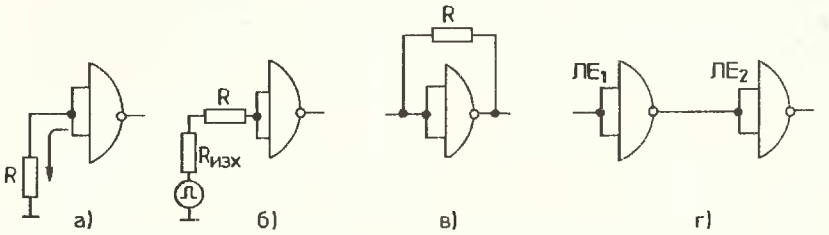
На фиг. 7.53*а* е показан "опасният" случай, когато $ЛЕ_1$ е в състояние лог. 1, а $ЛЕ_2$ е в състояние лог. 0. Очевидно токът, който ще протече между двата изхода, е абсолютно ненужен и може да достигне $I_{кс} = 50$ mA. Това ще предизвика необратима повреда и ще демонстрира некомпетентността на извършителя.

Изключение се допуска само ако двата ЛЕ са еднакви, намират се в един корпус и както входовете, така и изходите са свързани заедно (фиг. 7.53*б*). Това се прави по изключение, когато са изчерпани останалите варианти и се търси удвояване на коефициента на натоварване.

Свързване на резистори. Очевидно става дума за свързване на външни резистори към ЛЕ, тъй като вътрешна интервенция не е възможна. Ние не знаем предварително какви устройства ще бъдат конструирани, затова ще разгледаме някои принципни въпроси.

Свързването към захранването на неизползвани входове чрез резистор беше разгледано (фиг. 7.52*в*). Тук ще добавим, че ако в тази схема се използва резистор $R = 100$–500 kΩ, това ще доведе до непредсказуеми резултати. Изобщо използването на високоомни резистори в цифровата (не импулсната) техника изисква повишено внимание, за да не се появят различни нестабилни състояния. Защото един-единствен ненужен импулс, например в компютъра, може да причини дни и седмици загубено време на специалисти.

На фиг. 7.54*а* е показано свързване на входовете към шаси чрез резистор R, като е означена полярността на напрежителния спад. За цифровата техника са възможни принципно три варианта.



Фиг. 7.54

Първо. Резисторът отговаря на условието $R < 500$ Ω. Спадът е по-малък от 0,4 V, при което състоянието на входовете е лог. 0. Същият е случаят, ако $R = 0$.

Второ. Резисторът отговаря на условието $R > 5$ kΩ. Тогава напрежителният спад може да надвиши т. нар. прагово напрежение (вж. фиг. 7.40), при което състоянието на входовете е лог. 1.

Трето. Ако R има стойност между 500 Ω и 5 kΩ, състоянието е нестабилно.

Напомняме, че си служим с неравенства поради толерансите в интегралната технология.

На фиг. 7.54*б* е показано свързване на импулсен генератор с входовете на ЛЕ от серия 74-та. Обикновено подобен генератор има малко вътрешно (изходно) съпротивление и тогава $R_{общ} =$

ЛИЧНА БИБЛИОТЕКА Георг Недялков

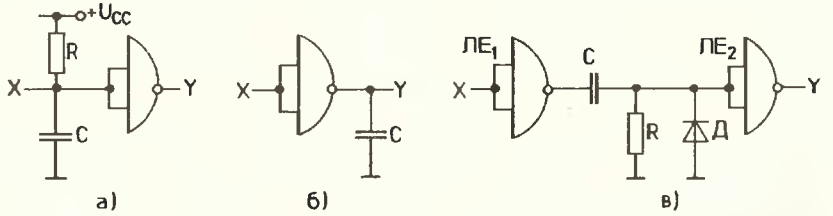
$R_{изх} + R$. Препоръчва се стойността на резистора да се подбере опитно в границите $R = 300$–$1500\ \Omega$.

На фиг. 7.54*в* е показан случаят на *паралелно свързване* на резистор с ЛЕ от 74-та серия. Това често се среща в практиката и по същество е ООВ както по променлив, така и по постоянен ток. Тя ще промени нивото на изхода и нивото на входа, при което всичко ще зависи от стойността на R. Тук анализ няма да правим (вж. литературата в края на книгата). Само ще спомена, че в различните схеми и конструкции стойността на R най-често е в границите от 240 до 470 Ω .

На фиг. 7.54*г* е показано последователно свързване на два еднакви ЛЕ от типа 7400. Като цяло това представлява повторител (буфер). Напомняме, че буферът има малко изходно съпротивление и се използва за отстраняване на влиянието на товара върху генератора. Втората особеност на това свързване е, че то скъсява фронтовете, т.е. на изхода те стават по-стръмни. За читателя е ясно, че последователното свързване удвоява времезакъснението на около 18 ns. Това закъснение обаче понякога е необходимо, когато определен сигнал трябва *обезателно* да закъснее (макар и малко) спрямо друг сигнал.

Ако се свържат не два, а три ЛЕ, времезакъснението съответно ще нарасне, фронтовете ще се подобрят, а устройството ще представлява цяло ЛЕ НЕ.

Свързване на кондензатори. В цифровата техника разделителни кондензатори не се използват, освен в някои специални стъпала и при филтриране на захранването (вж. фиг. 7.36). В импулсната техника обаче те се използват много често, тъй като там формата на сигналите представлява важен въпрос.



Фиг. 7.55

На фиг. 7.55*а* е показано свързване на кондензатор между входовете на ЛЕ от типа 7400 и шаси, което много рядко се използва. Ако все пак се налага подобно свързване, стойността на кондензатора не бива да надвишава 1000 pF.

На фиг. 7.55*б* е показано свързване на кондензатор в изхода на ЛЕ от типа 7400. Тук пак ще повторим, че подобно свързване не

се използва, защото удължава фронтовете и може да деформира сигналите.

Интересен случай е показан на фиг. 7.55*в*, където двата ЛЕ са свързани с кондензатор. Това се използва в някои специални схеми — например в чакащия мултивибратор (вж. по-нататък).

7.9. ОБЩИ СВЕДЕНИЯ ЗА MOS ИНТЕГРАЛНИТЕ СХЕМИ

Преди около три десетилетия специалистите заявиха, че бъдещето на цифровата техника е свързано с MOS транзисторите. Именно те могат да осигурят голямата степен на интеграция, необходима за бъдещите компютри.

По това време интегралната технология започна да прави едно след друго важни открития. В 1962 г. младите инженери Стивън Хофщайн и Фредерик Хайман конструират първите дискретни MOS транзистори, а две години след това започват изследванията за MOS ИС.

Както вече е известно, първите ИС са изградени от биполярни транзистори. Така се роди прочутата 74-та серия, която "затъмни" полевите транзистори. Тук известна роля имаха особеностите на MOS транзисторите: малка стръмност, голям собствен шум, значително прагово напрежение. Тези технологически въпроси бяха решени през 1972–73 г., когато праговото напрежение "намаля" до 1–2 V. Именно това постижение даде зелена улица на съвместимостта на ИС между биполярните и полевите транзистори, т.е. между БИП и MOS сериите. Тези въпроси заинтересуваха редица фирми, като напр. RCA (Radio Corporation of America), Fairchild, Motorola, Signetics, Intel и др., които са вече световноизвестни.

Въпросите, свързани с технологията на MOS ИС, бяха разгледани в т. 5.5 от тази книга. (Умоляваме читателя отново да прочете споменатата точка.) В основата на съвременната електроника са MOS транзисторите, като технологията започна властно да дава тон и върху названията — напр. PMOS, NMOS, DMOS, VMOS, HMOS, FAMOS, ATMOS, COCMOS, SOSMOS, LOCMOS, CMOS и др.

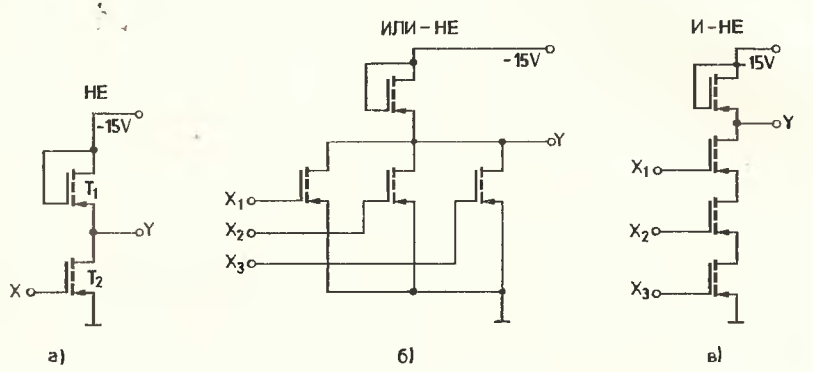
Въз основа на широко приетите означения MOS ИС могат да се разделят на следните групи:

MOS — общо означение
PMOS — според канала
NMOS — според канала
CMOS — комплементарни MOS

7.9.1. ОСНОВНИ ДАННИ И ПАРАМЕТРИ НА MOS ИС

Поради голямата степен на интеграция MOS транзисторите започнаха да се използват в цифровите ИС още през 1963–64 г. Техните предимства се изтъкваха и проверяваха в практиката в продължение на няколко години.

MOS ИС с P канал. Най-старата технология за изработване на интегрални MOS транзистори е тази с P индуциран канал (вж. фиг. 5.24). Тяхното основно предимство е голямата степен на интеграция (над 1000 бр. на mm^2). Отначало като товар в схемите се използваха резистори, а скоро след това и MOS транзистори (фиг. 7.56). Недостатъкът им е значителното прагово напрежение (около −6 V), което налага захранването им да е −15 V. Използваше се отрицателна логика (лог. 1: −1 V, лог. 0: −8 V), което внасяше допълнителни затруднения.



Фиг. 7.56

У нас през 1965–66 г. специалистите започнаха изследвания в тази област и така по-късно се появиха ИС от типа СМ2112 (една четиривходова ИЛИ), СМ2113 (четири четиривходови НЕ-ИЛИ), СМ2114 (една петвходова НЕ-ИЛИ) и т.н., с което се сложи началото на серията УНИМОС. След това се появиха СМ101, СМ201 и др., подходящи за автоматиката, калкулаторите, часовници (не ръчни) и т.н. Не бива да се забравя, че една част от това производство (напр. ЕЛКА 50А, ЕЛКА 50М и др.) са още в експлоатация.

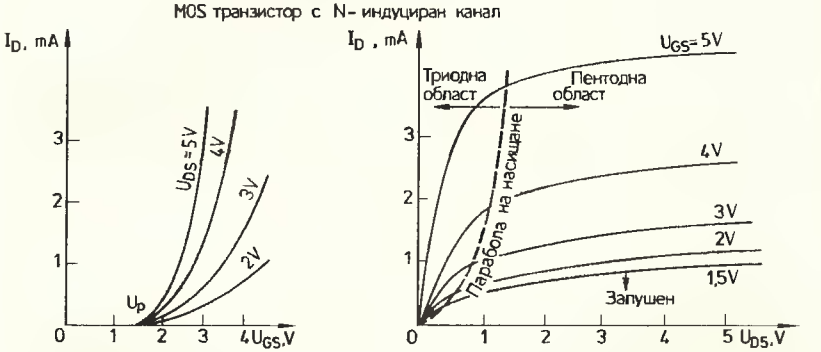
Въз основа на P каналната MOS технология в края на 1971 г. беше конструиран първият микропроцесор Intel 4004. С P канал е и MOS серията К536, която съдържаше десетки ИИС.

След продължителна експлоатация беше установено, че MOS транзисторите с P канал не са стабилни във времето и при производството им се получават толеранси над допустимите, т.е. малък рандеман, с което се оскъпява продукцията. Към това трябва да се прибави малкото им бързодействие (1–2 μs), което е основно изискване при компютрите. Всичко това доведе до задълбочени изследвания, свързани с технологията на MOS ИС.

MOS ИС с N канал. Намаляването на праговото напрежение на MOS транзисторите доведе до положително захранване +5 V и положителна логика. Логическите нива са практически същите както при ТТЛ, така че съвместимостта е пълна. Сега усилията са насочени към намаляване на дължината на канала под 1 μm и намаляване на вътрешните капацитети под 1 pF. Към това се стремят различните технологии, от които в най-голяма степен зависи повишаването на бързодействието.

Както беше споменато в гл. 5, MOS транзисторите синдуциран канал (P и N) се използват главно в цифровата техника. Причината за това е, че при липса на сигнал те са запушени. Тази особеност е от първостепенно значение както за използваната двоична система, така и за консумацията.

На фиг. 7.57 са показани входните и изходните характеристики на един интегрален MOS транзистор с N индуциран канал и



Фиг. 7.57

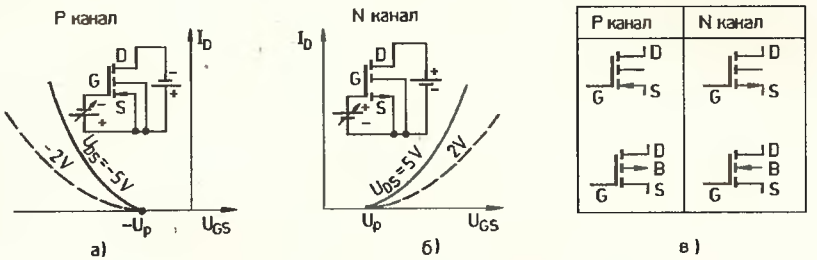
прагово напрежение $U_p = 1,5$ V. Интегралната технология произвежда вече MOS транзистори (P и N) с прагово напрежение около 0 V, а дрейновото напрежение може да е $U_{DS} = 15$–20 V.

Въз основа на споменатите постижения тази технология беше насочена главно към микропроцесорите и паметите. Така започнаха да се произвеждат N каналните едночипови 8-разредни микропроцесори 8080, 6800, Z80, 6502 и др., които послужиха за серийното производство на персоналните компютри. След това се появиха и N-каналните едночипни 16-разредни микропроцесори 8086, MC68000, Z8000 и др., като развитието в тази област продължава. Бихме желали да добавим и развитието на българ-

ската серия УНИМОС в областта на MOS ИС с N индуциран канал. Произведен беше микропроцесорът СМ601 (на базата на MC6800), което за времето си беше постижение.

Паралелно с това MOS ИС с N индуциран канал станаха основа на паметите, като напр. 4116, 4164 и 41256. В момента те също се развиват и вече се измерват с мегабайтове.

CMOS интегрални схеми. През последните години се възприе обобщаващият термин CMOS, който произхожда от Complimentary Sinmetry Metal Oxide Silicon. Тези ИС са изградени от MOS транзистори с индуциран P и N канал. Симетрията означава, че те имат еднакви по стойност и противоположни по знак прагови напрежения. При съвременните CMOS ИС праговото напрежение има стойност около 1,7 V. На фиг. 7.58*а, б* са показани зависимостите на дрейновия ток I_D от гейтовото напрежение U_{GS} при $U_{DS} = +5$ V и +2 V както при P-канален, така и при N-канален MOS транзистор. Характеристиките не са експоненциални, а представляват част от параболи (вж. ч. I, т. 14.7).



Фиг. 7.58

В технологично отношение дрейнът и сорсът са равностойни и могат да си разменят местата. Следователно кое е *сорс* и кое е *дрейн* зависи от захранването.

Ние възприемаме стрелката да се поставя на сорса — също както при биполярните транзистори, като посоката съответства на дрейновия ток. **Запомнете това.**

За пълнота на фиг. 7.58*в* е показан и случаят, използван от някои автори, като стрелката символизира не тока, а прехода между канала и подложката B (от Bulk — подложка). Този преход е винаги запушен (вж. схемите на фиг. 7.58*а, б*) и има значение за технолозите.

Входното съпротивление на CMOS ИС за постоянен ток е $10^{12}\Omega$ и в това отношение те нямат равни на себе си. Това се използва в някои специални устройства — например в измервателната техника, медицината и др. Както вече знаем, вътрешната изолация се постига с PN преходи. Като се добави влиянието на защитните

и паразитните диоди, това води до понижаване на входното им съпротивление до около $10^9\Omega$.

Входното съпротивление на CMOS ИС за променлив ток (респ. за цифрови сигнали) е *честотнозависимо* и това обуславя невисокото им бързодействие. За всеки вход паразитният капацитет е около 10 pF, което не е достатъчно малко. Стремежът на редица фирми е да намалят този капацитет до 1–2 pF.

Захранването на CMOS ИС е различно, като най-често е от +5 V до +15 V, което ги прави съвместими със 74-та серия и изобщо по-гъвкави в схемно отношение.

Консумацията им по принцип е много малка и това е едно от техните предимства. Например при ЛЕ тя е 1000 пъти по-малка от тази на БИП. При микропроцесорите и паметите броят на компонентите в един кристал е много голям (10–100 хиляди и повече), така че консумацията на един чип може да бъде около 1 W. Да се има предвид обаче, че с увеличаване на честотата (респ. бързодействието) средната консумация нараства.

В началото на 1970 г. фирмата RCA първа въведе означението CD 4000 за серията CMOS ИС, като CD е техният фирмен знак. След това се появиха 4000A — с подобрени параметри, и 4000B — с буфер в изхода. Малко по-късно фирмата Motorola възприе означението MC14 000 за тяхната продукция. В бившия СССР се появиха сериите К561 и К564, а германската фирма Philips започна да произвежда серията HEF4000B по технологията LOCMOS. След това редица фирми започнаха да пускат в продажба CMOS ИС, които са съвместими със 74-та серия и затова използват означението 74HC00, 74HC125 и др. Значението на буквата H вече изяснихме, докато буквата C показва, че става дума за CMOS ИС — например 68C00, 65C02 и др.

Понякога след цифрите се използват букви за вида на корпуса — например AD — керамичен двуреден, AE — пластмасов двуреден, AK — плосък, D — керамичен двуреден, E — пластмасов двуреден.

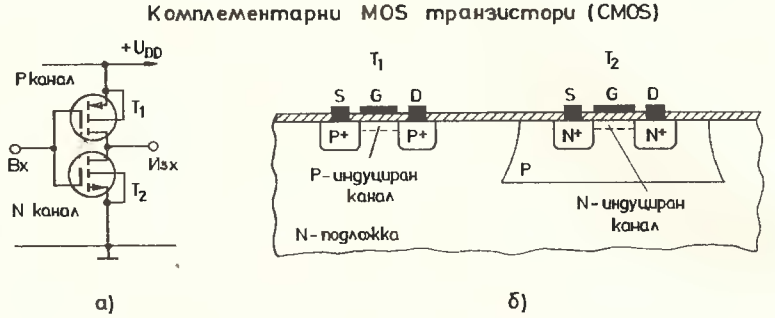
Освен че захранването може да бъде от +5 до +15 V, нека да спомена и още едно предимство на CMOS ИС — възможността да работят при повишена радиация, като температурният им обхват е от −55 до +125 °C. Това за някои специални случаи е особено важно.

7.9.2. ОСНОВНИ ЛОГИЧЕСКИ ЕЛЕМЕНТИ С CMOS ИС

Още в тази точка читателят ще се убеди, че основните ЛЕ при полевите транзистори са по-прости от биполярните. Това се дължи както на факта, че се управляват с напрежение, така и на

едновременното използване на транзистори с P канал и N канал, т.е. комплементарни MOS транзистори.

Основен ЛЕ НЕ (инвертор). На фиг. 7.59*а* е показана основната схема, която служи като базов градивен елемент във всички CMOS ИС. Това са два еднакви комплементарни транзистора, свързани по ток последователно, а по отношение на сигналите — паралелно. От схемна гледна точка T_1 се явява товар за T_2, като входът е общ. Това свързване реализира логическата схема НЕ (инвертор) и прилича на тази, показана на фиг. 7.15, като тук става дума за нещо ново.



Фиг. 7.59

Първата разлика е, че товарът е *динамичен*, а не резистор, т.е. стойността му не е неизменна, а зависи от сигнала. При подаване на входа лог. 1 транзисторът T_1 се запушва, а T_2 се отпушва, при което състоянието на изхода е лог. 0. А когато на входа се подаде лог. 0, транзисторът T_1 се отпушва, T_2 се запушва и състоянието на изхода е лог. 1.

Следващата особеност на схемата е, че както в едното, така и в другото логическо състояние, един от двата транзистора е запушен и ток в дрейновата верига практически не тече. Това води до двойна печалба, особено важна в интегрално изпълнение. Един MOS транзистор заема около 25 пъти по-малка площ от съответния резистор. Да не говорим за разсейването на мощността от "гъсто населения" кристал, което е особено важно. Сега е ясно защо големите и свръхголемите ИС не съдържат резистори и са изградени само от MOS транзистори. Тук позволете едно отклонение: много често големите открития са прости, но за да бъдат реализирани, е нужен продължителен и откривателски труд.

На фиг. 7.59*б* е показан разрез, който представя два комплементарни MOS транзистора. Особеното е, че отначало трябва да се формира "джоб" с P проводимост и след това да се "строи" желаният транзистор. Няма да навлизаме в подробности (вж. т. 5.5),

само ще добавиме че в момента се използват нови технологии (т. нар. лабораторни патенти), в резултат на които степента на интеграция при CMOS ИС е около 800–1000 компонента на един квадратен милиметър.

Нека да разгледаме случая, когато захранването е $U_{DD} = +5$ V. Отпушеният транзистор има $R_{DS} = 500$–$600\ \Omega$, а запушеният — около 5–10 MΩ. Логическата нула е под 0,1 V, а лог. 1 е около 4,8–4,9 V, т.е. нивата са съвместими с тези на ТТЛ от 74-та серия. Вече споменахме, че и при двете логически състояния един от двата транзистора е запушен и следователно при превключването общата консумация не се променя и е от порядъка на 0,1–1 μA. При превключването обаче, макар и за момент, двата транзистора може да са полуотпушени и това зависи както от сигналите, така и от толерансите на праговите напрежения. Ефектът от това е нарастване на средната консумация (вж. фиг. 7.43*а*). Така че с увеличаване на честотата консумацията нараства и при 1 MHz тя става съизмерима с тази при ТТЛ ИС.

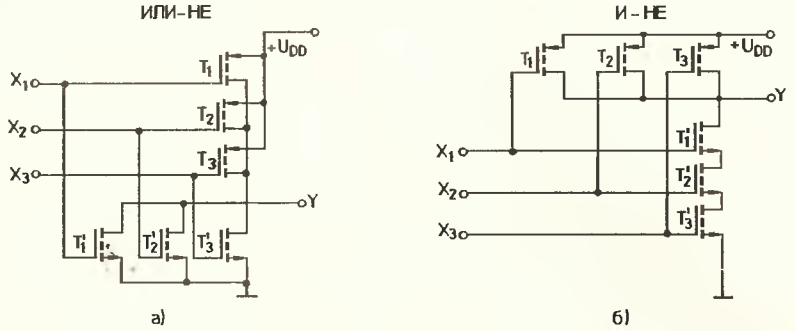
Предавателната характеристика на CMOS ИС е подобна на тази, показана на фиг. 4.41*а*, като точката n има абсциса около 2,5 V и ордината също около 2,5 V, а ширината на областта III е също около 0,1 V. Поради малкия входен ток коефициентът на натоварване е много голям — например 100 и повече, като зависи от честотата.

Логически елементи ИЛИ-НЕ и НЕ. Както споменахме, първата CMOS ИС беше пусната в продажба под номер 4000. След това същата ИС се появи с означенията 4000А, 4000В, HEF4000B, К176ЛП4 и др. Тя съдържа два еднакви тривходови ЛЕ ИЛИ-НЕ и един ЛЕ НЕ с общо захранване. **Запомнете**, че при ИС К176ЛП4 захранването е +9 V, при 4000А и 4000В то е +(5–10) V, а при HEF4000B е +(5–15) V.

Вътрешната структура на ЛЕ НЕ беше разгледана по-горе, а структурата на ЛЕ ИЛИ-НЕ е показана на фиг. 7.60*а*. Виждаме, че на вход X_1 съответства комплементарната двойка T_1 и T_1', на вход X_2 — двойката T_2 и T_2', на вход X_3 — двойката T_3 и T_3', като изходът е общ.

В практиката широко приложение намира MOS ИС 4001, която носи още означенията 4001А, 4001В, HEF4001B, К176ЛЕ5, К561ЛЕ5 и др. Тя се състои от четири еднакви двувходови ЛЕ от типа ИЛИ-НЕ с общо захранване и представлява приблизителен аналог на познатата ни вече ИС 7402. Корпусите им са еднакви и изводите за захранването съвпадат. Разлика има обаче при *изводите* на входовете и изходите на четирите ЛЕ, така че трябва да се внимава при използването на термина "приблизителен" аналог.

Важна особеност на CMOS ИС е силната зависимост на основните им параметри от честотата. Затова много автори споменават, че тези ИС са подходящи за ниски и средни честоти — например до 1 MHz, а по изключение — и до 10 MHz. Във връзка с това нека напомним (вж. фиг. 1.11), че капацитетът от 10 pF при честота 1 MHz има импеданс около 16 kΩ.



Фиг. 7.60

Основните параметри на ИС HEF4001B са следните:

Захранване	$U_{DD} = +(5-15)$ V
Статичен ток на консумация	$I_{DD} = 4-16$ μA
Динамичен ток на консумация	— расте почти правопропорционално на честотата
Входен ток	$I_{вх} = 0,3$ μA
Входен капацитет	$C_{вх} = 10$ pF
Лог.0	$U_0 \approx 0$ V
Лог.1	$U_1 \approx 0,95U_{DD}$V
Допустим изходен ток при лог. 0 на изхода	$I_{Q0} = 0,44$ mA
Допустим изходен ток при лог. 1 на изхода	$I_{Q1} = 0,44$ mA
Време на превключване	$t_З = 20-60$ ns

Трябва да се **запомни**, че при захранващо напрежение +15 V динамичният ток на консумация и бързодействието нарастват в сравнение с тези при +5 V.

Логически елемент И-НЕ. Типичен представител на CMOS ИС е 4011. Тя се състои от четири еднакви двувходови ЛЕ И-НЕ с общо захранване и е приблизителен аналог на известната ИС 7400. Корпусите им са еднакви и изводите за захранване са идентични. Изводите на 4-те ЛЕ обаче не съвпадат.

Вътрешната структура на тривходов ЛЕ И-НЕ е показана на фиг. 7.60*б*. Тук на вход X_1 съответства комплементарната двойка

T_1 и T'_1, на вход X_2 — двойката T_2 и T'_2, на вход X_3 — двойката T_3 и T'_3, като изходът е общ.

Ако сравним схемите от фиг. 7.60*а* и *б*, ще установим, че изменението на броя на входовете се свежда до прибавяне или премахване на една комплементарна двойка. Забележете, че при първата схема паралелно свързаните транзистори са откъм шасито, а при втората схемите са откъм захранването. Нека добавим, че във входовете има защитни диоди, които не са показани.

С ИС 4011 (както и с 4001) могат да се построят всички основни ЛЕ. Най-важните параметри на ИС 4011 са аналогични на тези, дадени по-горе.

Блоковите означения на CMOS ИС са същите както при 74-та серия. С тях могат да се реализират редица устройства, като например цифрови схеми, импулсни схеми, електронни автомати, автогенератори, тригери, регистри, суматори, броячи и др., като една част от тях притежават три състояния. От справочниците се вижда, че броят на типовете от сериите 4000 и 14000 вече надхвърли 1000 и продължава да расте.

7.10. КРАТКИ СВЕДЕНИЯ ЗА ОСНОВНИТЕ ЦИФРОВИ СХЕМИ

Дълготрайността на полупроводниковите елементи постави инженерите, техниците и радиолюбителите в интересна ситуация: съжителстване на стара и нова апаратура. С други думи, трябва да се познават устройствата, построени с дискретни елементи, и такива, изградени с ИС. Колко години ще трае това съжителство, засега никой не може да каже. Очевидно ще дойде момент, когато ремонтът ще има нов облик — не замяна на един транзистор, не замяна на една ИС, а замяна на цели платки.

Според нас това няма да стане в близките десетилетия. И затова добрият специалист трябва да е запознат със свойствата и действието на редица важни електронни възли и устройства.

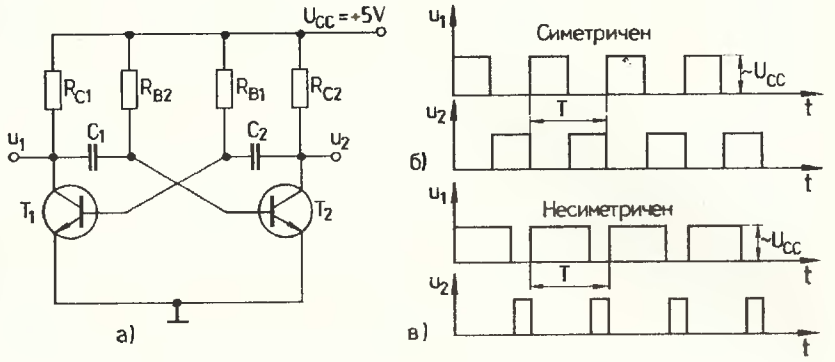
7.10.1. МУЛТИВИБРАТОРИ (ГЕНЕРАТОРИ)

В цифровата техника широко приложение намират два вида генератори на импулси: мултивибратори в автогенераторен режим и чакащи мултивибратори. За краткост първите ще наричаме мултивибратори.

Мултивибратори. Това са импулсни устройства, които произвеждат правоъгълни импулси. Намират приложение в компютрите, калкулаторите, електронните часовници, автоматичните устройства и т.н. Названието мултивибратор идва от това,

че поредицата от правоъгълни импулси може да се представи като сума от голям брой синусоидални хармонични трептения (вж. фиг. 1.6).

На фиг. 7.61*а* е показана класическата схема на мултивибратор в дискретно изпълнение. Обикновено двата транзистора са еднакви, като двата изхода са равностойни, но противофазни. По



Фиг. 7.61

същество схемата представлява две усилвателни стъпала, обхванати от 100 %-ва ПОВ, защото цялото изходно напрежение на едното се подава на входа на другото стъпало. При това положение схемата е нестабилна. Поради липса на абсолютна еднаквост на двете стъпала при включване на захранващото напрежение, устройството започва веднага да генерира. Така че, когато единият транзистор е отпушен, другият е запушен и обратно. Следователно, когато на единия изход състоянието е лог. 1, на другия то е лог. 0. При симетричните мултивибратори $C_1 = C_2$, $R_{C1} = R_{C2}$ и $R_{B1} = R_{B2}$, като най-често $R_B \gg R_C$.

Преди да обясним действието на мултивибратора, нека повторим, че транзисторът почти скокообразно може да премине от едното състояние в другото (запушено — отпушено), докато кондензаторът не може скокообразно да се зареди или разреди (вж. например формула 7.1 и особено фиг. 7.10).

Ако в даден момент T_1 е запушен, а T_2 — отпушен (фиг. 7.13*б, в*), формирането на предния фронт на импулса става чрез зареждане на C_1 през веригата $R_{C1} - C_1 - BE_{T2}$, което изисква много малко време. В същия момент C_2 (който се е заредил до ниво $+U_{CC}$ от предишния полупериод) започва да се разрежда през веригата $C_2 - CE_{T2} - U_{CC} - R_{B2}$, през което време "минусът" на C_2 поддържа T_1 запушен. Това трае определено време, през което се оформя хоризонталното плато на импулса. Когато C_2 се разреди

до нула и започва в обратна посока да се зарежда до +0,4 V, в този момент (поради ПОВ) се отпушва T_1 и започва оформянето на задния фронт на импулса, което става за много кратко време. Или накратко, отпушването и запушването на транзисторите става много бързо (лавинообразно), докато разреждането на кондензаторите през базовите резистори става сравнително бавно. През следващия полупериод явленията са аналогични.

От краткия анализ става ясно, че времезадаващите (времеопределящите) вериги се състоят от кондензаторите и базовите резистори. Периодът на колебанията практически не зависи от колекторните резистори и се определя от формулата $T \approx 0,7(R_{B1}C_2 + R_{B2}C_1)$. Например, ако при симетричен мултивибратор $R_B = 20$ kΩ и $C = 100$ μF, тогава $T \approx 1,4.20.10^3.100.10^{-6} = 2,8$ s, т.е. в продължение на 1,4 s той ще бъде в едното състояние и 1,4 s — в другото.

При захранване +(5 − 15)V стойността на колекторните резистори се препоръчва да бъде 1–4 kΩ. Транзисторите могат да бъдат най-обикновени маломощни, като препоръчваме $I_{C\,max} > 100$ mA (вж. по-надолу).

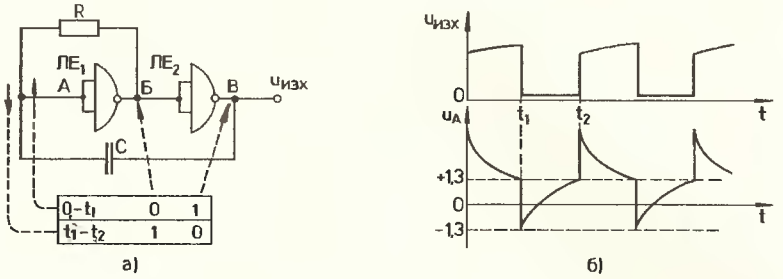
Не случайно започнахме описанието на мултивибратора с дискретни транзистори. Причината е, че за читателите с по-малък опит овладяването на цифровите ИС се постига по-трудно. За тези, които желаят да експериментират действието на някои прости устройства, препоръчваме следното:

1. Отначало е нужен захранващ източник с напрежение +5 V (вж. фиг. 7.36–7.38).
2. Като източник на логически сигнали може да се използва разгледаният мултивибратор с по-голям период на превключване — например 2–4 s.
3. За онагледяване на процесите на мястото на колекторните резистори могат да се включат две лампички 6 V/0,1 A, като се оцветят в червено и зелено. Могат да се използват и подходящи светодиоди.
4. За експериментите са нужни спомагателни платки, съдържащи няколко запоени двуредови цокли. Така могат да се сменят различни ИС (вж. фиг. 6.104).

Мултивибратори с ТТЛ ИС. Още в началото умоляваме читателя да си припомни особеностите на RC веригата, показана на фиг. 7.10. Това е необходимо, защото ще използваме блокови означения, с които се свиква по-трудно. Следваща важна особеност при използване на ТТЛ ИС е голямото разнообразие на устройствата, които могат да се построят с тях. Затова в тази книга ще разгледаме само тези, които са основни и типични.

На фиг. 7.62*а* е показана съвсем проста схема на мултивибратор с два ЛЕ, свързани като инвертори. По отношение на $ЛЕ_1$ и

$ЛЕ_2$ кондензаторът C осъществява ПОВ, поради което схемата е нестабилна и на изхода ѝ се получават почти правоъгълни импулси. Основна роля тук играе веригата RC, която свързва изхода на $ЛЕ_2$ с изхода на $ЛЕ_1$, които се намират в *противоположни* логически състояния. Подчертаваме, че изходите на ЛЕ са тези, които осигуряват зареждането и разреждането на кондензатора, докато A е свързана с входа на $ЛЕ_1$.



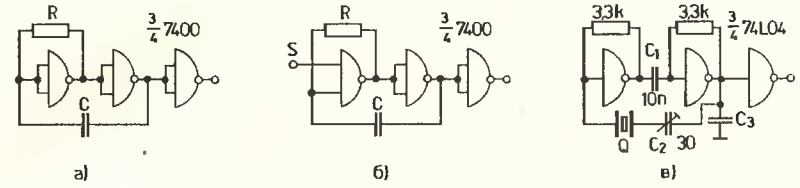
Фиг. 7.62

Нека приемем, че в началния момент $t = 0$ кондензаторът C не е зареден. Ако в този момент състоянието на т. B се превключи със скок от 0 на 1 и съответно т. $Б$ — от 1 на 0, започва зареждането на C по часовниковата стрелка през веригата $B - C - R - Б$. Това трае определено време, през което се формира почти хоризонтално плато на импулса (фиг. 7.62*б*). Това временно устойчиво състояние продължава, докато напрежението в т. A намалее до около 1,3 V, когато $ЛЕ_1$ навлиза в III-та област (вж. фиг. 7.41*а*). От това настъпва нестабилно състояние и със скок става превключване на цялата схема. При това ново положение нивото на т. $Б$ е 1, а нивото на т. B е 0 (вж. момента t_1 на фиг. 7.62*б*). Кондензаторът обаче не може да си промени заряда моментално. Така по веригата $Б - R - C - B$ (обратно на часовниковата стрелка), под действието на противопосочно включените лог. 1 и u_C, продължава разреждането на C до нула и започва зареждането му до ниво +1,3 V (т. нар. презареждане на кондензатора). На фиг. 7.62*б* това е времето от t_1 до t_2, когато се формира ниското ниво на импулса. Щом напрежението в т. A стане +1,3 V, със скок се променя логическото състояние на системата (момента t_2), след което явленията се повтарят. Нека споменем, че зареждането и разреждането на C през R се нарича още *релаксация*.

По-задълбоченият анализ показва, че по тази схема (при използване на ИС от 74-та серия) мултивибраторът е почти симетричен с размах на импулсите от 0,1 до 3,6 V. Периодът на колебанията може да се определи по формулата $T \approx 3RC$. Из-

ползваният резистор R може да има стойност от 220 Ω до 430 Ω, което е известно ограничение за конструкторите. Стойността на кондензатора може да се избира в границите между 100 pF и 1 μF. Следователно по тази схема може да се реализира мултивибратор с честота между 1 kHz и 5 MHz.

Когато е нужно мултивибраторът да произвежда импулси, близки до правоъгълните, може да се използва схемата от фиг. 7.63*а*, която се състои от три ЛЕ от типа 7400. Последният ЛЕ в схемата служи като буфер с цел товарът да не влияе върху работата на мултивибратора.



Фиг. 7.63

На фиг. 7.63*б* е показан същият мултивибратор, който чрез вход S може да се пуска при лог. 1 и да се спира при лог. 0. Резултатът е същият, ако вход S се подаде към +5 V (чрез подходящ резистор), или се свърже към шаси. Обръщаме внимание, че $ЛЕ_1$ не е само инвертор, но и логическа схема И-НЕ. Това пускане и спиране на мултивибратора може да се окаже много полезно при конструирането на някои автоматични устройства.

Разгледаният мултивибратор не е особено стабилен по отношение на честотата. Затова тази схема е подходяща за любителски изпълнения.

Мултивибраторите намират широко приложение в редица устройства и апарати, като задаващи автогенератори, тактови генератори и др. Най-важното изискване към тях е стабилността на честотата. Тя се оценява чрез т. нар. *коефициент на нестабилност* на честотата и по дефиниция е равен на $\sigma = \Delta f / f$. Например при обикновените часовници допустимата нестабилност е от порядъка но 10^{-5}, което означава отклонение $\Delta f = 1$ s на денонощие. Основните дестабилизиращи фактори са температура, влажност, захранване и стареене. Стабилността на даден автогенератор може да се подобри чрез използване на *кварцов резонатор* или накратко — кварц. По същество той представлява сложен трептящ кръг (последователен и паралелен) със собствена резонансна честота. Последната се обуславя от дебелината на кварцовата пластинка и при различните екземпляри е най-често между 20 kHz и 20 MHz. При часовниците е важна честотата $f = 32\,768$ Hz, от ко-

ято чрез подходящи делители могат да се получат 60 Hz и 1 Hz. В някои случаи се използват кварцови резонатори с честота от 60 kHz до 5 MHz. Например първите модели на компютъра ПРАВЕЦ съдържат тактов генератор с честота $f = 1\ 017\ 857$ Hz и съответно период $T = 0,982456\ \mu s$.

На фиг. 7.63*в* е показана схемата на автогенератор с ИС от типа 74L04, подходяща за електронни часовници (не ръчни) и други часовникови устройства. При наличие на кварцов резонатор с честота 100 kHz, 200 kHz, 500 kHz и 1 MHz стойността на кондензатора C_3 трябва да бъде съответно 2,2 nF, 1 nF, 470 pF и 220 pF.

През последните десетилетия електронните часовници, особено ръчните, получиха бързо развитие, като се оформи дори специален раздел от микроелектрониката. Беше решен и въпросът за цифровата индикация с течни кристали, за миниатюрните кварцови резонатори, за миниатюрните батерии и т.н. Така че съвременните електронни часовници се произвеждат серийно и се продават на ниски цени.

Мултивибратори с CMOS ИС. При използване на CMOS ИС в мултивибраторите трябва да се имат предвид следните им особености (вж. т. 7.9.2):

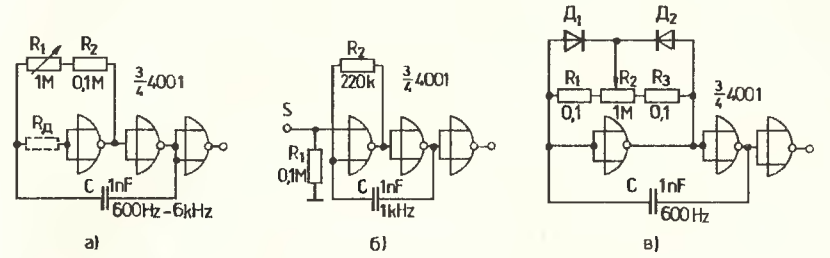
— голямо входно съпротивление, което е честотнозависимо;
— относително малък изходен ток;
— възможност за захранващо напрежение от 5 до 15 V;
— напрежение на превключване около $0,5\ U_{DD}$;
— размах на изходните импулси от 0,1 V до $0,95\ U_{DD}$.

Към това трябва да се прибавят и неизбежните производствени толеранси, които са особено важни при автогенераторите. От това следва, че те са удобни за конструиране на мултивибратори за ниски и средни честоти, като се препоръчват за любителски конструкции.

В схемно отношение мултивибраторите на CMOS ИС са същите като разгледаните по-горе. Тук няма ограничение за стойността на резистора и кондензатора, като формулата за периода на колебанията е $T \approx 1,4\ RC$.

На фиг. 7.64*а* е показана схемата на мултивибратор, честотата на който може плавно да се променя в границите от 600 Hz до 6 kHz. Използвани са три ЛЕ от типа CMOS 4001, свързани като инвертори. Вместо тях могат да се използват три ЛЕ от типа CMOS 4011, свързани като инвертори. Като особеност на тази схема с CMOS ИС може да се посочи зависимостта на периода T от захранващото напрежение. Влиянието му се дължи на ограничителното действие на вградените защитни диоди и може да се намали, ако във входа на ЛЕ се включи допълнителен резистор $R_Д$ със стойност 470 kΩ. В този случай $R_Д \gg R$, при което $T \approx 2,2$ RC.

На фиг. 7.64*б* е показана схема на мултивибратор, който произвежда колебания с честота 1 kHz. Пускането и спирането му може да стане чрез входа S, като при лог. 0 работи нормално (както е на фигурата), а при лог. 1 спира да работи. Причината за това "различие" (в сравнение с фиг. 7.63*б*) е, че сега $ЛЕ_1$ е от типа ИЛИ-НЕ.



Фиг. 7.64

Схемата, показана на фиг. 7.64*в*, представлява мултивибратор, при който може да се регулира плавно продължителността на горното плато спрямо долното (т. нар. коефициент на запълване $\gamma = t_и/T$, вж. фиг. 7.1*а*). Това се постига чрез линейния потенциометър R_2, като през единия полупериод времеконстантата се определя от веригата $C-Д_1-R_3$, а през другия — от веригата $C-Д_2-R_2$. Когато потенциометърът е в средата, мултивибраторът е симетричен. Когато е в единия край, съотношението е 1 : 11, а когато е в другия край — то е 11 : 1. При различни положения на R_2 честотата на мултивибратора е около 600 Hz.

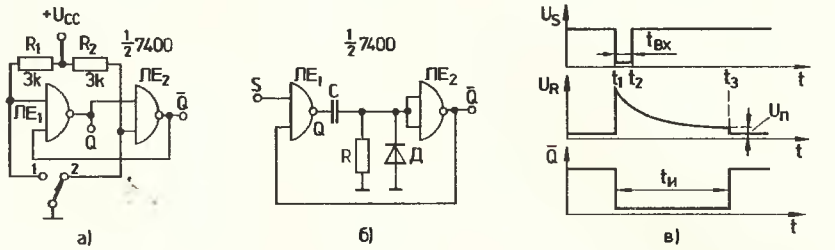
Формиране на импулс. В изчислителната техника се работи с кратки сигнали, които се измерват в наносекунди. Следователно прякото използване на механични контакти е недопустимо, защото поради вибрации и други подобни те произвеждат няколко неуправляеми микроимпулси. Това налага формирането на единичен импулс — напр. от 0 към 1 или от 1 към 0, като задействането става с механичен ключ.

На фиг. 7.65*а* е показана една от възможните схеми за получаване на единичен импулс. Когато механичният ключ е в положение *2*, състоянието на изхода $\overline{Q}$ е лог. 1, а състоянието на Q — лог. 0. Когато ключът се премести от *2* на *1*, състоянието на $\overline{Q}$ е лог. 0, а на Q — лог. 1. По същество схемата представлява тригер (вж. по-нататък), който не се влияе от нежеланите микроимпулси.

Чакащи мултивибратори. Названието им идва от това, че те се нуждаят от външен пусков импулс. Чакащите мултивибратори имат само едно устойчиво състояние. Когато постъпи пусков импулс, те временно преминават в неустойчиво състояние, чиято

продължителност зависи от RC групата, след което се връщат обратно в началното си устойчиво състояние.

На фиг. 7.65*б* е показана една от възможните схеми на чакащ мултивибратор, изпълнена с 1/2 7400. Тук $ЛЕ_1$ работи като И-НЕ, а $ЛЕ_2$ — като инвертор. В изходно състояние $t = 0$ входът S е свързан към лог. 1, нивото в Q е лог. 0, а нивото в $\overline{Q}$ — лог. 1. Това е устойчиво състояние, при което кондензаторът C не е зареден.



Фиг. 7.65

Когато на входа се подаде отрицателен импулс (фиг. 7.65*в*, момента t_1), $ЛЕ_1$ със скок променя състоянието си, като нивото на Q става лог. 1. В първия момент цялото това напрежение се подава на R, като започва зареждане на кондензатора по веригата $Q - C - R$. Това е нестабилно състояние, при което напрежението върху кондензатора нараства, а напрежението върху R започва да намалява. Това временно състояние трае до момента t_3, когато се достигне праговото напрежение на $ЛЕ_2$ (около 1,3 V — вж. фиг. 7.41*а*) и настъпи със скок краят на нестабилното състояние. Диодът $Д$ служи за доразреждане на кондензатора C от 1,3 V до нула през веригата $C - Q - Д$.

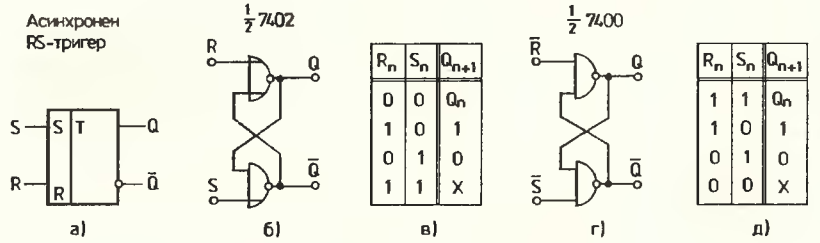
В разглежданата схема пусковият импулс е отрицателен и времетраенето му $t_1 - t_2$ е по-малко от продължителността $t_1 - t_3$ на генерирания импулс, който също е отрицателен. Ако пусковият импулс е по-продължителен, той може да се "скъси" по познатите начини. Стойността на резистора R трябва да е между 100 Ω и 500 Ω. Продължителността на генерирания импулс се определя от формулата $t_и \approx 0,75RC$, като се използва само изходът $\overline{Q}$.

7.10.2. ТРИГЕРИ

Тригерът (от trigger — спусък) е импулсно устройство с две устойчиви състояния, като преминаването от едното в другото състояние става със скок под влияние на външни импулси. В общия случай то притежава няколко входа и два изхода, като тези

изходи са винаги инверсни. Наличието на два инверсни изхода е пряко свързано с двоичната система и е *голямо удобство* при проектиране на цифрови схеми. Тригерът е една от най-разпространените импулсни схеми (нарича се още елементарен автомат) и намира приложение в запомнящите устройства, броячите, регистрите, в автоматиката и т.н. Според логическите си свойства тригерите биват няколко десетки вида, като тук ще се спрем само на най-разпространените от тях.

Асинхронни RC-тригери. Те притежават два информационни входа S и R и два изхода Q и $\overline{Q}$ (фиг. 7.66*а*). Важна особеност на тригерите е, че има значение в какво състояние са били преди началния момент, от който започваме обяснението им. Входът S (от Set — установявам) служи при подаване на сигнал да установи изхода Q в лог. 1, а изхода $\overline{Q}$ — в лог. 0. Входът R (от Reset — връщане в изходно състояние, нулиране) служи при подаване на сигнал да върне изхода Q в състояние лог. 0, а изхода $\overline{Q}$ — в състояние лог. 1. Затова входът S се нарича още единичен, а входът R — нулев. По аналогични съображения изходът Q се нарича единичен, а изходът $\overline{Q}$ — нулев.



Фиг. 7.66

На фиг. 7.66*б* тригерът е реализиран с два ЛЕ ИЛИ-НЕ. Връзките между изходите и входовете осигуряват двете стабилни състояния, като преминаването от едното в другото става със скок под действието на входните сигнали. Обръщаме внимание, че при така означените входове R и S сигналите въздействат с предния (положителния) си фронт, т.е. при преход от лог. 0 към лог. 1.

На фиг. 7.66*в* е дадена таблицата за логическите състояния на тригера. С означенията R_n, S_n и Q_n се бележат състоянията на входовете и изхода до момента на анализа, т.е. завареното положение. В момента t_n се подават входни сигнали и след превключването на тригера новото състояние на изхода е Q_{n+1}. Когато двата входа са свободни, това се възприема като логически нули и състоянието на Q_n си остава такова, каквото е било. На втория и третия ред от таблицата са посочени комбинациите, които про-

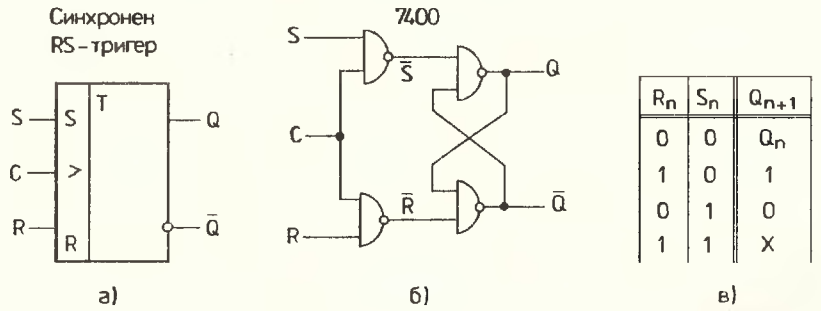
менят състоянието на изхода. Когато и на двата входа се подаде лог. 1, състоянието на изходите е неопределено (може 1, може 0) и при този тригер тази комбинация не трябва да се използва. В някои книги и справочници неопределеността на изходите се бележи с X.

Разгледаният тригер се задейства с положителни импулси и поточно — с предния им фронт. Възможно е схемата да се реализира с два ЛЕ от типа И-НЕ (фиг. 7.66*г*), като в такъв случай входовете се означават с $\overline{R}$ и $\overline{S}$. Тук задействането става с отрицателния фронт на импулсите (от лог. 1 към лог. 0). Таблицата на състоянията на този тригер е дадена на фиг. 7.66*д*. Тригерите от този вид намират по-широко приложение, защото се изграждат с ИС 7400.

Асинхронният RS-тригер има проста схема с две устойчиви състояния, но притежава недостатъка, че при постъпване на шум с достатъчна амплитуда във входовете той ще се задейства и ще доведе до грешен резултат.

Съществуват RS-тригери в интегрално изпълнение. Такава е например ИС 74279, която съдържа четири еднакви RS-тригера. Подобна е CMOS ИС 4043, която съдържа четири еднакви RS-тригера с три състояния на изхода и т.н.

Синхронни *RS*-тригери. Те са аналогични на разгледаните тригери, но притежават допълнителен управляващ вход C, който се нарича още тактов вход (фиг. 7.67*а*). Върху тригера може да се въздейства само докато на тактовия вход C съществува лог. 1,



R_n	S_n	Q_{n+1}
0	0	Q_n
1	0	1
0	1	0
1	1	X

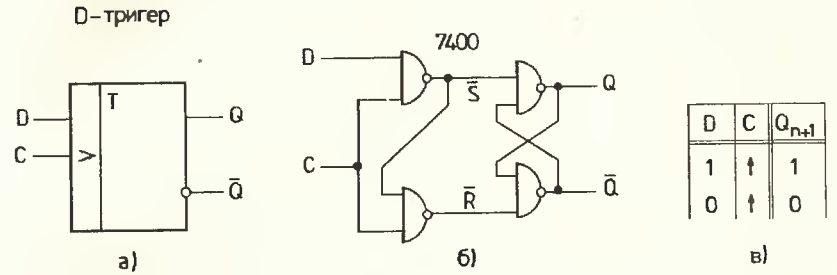
Фиг. 7.67

откъдето идва името му. На изходите Q и $\overline{Q}$ се "запомня" онази информация, която е съществувала в момента на смяната от 1 на 0 на тактовия вход. Следователно синхронните RS-тригери също могат да се използват като запомнящи елементи (памет).

На фиг. 7.67*б* е показана една от възможните блокови схеми на RS-тригер, изпълнен с ИС 7400. Това са два свързани помежду

си тригера, като първият се нарича управляващ, а вторият — управляван (MS-тригер от Master-Slave). Неговото действие може да се анализира от таблицата на фиг. 7.67*в*, валидна за случая, когато състоянието на входа C е лог. 1. Поради това, че работата им е свързана с управляващия вход C, синхронните тригери се наричат още тактово управлявани.

***D*-тригер**. Това е импулсно устройство с две устойчиви състояния, което притежава един информационен вход D, един тактов вход C и известните вече два изхода Q и $\overline{Q}$ (фиг. 7.68*а*). Названието му идва от думата Delay — закъснение, което е свързано с работата им. Тъй като устройството се състои от две стъпала, в някои книги и справочници с $\overline{S}$ и $\overline{R}$ се означават и двата входа на втория тригер.



D	C	Q_{n+1}
1	↑	1
0	↑	0

Фиг. 7.68

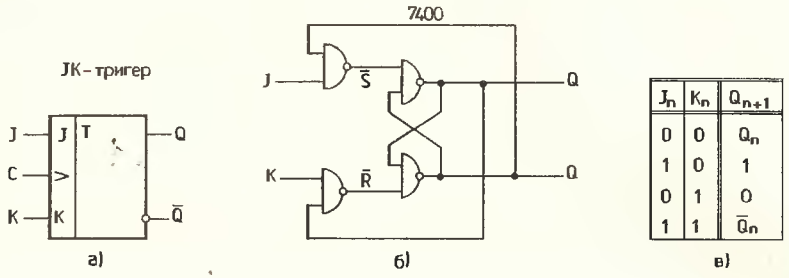
Нека да приемем, че в началния момент $t = 0$ сигналът на входа D е лог. 1, а на изхода Q — лог. 0. Ако в момента t_1 постъпи *тактов* сигнал, тригерът променя състоянието си и в изхода Q се появява лог. 1. Следователно сигналът лог. 1 се появява на изхода с известно закъснение, зависещо от момента на постъпването на тактовия сигнал. Или с други думи, лог. 1, подадена на входа D, с известно закъснение се получава на изхода Q, а ако на входа се подаде лог. 0, тя с известно закъснение ще се получи на изхода Q. Изразът "закъснение" е особено важен в изчислителните устройства, където например импулсът A трябва да постъпи в дадена точка обезателно преди импулса $Б$.

На фиг. 7.68*б* е показана една от възможните блокови схеми на D-тригер, изпълнен с ИС 7400, а на фиг. 7.68*в* е дадена таблицата за логическите състояния на D-тригера. Обръщаме внимание, че този тригер се задейства с положителни тактови импулси и поточно — с предния им фронт. В таблицата това е означено със стрелки нагоре.

Разгледаният тригер се нарича още схема със закъснение и често се използва в импулсната и цифровата техника. Такава е ТТЛ

например ИС 7474, съдържаща два еднакви D-тригера, с максимална честота на превключване 15 MHz — за стандартната серия, и 75 MHz — за 74L74.

JK-тригер. Като всеки тригер това е импулсно устройство с две устойчиви състояния. Притежава два информационни входа J и K, един тактов вход C и два изхода Q и $\overline{Q}$ (фиг. 7.69*а*). По своето действие JK-тригерът прилича на синхронните RS-тригери с тази разлика, че допуска лог. 1 и на двата входа, т.е. липсва неопределеното състояние на изходите.



J_n	K_n	Q_{n+1}
0	0	Q_n
1	0	1
0	1	0
1	1	$\overline{Q}_n$

Фиг. 7.69

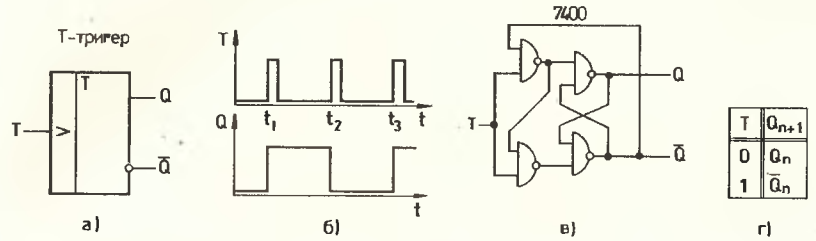
На фиг. 7.69*б* е показана една от възможните схеми на JK-тригер, изпълнен с ИС 7400. Тук са въведени допълнителни връзки между входовете и изходите, с което се получават новите качества.

На фиг. 7.69*в* е дадена таблица за логическото състояние на тригера, валидна за случая, когато състоянието на C е лог. 1. Обръщаме внимание, че ако предишното състояние на изхода е било Q_n, при подаване на двата входа лог. 1 състоянието на изхода става Q_n.

В интегрално изпълнение JK-тригерът е една от най-употребяваните цифрови и импулсни схеми. От 74-та серия такива са например 7470, 7472, 7473, 7476 и т.н. Тъй като се касае за универсални схеми, те притежават не само тактов вход, но и допълнителни входове, което ги прави удобни за регистри, броячи, памети и др., някои от които са с три изходни състояния.

T-тригер. Това е импулсно устройство с две устойчиви състояния, което притежава един информационен вход T и два изхода Q и $\overline{Q}$ (фиг. 7.70*а*). Названието T-тригер идва от думата Toggle — преобръщам, превключвам. Когато на входа постъпват импулси, те влияят върху тригера само посредством предния си фронт, докато заднията фронт не оказва влияние. Тази особеност е "проста", но резултатът е важен.

Да допуснем, че отначало $Q = 0$ и в момента t_1 на входа постъпи импулс (фиг. 7.70*б*). С предния си фронт импулсът ще промени състоянието на тригера и следователно ще се получи $Q = 1$. Това устойчиво състояние ще трае до момента t_2, докато постъпи следващият входен импулс и тогава наново $Q = 0$. По-нататък явленията се повтарят. Резултатът е такъв, че периодът на изхода е *два пъти по-голям* от входния период. Или казано по друг начин — изходната честота е двойно по-ниска от входната. Именно това дава основание T-тригерът да се нарича още "делител на 2".



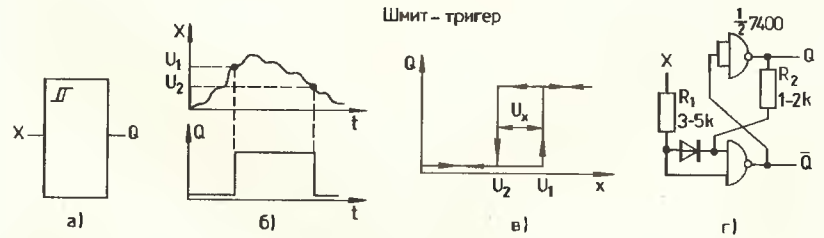
T	Q_{n+1}
0	Q_n
1	$\overline{Q}_n$

Фиг. 7.70

На фиг. 7.70*в* е показана една от възможните схеми на T-тригер, изпълнен с ИС 7400, а на фиг. 7.70*г* е дадена таблицата за логическите му състояния.

В интегрално изпълнение T-тригери не се произвеждат. В 74-та серия броячите са изградени от JK-тригери и D-тригери, които имат някои предимства.

Шмит-тригер. Това е импулсно устройство с две устойчиви състояния, което притежава един вход и един изход (фиг. 7.71*а*).



Фиг. 7.71

Названието му идва от името на учения Schmitt, който пръв го е публикувал в изпълнение на електронни лампи. Преминаването от едното стабилно състояние в другото става посредством нивото на входния сигнал.

ЛИЧНА БИБЛИОТЕКА Тодор Недялков

На фиг. 7.71*б* е показано как при входен сигнал с амплитуда U_1 става превключването на устройството с изход лог. 0 на лог. 1. След определено време, когато сигналът намалее до U_2, превключването на изхода става от лог. 1 на лог. 0. Продължителността на изходния импулс зависи от характера на входния сигнал. Разликата между напреженията U_1 и U_2 се нарича *хистерезис на тригера* и е важен негов параметър. Това название се дължи на факта, че напрежението U_2 е по-малко от напрежението U_1. Зависимостта на изходното напрежение 0 от входния сигнал X е показана на фиг. 7.71*в*, откъдето се вижда, че тя е подобна на намагнитващата крива на желязото. Тригерите с по-малък хистерезис се предпочитат от конструкторите на автоматични устройства.

Шмит-тригерът е много разпространено стъпало в импулсната техника и автоматика. На фиг. 7.71*г* е показана една от възможните конкретни схеми, построена с два ЛЕ от типа 7400. Тя притежава два инверсни изхода и има сравнително тесен хистерезис — например 0,1–0,4 V.

В интегрално изпълнение се произвеждат Шмит-тригери с няколко входа по логическата схема И. Такава е ИС 7413, която съдържа два еднакви четиривходови Шмит-тригера, ИС 7414 — която съдържа шест еднакви Шмит-тригера с инвертори, и т.н. Съществуват и Шмит-тригери от серията CMOS, които поради голямото си входно съпротивление имат някои предимства. Такава е например ИС 4093, която съдържа четири еднакви двувходови тригери на Шмит с общо захранване и намира широко приложение в изчислителната техника и автоматиката.

7.10.3. БРОЯЧИ И ДЕЛИТЕЛИ

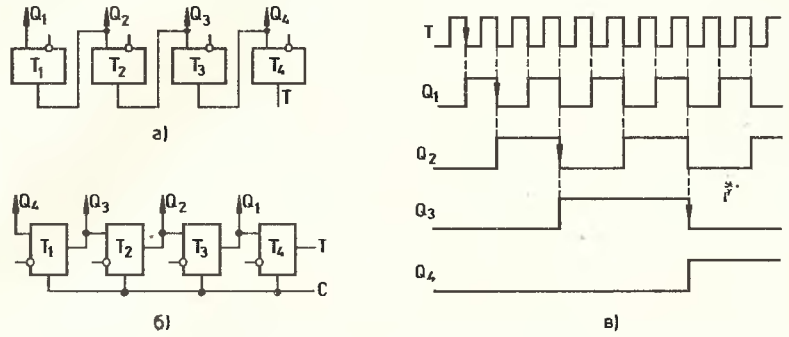
В тази точка ще разгледаме т. нар. тригерни броячи, тъй като са изградени от определен брой тригери. Съществуват и кръгови броячи, които ще бъдат разгледани при регистрите.

Читателите с по-малък опит се затрудняват от факта, че "нормалното" броене има за основа 10, докато ЦИС използват само лог. 0 и лог. 1. Затова препоръчваме още веднъж да се прочете т. 7.6.4.

Двоични броячи. При тях се използва двоичната бройна система, с която вече се запознахме (вж. фиг. 7.32*б* и таблица 7.1).

На фиг. 7.72*а* е показан най-простият асинхронен брояч, изграден от четири T-тригера. Поради методически съображения в показания случай информацията се възприема отдясно наляво. Тригерите са свързани последователно, като всеки един от тях представлява делител на 2. Спрямо входния сигнал, първият тригер дели на 2, вторият на $2^2 = 4$, третият — на $2^3 = 8$ и

четвъртият — на $2^4 = 16$. По такъв начин броят на постъпилите импулси се отчита от изходите $Q_1 - Q_4$, които не са равностойни. Информацията е в двоичен код и се възприема отдясно наляво, т.е. на четирите изхода се появяват съответно единици, двойки, четворки и осмици. Разгледаният брояч има обем 16. Задействането на даден тригер се дължи на промяната на предишния тригер, т.е. тук няма синхронизиращ сигнал.



Фиг. 7.72

На фиг. 7.72*б* е показан *синхронен брояч*, чиито тригери притежават допълнителен тактов вход C. Чрез този управляващ сигнал се извършва задействането на четирите тригера, с което се подготвят да променят състоянието си.

На фиг. 7.72*в* са показани времедиаграмите на двоичните броячи, като не е взето под внимание закъснението на сигналите при преминаване от тригер в тригер. В разглеждания случай активният фронт е отрицателният и е отбелязан със стрелка. Първият тригер се възвръща в началното си състояние след два входни импулса, вторият — след четири импулса, третият — след осем импулса и четвъртият — след шестнадесет входни импулса. Обръщаме внимание, че тук броенето започва от 0 и завършва при 15. Когато на входа постъпи шестнадесетият импулс, целият брояч започва да работи отначало, т.е. състоянието на всички изходи е нула.

Освен тактовия вход, показан на фиг. 7.72*б*, реалните броячи притежават и още един управляващ вход, който фиксира началото на броенето, като всички тригери се нулират. Въз основа на показаната схема може да се построи брояч до произволно число, като се добавят допълнителни тригери. Ако трябва да се брои до десетичното число A, общият брой n на тригерите може да се определи от $2^n > A$. Например, ако по тази схема броячът трябва да брои до 100, общият брой на тригерите се налага да е $2^7 = 128$,

като част от възможните състояния няма да се използват (т. нар. непълни броячи).

Разгледаният дотук брояч се нарича още *сумиращ*. При него всеки следващ импулс увеличава с единица съдържанието, записано в тригера. Това е т. нар. нормално броене.

Освен него обаче има броячи, наречени *изваждащи*. Характерното за тях е това, че всеки следващ входен импулс намалява с единица съдържанието на тригера. При тях изходно състояние е това, при което на всички изходи състоянието е лог. 1. В схемно отношение връзката между отделните тригери се осъществява от инверсните изходи 0. Например, ако тригерите са четири, при липса на входен сигнал на изходите ще бъде записано двоичното число 1111. При постъпване на първия импулс числото на изходите ще е 1110, при втория импулс — 1101, при третия импулс — 1100 и т.н. Това може да се установи от таблица 7.1, ако регистрацията започне отдолу нагоре.

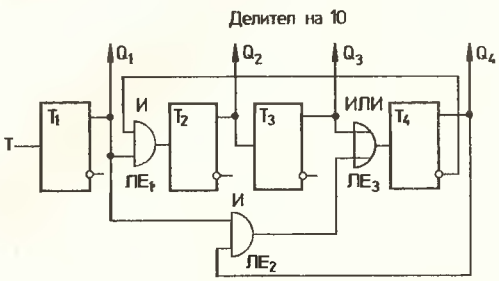
Съществуват и т. нар. *реверсивни броячи*. Те могат да работят или като сумиращи, или като изваждащи броячи. Освен входа за броене притежават и допълнителен вход, чрез който се установява дали броячът е сумиращ или изваждащ.

Нека повторим, че разгледаните дотук броячи се наричат двоични, защото информацията на изходите се представя в двоична бройна система. В практиката подобни броячи могат да се реализират с T-тригери, D-тригери, JK-тригери и т.н.

Десетични броячи. Те също са изградени от тригери, но резултатите се появяват в четирите изхода в двоично-десетичен код. Това съответствие между двоичните комбинации и десетичното им значение се нарича още BCD-код (от Binary Coded Decimal). Например четириразредното двоично число 0001 съответства на цифрата 1, четириразредното двоично число 1001 съответства на цифрата 9 и т.н. Той се нарича още код 8–4–2–1, което съответства на стойностите на позиционния характер на двоичната система: 2^3, 2^2, 2^1, 2^0.

На фиг. 7.73*а* е показана схема на десетичен брояч, който може да брои от 0 до 9. Той съдържа четири T-тригера, обхванати от допълнителни връзки с три ЛЕ. Свойствата на тази схема се базират на споменатия BCD-код, чиито 9 състояния са показани в таблицата от фиг. 7.73*б*. Нека добавим, че този код намира широко приложение в различните изчислителни устройства, включително и в компютрите. Ако сравним таблица 7.1 с BCD-код, ще установим, че входните импулси от 0 до 9 включително предизвикват едни и същи състояния. Когато на входа на десетичния брояч постъпи следващият импулс, той не поражда 1010, а записва 0000, т.е. не използва останалите шест комбинации, а веднага нулира брояча. Именно това нулиране се реализира от въведените обратни връзки.

Разгледаната схема е изградена от T-тригери и е сравнително елементарна, защото брои от 0 до 9. Ако се налага устройството да брои от 0 до 99, трябва да се използва още една такава схема. Двете схеми трябва да бъдат свързани помежду си така, че когато на входа постъпи десетият импулс и нулира първите четири изхода, да се изработи импулс (наречен "пренос"), който да задейства следващото стъпало, което ще брои десетиците. Към това трябва да се прибави и изискването за нулиране на цялото устройство във всеки един момент.



а)

Код 8-4-2-1

Входен импулс	Q_4	Q_3	Q_2	Q_1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	0	0	0	0

б)

Фиг. 7.73

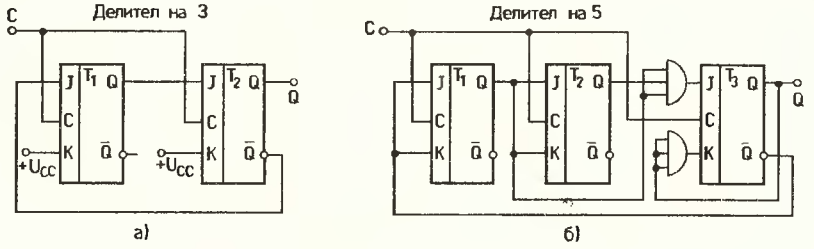
От тези разсъждения става ясно, че един брояч, за да е използван в някакво устройство, трябва да притежава някои допълнителни възможности. Например в интегрално изпълнение такава е ТТЛ ИС 7490, която представлява асинхронен двоично-десетичен брояч, изграден от три JK-тригера, един RS-тригер и два двувходови ЛЕ И-НЕ.

Делители на честота. Това са устройства, на чийто вход постъпват импулси с честота $f_{вх}$, а на изхода се получават импулси с честота $f_{изх}$. Отношението $N = f_{вх}/f_{изх}$ се нарича *коефициент на деление* и е най-важният им параметър.

Вече видяхме, че с двоичните и десетичните броячи лесно се получават делители на 2 и на 10 (респ. 2^n и 10^n). Има обаче устройства — например часовниковите механизми, където са нужни делители на 12, 24 и 60, а също така преобразувател на мрежовата честота от 50 Hz в 60 импулса. Съществуват най-различни видове схеми с коефициент на делене между 1 и 99. Освен споменатите делители на 2 и на 10 в практиката намират приложение делители на 3, 5, 6 и 7. Те могат да бъдат изпълнени както с ТТЛ ИС, така и с CMOS ИС. Съществуват и т. нар. удвоители на честота, но те се използват съвсем рядко.

На фиг. 7.74 са показани две схеми — с коефициент на деление $N = 3$ и $N = 5$, които са изпълнени с JK-тригери. Напомняме, че

при последователно свързване на няколко делителя, резултатният коефициент е равен на произведението от коефициентите им. Например, ако $N_1 = 3$ и $N_2 = 5$, резултатният коефициент на делителя ще е $N_{\text{рез}} = 3.5 = 15$.



Фиг. 7.74

Съществуват и т. нар. *програмируеми делители* на честота. При тях коефициентът на деление се задава отвън чрез BCD-код, като за целта броячът има 4 допълнителни входа. Например такъв програмируем синхронен брояч в интегрално изпълнение е схемата 74161, чийто коефициент на деление може да се задава в границите от 1 до 16.

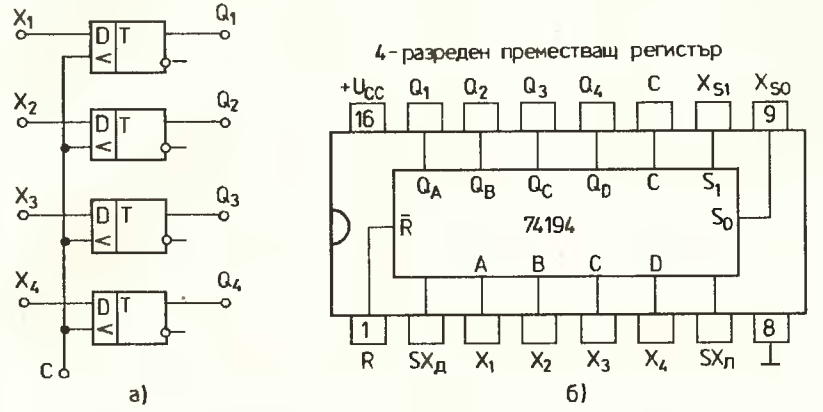
7.10.4. РЕГИСТРИ И КРЪГОВИ БРОЯЧИ

Регистрите представляват устройства за кратковременно запомняне на двоична информация. Запомнянето е временно, защото регистрите са междинни звена. Те получават някаква n-разредна двоична информация (n-бита), след което по сигнал отвън я предават на следващите стъпала. Регистрите са изградени от n-тригери, като устройството притежава определен брой входове и изходи. Според начина на работа съществуват няколко вида регистри.

Паралелни регистри (регистри-памети). Това са цифрови устройства, изградени от тригери и притежаващи еднакъв брой входове и изходи. Информацията постъпва едновременно (паралелно) на всички входове, временно се задържа в устройството и чрез изходите се предава на следващите стъпала.

На фиг. 7.75*а* е показан паралелен регистър, изграден от четири D-тригера, с четири входа ($X_1 - X_4$), тактов вход C и четири изхода ($Q_1 - Q_4$). Нека в началото състоянието на изходите да е лог. 0. Ако на четирите входа постъпи някаква двоична информация (напр. 1001) и $C = 1$, тогава на изходите ще се появи същата информация (1001), с което се извършва операцията "запис". След кратко време тази информация може да бъде предадена на

следващите стъпала и тази операция се нарича "четене". След четенето обикновено се подава $C = 0$ и регистърът е готов да приеме нова информация. Тук за първи път читателят вероятно е почувствал, че по-сложните цифрови устройства се нуждаят от "вътрешен диригент", който да изработва *управляващи тактове*.



Фиг. 7.75

В интегрално изпълнение широко се използва схемата 7475, наречена още паралелен регистър-памет (т. нар. Latch). Тя е изградена от четири D-тригера, четири входа $X_1 - X_4$, четири изхода $Q_1 - Q_4$ (респ. $\overline{Q}_1 - \overline{Q}_4$) и два тактови входа C_{1-2} и C_{3-4}, като последните могат да се обединят в един тактов вход C. Широко се използва и ИС 74100, изградена от осем D-тригера, осем входа и осем изхода.

Преместващи регистри. Това са цифрови устройства с по-големи възможности, защото освен временното запомняне на постъпилата информация те могат и да я обработват, при което на изходите се получава нещо по-различно. Под действието на управляващ тактов сигнал записаната информация в регистрите може да се премести с един разред надясно или с един разред наляво, което е много важно за цялата цифрова техника. Например под действието на един тактов сигнал числото 0110 може да се премести надясно и да има вида 0011 (което е деление на 2) или да се премести наляво и да има вида 1100 (което е умножение по 2). Следователно преместването на информацията е централен въпрос и именно оттук е дошло и названието преместващи регистри.

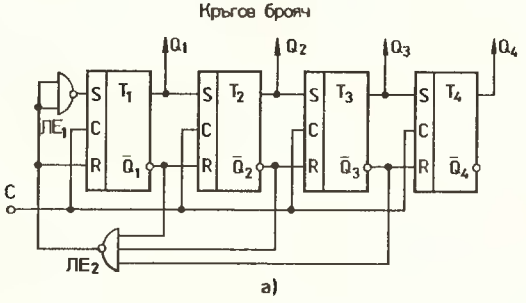
Според начина на постъпване и извличане на информацията преместващите регистри биват няколко вида: с паралелен или последователен вход, с паралелен или с последователен изход и

др. Разнообразието на преместващите регистри е голямо и те намират широко приложение в компютрите, където информацията се подава чрез клавиатурата, а се извлича за нуждите на екрана и принтера.

На фиг. 7.75*б* е показана блокова схема на преместващ регистър в интегрално изпълнение от типа 74194, който се използва в персоналния компютър ПРАВЕЦ в няколко стъпала. Тази ИС съдържа 4 *RS*-тригера и 27 броя различни ЛЕ. По същество това е синхронен реверсивен четириразреден преместващ регистър с 4 паралелни входа, 4 паралелни изхода, един тактов вход и още 5 управляващи входа, нужни за смяна на режимите на работа. Максималната честота на превключване на тригерите в този регистър зависи от сериите на производството и достига до 70 MHz.

Кръгови броячи. Това са особени цифрови устройства, изградени от тригери, във всеки един от които може да бъде записана само лог. 1. Под действието на тактовите импулси тази информация се премества на стъпки от първия до последния тригер, след което записването и преместването започват отначало. Това периодично преместване на лог. 1 от тригер в тригер напомня на брояч, откъдето е дошло и названието му, като "циркулацията" на лог. 1 се диктува от тактовите импулси.

На фиг. 7.76*а* е показана схема на 4-битов кръгов брояч, който е изграден от четири *RS*-тригера и два ЛЕ. Работата на този кръгов брояч се вижда от таблицата, показана на фиг. 7.76*б*. Броят



Входен импулс	Q_4	Q_3	Q_2	Q_1
0	0	0	0	1
1	0	0	1	0
2	0	1	0	0
3	1	0	0	0
4	0	0	0	1

б)

Фиг. 7.76

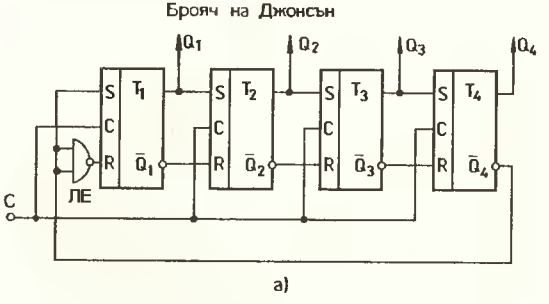
на стъпките му е 4, защото се определя от 4-те тригера. Така че първите четири импулса (0, 1, 2, 3) преместват лог. 1 от тригер в тригер, а петият импулс превключва устройството в изходно състояние. Напомняме още веднъж, че броенето в двоичната система започва от 0.

Кръговите броячи могат да имат произволен брой на стъпките, като за целта са необходими съответен брой тригери и респ. $ЛЕ_2$ с необходимия брой изходи. В практиката често се използват

кръгови броячи с брой на стъпките 8, които са нужни за броене на битовете в съответните компютри. Нека добавим, че в компютрите, при постъпване на информацията в 8-битов последователен вид, разстояние между отделните букви не се оставя, т.е. нужни са подобни броячи. Те намират приложение и в съобщителната техника, в автоматиката и др.

Броячи на Джонсън. Това са цифрови устройства, изградени от тригери, в които записваната информация може да се състои от единици и нули. Под действието на тактовите импулси информацията се разполага в тригерите по определен периодичен закон.

Нека предположим, че броячът е изграден от n еднакви тригера, като в изходно положение в първия тригер е записана лог. 1, а в останалите тригери — лог. 0. При постъпване на първия тактов импулс лог. 1 се премества в съседния тригер, но без да се изтрива в първия. Това запълване на тригерите с единици продължава, докато във всички тригери се запише лог. 1 и това е първата половина от цикъла. При постъпване на следващия входен импулс от края към началото започва запълване на тригерите с лог. 0. Това продължава дотогава, докато във всички тригери се запише лог. 0, с което завършва целият цикъл. Това периодично запълване с 1 и 0 се реализира благодарение на вътрешните връзки в схемата. Така че, ако броячът се състои от n тригера, състоянията (стъпките) в един период са $2n$.



Входен импулс	Q_4	Q_3	Q_2	Q_1
0	0	0	0	1
1	0	0	1	1
2	0	1	1	1
3	1	1	1	1
4	1	1	1	1
5	1	1	1	1
6	1	1	0	0
7	1	0	0	0
8	0	0	0	0

б)

Фиг. 7.77

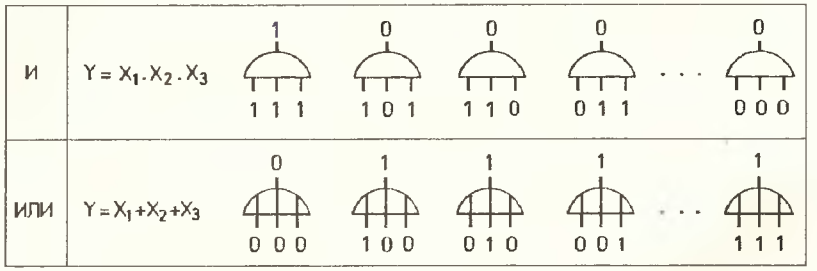
На фиг. 7.77*а* е показана схема на брояч на Джонсън, изграден от 4 RS-тригера и един ЛЕ. Обратната връзка е реализирана между инвертиращия изход на последователния тригер и входовете на първия. На фиг. 7.77*б* са показани състоянията на отделните тригери. Виждаме, че през първата половина от цикъла (0, 1, 2 и 3) става запълване на тригерите с лог. 1, а през втората половина (4, 5, 6 и 7) се извършва запълване с лог. 0, т.е. тригерите са 4, а състоянията на брояча са 8.

Разгледаният брояч на Джонсън освен с RS-тригери може да бъде построен с D-тригери и JK-тригери. В интегрално изпълнение може да се посочи например CMOS ИС 4018, която представлява петразреден брояч на Джонсън. Освен тактов вход той притежава един вход за последователно и 5 входа за паралелно постъпване на информацията, както и 5 изхода, т.е. това е брояч с широки възможности.

7.10.5. ШИФРАТОРИ И ДЕШИФРАТОРИ

Представянето на информацията чрез двоичната цифрова система е голямо удобство за автоматизацията и компютърната техника. Едновременно с това читателите с по-малък опит се затрудняват от двоичната система и от "логическите" равенства. Затова преди да разгледаме шифраторите и дешифраторите, нужни са някои допълнителни разяснения.

Въведение в Булевата алгебра. За състоянието на обикновените електрически ключове (включен, изключен) не е нужно използването на математически формули. Обаче в цифровата техника, респ. в компютрите, се използват десетки хиляди електронни ключове, които се превключват по определени *логически закони* и това става за части от секундата! В такава обстановка състоянието на ключовете не може да се анализира без помощта на математиката. Повтаряме още веднъж в каква обстановка се намира конструкторът на цифрова техника: всеки ключ може да има само две състояния, броят на ключовете е огромен, превключването им става по определени логически закони, всичко това е реализирано само с електрически сигнали.



Фиг. 7.78

Настоящата книга не е учебник по цифрова техника, затова препоръчваме на читателя да разучи и усвои логическите свойства на тривходовите ЛЕ от типа И и ИЛИ, показани на фиг. 7.78.

Като допълнение тук ще приведем само някои логически зависимости от Булевата алгебра, валидни за тривходови ЛЕ. Напомняме, че тук под 0 се разбира лог. 0, а под 1 се разбира лог. 1.

Инверсия: $0 = \overline{1};\ 1 = \overline{0};\ A + \overline{A} = 1;\ A.\overline{A} = 0$

Лог. събиране: $1 + 1 = 1;\ 1 + 1 + 1 = 1;\ 0 + 0 = 0;\ 1 + 0 = 1$

Лог. умножение: $1.1 = 1;\ 1.1.1 = 1;\ 1.0 = 0;\ 0.1 = 0$

Комутативен закон: $X_1.X_2 = X_2.X_1;\ X_1 + X_2 = X_2 + X_1$

Дистрибутивен закон: $X_1.(X_2 + X_3) = X_1.X_2 + X_1.X_3$
$X_1 + (X_2.X_3) = (X_1 + X_2).(X_1.X_3)$

Закон за слепването: $(X_1.X_2) + (X_1.\overline{X_2}) = X_1.(X_2 + \overline{X_2}) = X_1$

Теорема на Морган: $\overline{X_1 + X_2 + X_3} = \overline{X_1}.\overline{X_2}.\overline{X_3};$
$\overline{X_1.X_2.X_3} = \overline{X_1} + \overline{X_2} + \overline{X_3}$

Обръщаме внимание, че това не са обикновени уравнения, а са логически равенства — например $1 + 1 = 1$; $X_1 + (X_2.X_3) = (X_1 + X_2).(X_1.X_3)$. Показаните логически изрази са само част от най-важните равенства от Булевата алгебра.

Пример 1. Ако $X_1 = 1$, $X_2 = 1$ и $X_3 = 1$ (следователно $\overline{X_1} = 0$, $\overline{X_2} = 0$ и $\overline{X_3} = 0$), възможно е да се напишат няколко равенства, като например:

за тривходов ЛЕ И: $Y = X_1.X_2.X_3 = 1.1.1 = 1$
$Y = X_1.\overline{X_2}.X_3 = 1.0.1 = 0$
$Y = \overline{X_1}.\overline{X_2}.\overline{X_3} = 0.0.0 = 0$

за тривходов ЛЕ ИЛИ: $Y = X_1 + X_2 + X_3 = 1 + 1 + 1 = 1$
$Y = X_1 + \overline{X_2} + \overline{X_3} = 1 + 0 + 0 = 1$
$Y = \overline{X_1} + \overline{X_2} + \overline{X_3} = 0 + 0 + 0 = 0$

Пример 2. Ако $X_1 = 1$, $X_2 = 0$ и $X_3 = 1$ (следователно $\overline{X_1} = 0$, $\overline{X_2} = 1$ и $\overline{X_3} = 0$), възможно е да се напишат няколко равенства, като например:

за тривходов ЛЕ И: $Y = X_1.X_2.X_3 = 1.0.1 = 0$
$Y = \overline{X_1}.\overline{X_2}.X_3 = 0.1.1 = 0$
$Y = X_1.\overline{X_2}.X_3 = 1.1.1 = 1$

за тривходов ЛЕ ИЛИ: $Y = X_1 + X_2 + X_3 = 1 + 0 + 1 = 1$
$Y = \overline{X_1} + X_2 + \overline{X_3} = 0 + 0 + 0 = 0$
$Y = \overline{X_1} + X_2 + X_3 = 0 + 0 + 1 = 1$

От тези примери става ясно, че при използване на двоичната система един и същи резултат ($Y = 1$ и $Y = 0$) може да се получи чрез най-различни логически равенства. Това означава

още, че един и същи "електрически резултат" може да се получи чрез най-различни цифрови схеми. Това голямо разнообразие на възможните схеми е довело до т. нар. *минимизация* на логическите равенства, респ. на електронните схеми. Както вече знаем (вж. т. 7.5), анализът и синтезът (начертаването) на логическите цифрови схеми, съдържащи стотици и хиляди компоненти в един кристал, не е елементарно. Това се извършва чрез горепосочените логически правила, закони и теореми, към които трябва да се добавят и картите на Карно, на Вейч и др.

Обработката на машинната информация е комплексен процес, който преминава през следните по-важни етапи: въвеждане, извършване на определени операции и извеждане. Преминаването от една система в друга става чрез кодиране, респ. декодиране на информацията. От техническа гледна точка преминаването от една система в друга се реализира с н. нар. *комбинационни цифрови логически схеми*, по-важните от които са шифратори и дешифратори. Поради начина на действието си комбинационните логически схеми са изградени от значителен брой компоненти. Затова те се произвеждат в интегрално изпълнение.

Видове кодове. Кодът е система от условни знаци за представяне на информация. В цифровата техника се използват няколко кода, пряко свързани с лог. 0 и лог. 1. Едновременно с това се използва и терминът "нормален код", под който се разбират буквите, арабските цифри, препинателните и аритметичните знаци и др., разположени на клавиатурата на пишещите машини. Самото кодиране представлява преминаването от един код в друг въз основа на определени логически закони. Това преминаване може да стане с логически формули или чрез т. нар. *таблици за съответствие*.

Най-често използваните кодове са десетичен, двоичен и шестнадесетичен (хексакод). От своя страна двоичните кодове са няколко вида, като например четириразреден, седемразреден, осемразреден, дванадесетразреден, шестнадесетразреден и т.н., като напомняме, че разред означава бит.

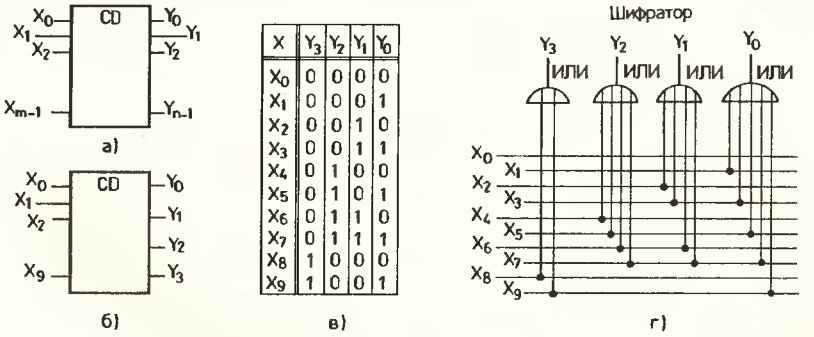
Съществува и т. нар. *обратен двоичен* код. Когато едно двоично число е написано в прав код, неговият обратен код се получава чрез промяна (инвертиране) на всички негови цифри.

Поради бързото развитие на международните съобщения (телеграми, документи, програми) съществуват и международни кодове. Такъв е напр. двоичният код ASCII, който е 7-битов и с който могат да се кодират 128 знака. Съгласно този код буквата F има хексакод 46, буквата N има хексакод 4E, аритметичният знак "плюс" има хексакод 2B и т.н. Този код се използва и в компютъра ПРАВЕЦ (с допълнения за кирилицата) за свързване на клавиатурата с машинния блок.

Преди да преминем към конкретни схеми, нека подчертаем, че споменатият "нормален код" е основата, от която започва представянето на информацията. След това се извършват няколко кодирания, нужни за обработката на информацията, и накрая се явява декодирането, при което желаният резултат се появява отново в "нормален код". От този кръговрат са дошли и названията шифратори и дешифратори, като понастоящем техните функции са по-разширени.

Шифратори (преобразуватели, кодери). Една от най-разпространените комбинационни схеми е шифраторът, който в общия случай има m входа и n изхода (фиг. 7.79*а*). Неговата схема е изградена от транзистори, ЛЕ, диоди, тригери, броячи и др., като електрическата връзка между входовете и изходите съответствува на определен логически закон, изразен напр. чрез таблицата за истинност. Входната информация постъпва на входовете $X_0, X_1, X_2, \ldots, X_{n-1}$ по определен код, а на изходите $Y_0, Y_1, Y_2, \ldots, Y_{n-1}$ същата информация се получава в друг код. Поради тази причина шифраторите и дешифраторите се наричат още *преобразуватели на код*. Съществуват няколко вида шифратори, които се използват в изчислителната техника и автоматиката.

На фиг. 7.79*б* е показана блоковата схема на шифратор за преобразуване на десетте арабски цифри в известния двоичен код 8-4-2-1 или 8421. Той притежава десет входа ($X_0, X_1, X_2, \ldots, X_9$)



X	Y_3	Y_2	Y_1	Y_0
X_0	0	0	0	0
X_1	0	0	0	1
X_2	0	0	1	0
X_3	0	0	1	1
X_4	0	1	0	0
X_5	0	1	0	1
X_6	0	1	1	0
X_7	0	1	1	1
X_8	1	0	0	0
X_9	1	0	0	1

Фиг. 7.79

и четири изхода (Y_0, Y_1, Y_2 и Y_3). Неговата задача е превръщането на десетте цифри, подадени на входа, в десет двоични комбинации, получени на изхода. При този шифратор си служим само с лог. 1, която се подава на един от десетте входа и именно така се реализират десетте състояния. Например входът X_0 съответства на цифрата 0, входът X_1 — на цифрата 1, входът X_2 — на цифрата 2 и т.н. Тези десет възможни състояния (десетичен

код) се появяват на четирите изхода в съответствие с кода 8–4–2–1 и това е показано в таблицата на 7.79*в*. Както вече знаем (вж. т. 7.10.3), четирите изхода допускат 16 комбинации от 0 и 1, като последните 6 в случая не се използват, т.е. този код е непълен. Забележете, че тук информацията се представя във вид на "четворки", наречени тетради (среща се и названието Nibble — половин байт).

Една от възможните схеми на споменатия шифратор е показана на фиг. 7.79*г*. Тя е съставена въз основа на таблицата и е изградена от четири ЛЕ от типа ИЛИ (вж. фиг. 7.18*а*). Хоризонталните линии съответстват на десетте цифри, а на четирите изхода във вид на тетради се появяват същите цифри, но в двоичен код.

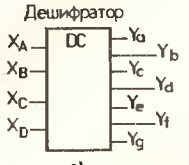
Дешифратори (декодери). Това са цифрови схеми, които приличат на шифраторите и в общия случай имат същата блокова схема (вж. фиг. 7.79*а*). Тук обаче броят на входовете m и броят на изходите n се подчиняват на условието $m \leq 2^n$, което означава, че обикновено изходите са повече от входовете. Тези схеми са изградени от диоди, транзистори, ЛЕ, тригери, броячи и др.

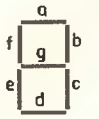
Първите дешифратори се изграждаха с дискретни елементи. Те притежаваха четири входа и десет изхода, следователно представляват противоположност на първите шифратори. Особеното при тези дешифратори е това, че при различни комбинации на входовете само на един от десетте изхода се появява лог. 1, а на всички останали — лог. 0 (подобен случай беше показан в първите четири реда на таблицата на фиг. 7.76*б*). Това съответстваше на факта, че първите индикатори бяха обикновени лампички или релета. Въз основа на това конструкцията на първите дешифратори в интегрално изпълнение от 74-та серия се базираше на тогавашните възможности. Такава е например ИС от типа 7442 с четири входа X_A, X_B, X_C, X_D и десет изхода Y_0, Y_1, Y_2, ... Y_9.

С развитието на микроелектрониката се появиха и индикатори с десет цифри и така възникна *седемсегментният* код, което значи и нови дешифратори.

Типичен представител на съвременните дешифратори е преобразувателят с четири входа и седем изхода, като блоковата му схема е показана на фиг. 7.80*а*. Този дешифратор се използва при седемсегментните индикатори със светодиоди, където всяка цифра със седем сегмента се формира от един дешифратор. Това изобразяване става въз основа на международен код, показан на фиг. 7.80*б*. Например за изобразяване на цифрата 1 трябва да получат напрежение сегментите b и c; за цифрата 7 — сегментите a, b и c и т.н. Работата на този дешифратор е илюстрирана чрез таблицата, показана на фиг. 7.80*в*. Тук веднага прави впечатление, че в кой да е от седемте изхода (респ. в седемте колони) лог. 1 се появява не само един път, а няколко пъти. Това е свързано със

седемелементното представяне на всяка една цифра, което изисква сложно кодиране. Като използва таблицата за истинността, специалистът може да състави логическите равенства с помощта на картите на Карно. Например за първата колона Y_a от таблицата зависимостта е следната: $\overline{Y}_a = X_D\overline{X}_B + X_C\overline{X}_B - \overline{X}_D\overline{X}_C\overline{X}_BX_A$;





	X_D	X_C	X_B	X_A	Y_a	Y_b	Y_c	Y_d	Y_e	Y_f	Y_g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1

в)

Фиг. 7.80

за останалите шест колони равенствата са подобни. Изразите не са елементарни и въз основа на тях може да се конструира ИС, съдържаща 34 ЛЕ от типа И-НЕ и ИЛИ-НЕ. В интегрално изпълнение един такъв дешифратор не е от най-простите и съдържа около 300 компонента. От този тип са ИС 7446, 7447, 7448, 74248 и т.н., които представляват преобразуватели на двоично-десетичен код в седемсегментен код. Това са универсални ИС, тъй като притежават допълнителни възможности — например четирите информационни входа допускат 16 комбинации, имат допълнителни управляващи входове и т.н. Нека подчертаем, че с разгледаните дешифратори може да се реализира индикатор с възможност да изобразява цифрите от 0 до 9. Ако се налага например изобразяването от 0 до 999, ще е нужен набор от три цифрови индикатори и три дешифратора. Съществуват цели комплекти за цифрово изобразяване, предназначени за часовникови механизми, компютърни системи и автоматични устройства, които бързо навлязоха в бита, учрежденията и предприятията.

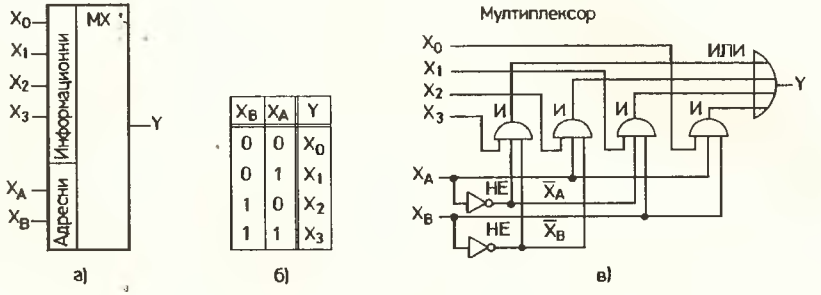
7.10.6. МУЛТИПЛЕКСОРИ И ДЕМУЛТИПЛЕКСОРИ

Основен процес в електронната техника е превключването (комутацията) на електрическите вериги. Както вече споменахме, механичните контакти не са в състояние да се превключват с големи скорости. Необходимата комутация на няколко линии под действието на логически сигнали (респ. програма) се реализира с

мултиплексори и демултиплексори. Например в първите модели от компютъра ПРАВЕЦ са използвани 15 броя от тези ИС.

Мултиплексори. Това са комбинационни схеми с няколко информационни входа, няколко адресни и управляващи входа и един изход. Особеното при тях е, че превключването на желания информационен вход към изхода става с помощта на логически сигнали, подавани на адресните входове. Именно това лежи в основата на компютърната техника. Затова мултиплексорите се наричат още *селектори (избирачи) на данни*.

На фиг. 7.81*а* е показана блоковата схема на четиноразреден мултиплексор, който има четири информационни входа (X_0, X_1, X_2, X_3), два адресни входа (X_A, X_B) и един изход Y. Работата на този мултиплексор е пояснена от таблицата на



X_B	X_A	Y
0	0	X_0
0	1	X_1
1	0	X_2
1	1	X_3

Фиг. 7.81

фиг. 7.81*б*, където са посочени четирите възможни комбинации от лог. 0 и лог. 1, подавани на адресните входове. Виждаме, че ако $X_A = 0$ и $X_B = 0$, тогава $Y = X_0$; ако $X_A = 1$ и $X_B = 0$, тогава $Y = X_1$ и т.н.

Мултиплексорите са комбинирани схеми, съдържащи диоди, транзистори, ЛЕ и др. Като се използва таблицата, една от възможните схеми на мултиплексор е показана на фиг. 7.81*в*, която съдържа 2 бр. инвертори, 4 бр. тривходови ЛЕ И и 1 бр. четиривходов ЛЕ ИЛИ. Важна особеност на цифровите схеми е, че още с постъпването на някои от сигналите — напр. X_A и X_B, веднага чрез инвертор се "произвеждат" инверсните им стойности $\overline{X}_A$ и $\overline{X}_B$, които опростяват схемата и действието ѝ. Поради използването на двоичната система инвертирането е проста, но много често използвана операция — например двата изхода на тригерите. За да се обясни действието на показаната схема, читателят трябва да си припомни работата на ЛЕ И и ИЛИ от фиг. 7.78.

В интегрално изпълнение широко приложение намират например мултиплексорите от типа 74151, който има 8 информационни

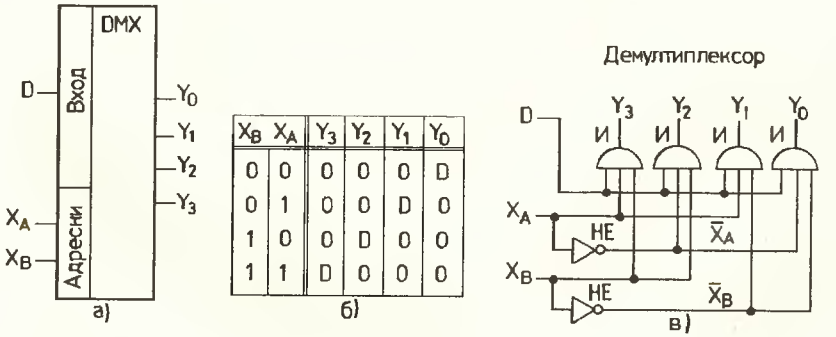
входа, 3 адресни входа, един разрешаващ вход X_P и два изхода (прав и инверсен). Също така в интегрално изпълнение често се използва мултиплексорът от типа 74150, който има 16 информационни входа, 4 адресни входа, един разрешаващ вход и един изход. Заслужава да се спомене и CMOS ИС от типа 4019, която съдържа 4 еднакви двувходови мултиплексора.

Когато е необходимо броят на входовете да е по-голям, може да се използват няколко мултиплексора, свързани заедно с общ изход.

При използване на таблиците за истинност на мултиплексорите (а също така и при други схеми) освен 0 и 1 се използва и знакът X. Той се поставя при сигналите на информационните входове, което означава, че тяхното логическо състояние не влияе върху изхода, т.е. в конкретния хоризонтален ред определящи са само 0 и 1.

Демултиплексори. Това са комбинирани схеми само с един информационен вход, няколко адресни входа и няколко изхода. Главното им свойство е, че информацията, подавана на входа, под действието на адресните входове, се насочва само към един определен изход. Следователно демултиплексорите в известна степен са обратни на мултиплексорите. Демултиплексорите също са изградени от диоди, транзистори, ЛЕ и др.

На фиг. 7.82*а* е показана блокова схема на демултиплексор с един информационен вход D, два адресни входа X_A, X_B и четири изхода Y_0, Y_1, Y_2, Y_3. Насочването на информацията от входа към един точно определен изход става чрез комбинациите от 0 и 1,



X_B	X_A	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	D
0	1	0	0	D	0
1	0	0	D	0	0
1	1	D	0	0	0

б)

Фиг. 7.82

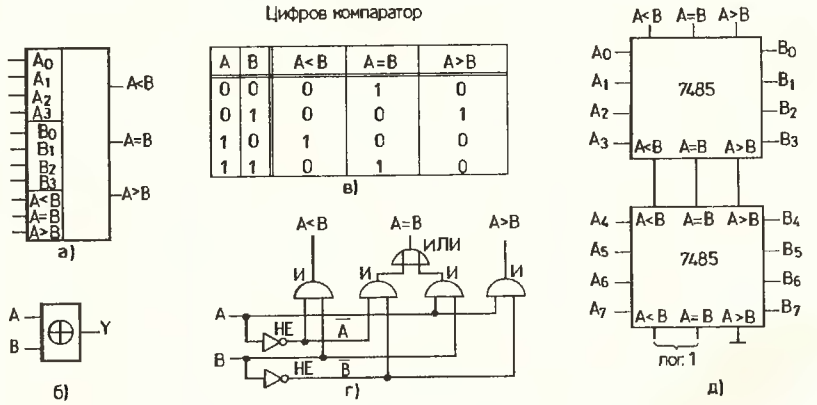
подавани на двата адресни входа. Това добре се вижда от таблицата, показана на фиг. 7.82*б*. Оттук следва, че ако $X_A = 0$ и $X_B = 0$ ($\overline{X}_A = 1$ и $\overline{X}_B = 1$), тогава $Y_0 = D$; ако $X_A = 1$ и $X_B = 0$ ($\overline{X}_A = 0$ и $\overline{X}_B = 1$), тогава $Y_1 = D$ и т.н.

Въз основа на тази таблица на фиг. 7.82*е* е начертана една от възможните схеми на демултиплексор, изграден от 2 бр. ЛЕ НЕ и 4 бр. тривходови ЛЕ И. При анализа на тази схема е нужно да се използват дадените по-горе формули. Например за първия ред от таблицата и за най-левия тривходов ЛЕ зависимостта е $Y = X_1.X_2.X_3 = D.X_A.X_B = D.1.1 = D$. Разгледаната схема е класическа и лежи в основата на редица други цифрови схеми. Препоръчваме задълбоченото ѝ разучаване с лист и молив в ръка.

Демултиплексорите в интегрално изпълнение намират широко приложение в цифровата техника. Такъв е например демултиплексорът 74155, който има един информационен вход, два адресни входа и четири изхода. Той има и четири управляващи входа, чрез които може да бъде превърнат от демултиплексор в дешифратор.

7.10.7. КОМПАРАТОРИ

Самото название компаратор показва, че това са схеми за сравняване на две числа A и B. Възможностите при сравняване на две величини са три: $A < B$, $A = B$ и $A > B$. В общия случай блоковата схема на компаратора съдържа група входове за представяне на A, група входове за представяне на B, група входове $A < B$, $A = B$, $A > B$ за последователно (каскадно) свързване на няколко ЛЕ и три изхода (фиг. 7.83*а*).



Фиг. 7.83

Най-простият компаратор може да се изгради от един ЛЕ от вида ИЗКЛ.ИЛИ. Както вече знаем (вж. фиг. 7.23), когато входовете са два, той може да служи за сравняване на две еднобитови числа A и B и това е показано на фиг. 7.83*б*. Когато числата са многобитови (например 8-битови), компютрите могат да се изградят чрез свързване на няколко ЛЕ.

Работата на еднобитов компаратор е изяснена на таблицата от фиг. 7.83*в*. Особеното тук е, че четирите възможни комбинации на входовете A и B се трансформират в три възможности на изхода Y: $A < B$, $A = B$ и $A > B$. Забележете, че досега говорехме само за равенства, а тук за първи път се появява възможността да "кодираме" и неравенствата. Това става чрез подходящи схеми, изградени от ЛЕ.

Една от възможните схеми на еднобитов цифров компаратор е показана на фиг. 7.83*г*. Тя е изградена от 2 броя ЛЕ НЕ, 4 броя двувходови ЛЕ И и 1 брой ЛЕ ИЛИ. Схемата има два входа и три изхода. На двата входа могат да постъпят общо четири двоични комбинации, но от гледна точка на изходите комбинациите са три: $A < B$, $A = B$ и $A > B$. Тази схема чрез изходите си ще "отгатне" кой от трите случая е в сила, като именно на този изход ще се появи лог. 1, а на останалите изходи състоянието ще е лог. 0.

Ако цифровият компаратор трябва да сравнява не еднобитови, а n-битови числа, той трябва да е изграден от n подобни схеми като разгледаната по-горе, т.е. цялата схема е по-сложна. В интегрално изпълнение такъв е например 4-разредният компаратор от типа 7485, който има четири входа за едното число (A_0, A_1, A_2, A_3), четири входа за другото число (B_0, B_1, B_2, B_3), три входа за последователно свързване ($A < B$, $A = B$, $A > B$) и три изхода ($A < B$, $A = B$, $A > B$). Например за сравняване на 8-битови числа е нужно последователното свързване на два еднакви 4-разредни компаратора, както това е показано на фиг. 7.83*д*. Подобен е 4-разредният CMOS компаратор 4585, който също има възможност за последователно свързване на два или повече компаратори.

7.10.8. СУМАТОРИ

В ежедневието си служим с цифрите 0, 1, 2, ..., 9 и с аритметическите закони — събиране, изваждане, умножение, деление и т.н. В цифровата техника се използват само два знака: лог. 0 и лог. 1 и действията с тях (събиране, изваждане, умножение, деление) се извършват въз основа на т. нар. логически закони и логически равенства. Логическите закони се появиха доста отдавна (вж. т. 7.3), но тяхното използване рязко нарасна, когато се изясни, че само електрическият ток може да обработва информацията с фантастични скорости.

Означенията лог. 0 и лог. 1 са пряко свързани с електрическото ниво. Следователно лог. 1 в никакъв случай не е равна на аритметическата единица; също така лог. 0 не е равна на аритметическата нула. Съгласно с приетият код в ТТЛ ИС, лог. 0 съответства на ниво около 0,1 V, а лог. 1 съответства на ниво около 3,6 V. По същия начин логическото равенство си има свои закони и то невинаги е идентично с аритметическото равенство. Например при ЛЕ ИЛИ е в сила логическото равенство (7.11), което води при два входа до $Y = 1 + 1 = 1$, а при три входа — до $Y = 1 + 1 + 1 = 1$. Ако тези равенства бяха аритметични, резултатите щяха да бъдат съответно $Y = 1 + 1 = 2$ и $Y = 1 + 1 + 1 = 3$. За избягване на двусмислия някои по-педантични автори заменят знака за логическо умножение (.) със знака ($\wedge$), а за логическото събиране — знака (+) със знака ($\vee$).

Суматори. Това са цифрови схеми за събиране на двоични числа. Изградени са от ЛЕ и се произвеждат обикновено в интегрално изпълнение. Различаваме еднобитови и многобитови суматори.

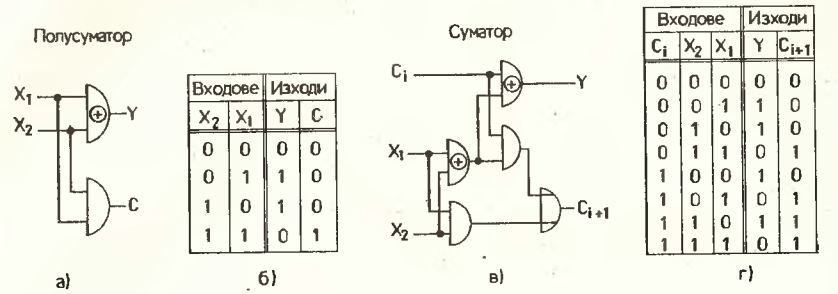
Действието на суматорите се основава на логически закон, който е представен в следната таблица:

$$0 + 0 = 0$$
$$0 + 1 = 1$$
$$1 + 0 = 1$$
$$1 + 1 = 0 \qquad \text{(пренос)}$$

Ако сравним този логически закон с таблицата за истинност на ЛЕ ИЗКЛ.ИЛИ (вж. фиг. 7.23*б*), ще установим, че те са идентични. Следователно схемата ИЗКЛ.ИЛИ може да се използва за събиране на двоични числа. Тя обаче има недостатъка, че липсва верига за пренос. Това може да се отстрани чрез добавяне на една двувходова схема И, при което се получава т. нар. *полусуматор*. Една от възможните схеми на полусуматор е показана на фиг. 7.84*а*, откъдето се вижда, че тя е изградена от два двувходови ЛЕ ИЗКЛ.ИЛИ и И. Действието на тази схема се разбира от таблицата, дадена на фиг. 7.84*б*. Забележете, че тук информацията се подава на двата входа X_1 и X_2, което съответства на двете събираеми, а тяхната сума се получава на изход Y. Едновременно с това на изход C се появява лог. 1 само в случая, когато е нужен пренос към следващия по-старши разред. Разглежданата схема има недостатъкът, че откъм входа липсва линия за пренос, който да отразява предишните действия.

Споменатият недостатък е премахнат при схемата, показана на фиг. 7.84*в*, която се нарича *пълен суматор* или само *суматор*. Чрез нея могат да се сумират еднобитови числа с пренос във

входа и в изхода. Този суматор е изграден от пет броя различни двувходови ЛЕ. Той има два информационни входа X_1 и X_2, вход C_i за отразяване на предишното състояние (т.е. преди да започне събирането), един изход за резултата и един изход C_{i+1}



Фиг. 7.84

за евентуален пренос към по-старшия разред. Действието на този еднобитов суматор е показано на фиг. 7.84*г* във вид на таблица, като е прието, че в началния момент $C_i = 0$.

В практиката се използват най-вече 2-битови, 4-битови и 8-битови суматори, като последните са изградени от около 300 компонента. Например в интегрално изпълнение се произвежда суматорът от типа 7480, който е едноразреден. По-често се използва суматорът 7483, който е 4-разреден и притежава два входа A_1 и B_1 с изход Σ_1, A_2 и B_2 с изход Σ_2, A_3 и B_3 с изход Σ_3, A_4 и B_4 с изход Σ_4, вход за пренос C_0 и изход за пренос C_4.

7.10.9. ПАМЕТИ

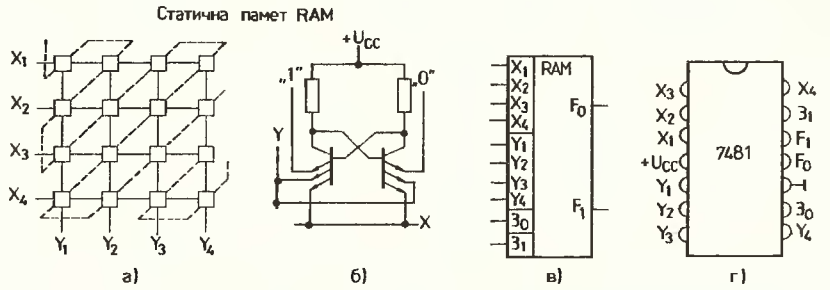
Операцията "запомняне" е важен въпрос в автоматиката и цифровата техника. Отначало носителите на паметта бяха релета, радиолампи, феритни пръстенчета и дискретни кондензатори. След конструирането на първите компютри стана ясно, че освен бързина и надеждност се добавиха и изискванията за миниатюрност и възможно по-голям обем на паметта. Затова през последните две десетилетия важен раздел на цифровата техника са полупроводниковите памети. Това е обширен въпрос, който тук ще разгледаме съвсем накратко.

Общи сведения за полупроводниковите памети. Това са цифрови схеми за запомняне на двоична информация. Конкретният запомнящ елемент се нарича *клетка*. Тя може да бъде изградена от различни компоненти, като най-разпространените са многоемитерен транзистор и запомнящ кондензатор. Първите се използват

в памети с по-малък обем (например до 1000 клетки), докато вторите се използват в памети с няколко милиона клетки.

Най-простият носител на двоична информация е тригерът и поточно — един от изходите му, който може да се намира в две логически състояния. Затова първите памети в интегрално изпълнение се изграждаха със статични тригери. В една клетка може да се запомни или лог. 0, или лог. 1, поради което се казва, че в една клетка може да се запише 1 бит информация. (Единица бит произхожда от binary digit — двоична цифра.)

При използване на планарната технология клетките са разположени в една равнина в шахматен ред, като образуват *матрица*. Конкретизирането на дадена клетка става посредством нейния адрес, който съответства на пресечната точка от хоризонтални и вертикални линии (фиг. 7.85*а*). Използването на дадена клетка изисква не само избиране на адреса, но са нужни поне още две операции: запис (Write) или четене (Read). Следователно показаната на фиг. 7.85*а* матрица е опростена, като с прекъсвана линия са означени поне още две електрически линии (за запис и за четене), достигащи до всяка клетка.



Фиг. 7.85

Както вече се спомена, клетката може да бъде изградена от тригери с многоемитерни транзистори (т. нар. статична памет). Една от възможните запомнящи клетки е показана на фиг. 7.85*б*, като хоризонталните и вертикалните проводници се наричат *шини*. От тази фигура става ясно, че клетките са свързани в сложна мрежа, като скоростта на използването им е особено важно. Това се измерва с т. нар. *време на достъп*, което е закъснението на изходната информация спрямо момента на подаване на адреса. При съвременните памети времето на достъп е от 10 до 200 ns.

Освен обема, важен параметър на паметите е тяхната организация, която е свързана с начина на използването им. Например, ако организацията е 16×1, това означава, че всяка клетка може да се използва самостоятелно за запис и четене. Възможно е обаче и

следното означение: 256 × 4, което означава, че клетките се адресират и използват на групи по 4. Тази особеност е важна, защото според някои автори правилно е да се използват не клетките, а броят на групите.

В компютърната техника често се използва терминът *дума*. Тя е равна на битовете, които се обработват, пренасят и съхраняват заедно. Например в ПРАВЕЦ-8 думата се състои от 8 бита, докато при ПРАВЕЦ-16 думата се състои от 16 бита.

Според особеностите си паметите биват два вида:

— *Оперативна памет RAM* (Random Acces Memory). В нея може да се прави запис, многократно четене, изтриване и наново запис, като всичко това се извършва с команди отвън. При изключване на захранването записаната информация безвъзвратно изчезва.

— *Памет само за четене ROM* (Read Only Memory). В нея може да се прави запис от завода производител или в съответна лаборатория. Четенето може да се извършва многократно, като при изключване на захранването информацията се запазва.

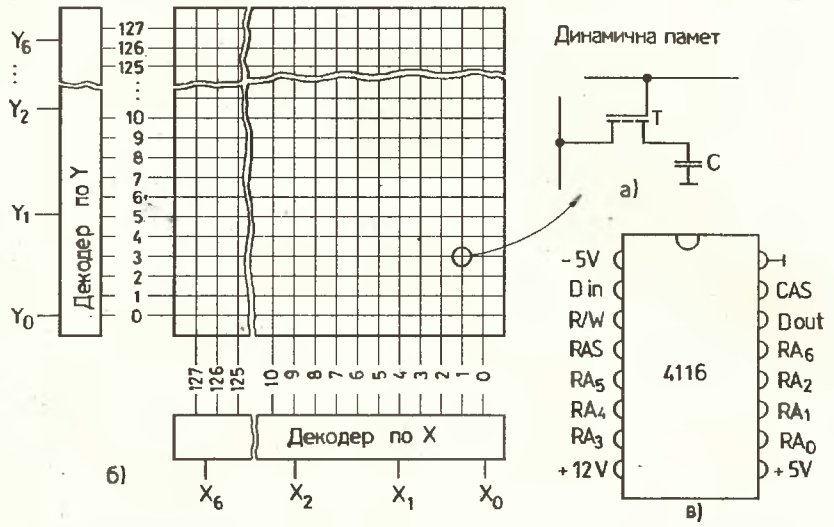
Една от първите RAM-памети в интегрално изпълнение е 16-битовата памет 7481, изградена със статични тригери. Нейната блокова схема е показана на фиг. 7.85*в*. Виждаме, че тя има 2 × 4 входа за адресиране ($X_1 \ldots X_4$ и $Y_1 \ldots Y_4$), два входа за запис на лог. 0 и лог. 1 (3_0 и 3_1) и два изхода, които не са инверсни и служат за многократно четене (F_1 и F_0). При тази интегрална схема двата изхода са с отворен колектор, т.е. към тях може да се свърже друга ИС или подходящ индикатор. На фиг. 7.85*г* е показан корпусът на тази памет, като местата на изводите за захранването не са стандартни. Тази 16-битова памет се използва в автоматиката и някои електронни устройства.

Динамична памет. След 1975 г. се появи терминът "мощен компютър", което означава в крайна сметка по-голяма скорост и по-голяма памет. Така че броят на клетките в един чип е огромен и затова обемът на паметта вече се измерва не в битове, а в килобайтове и мегабайтове (1 k = 1000; 1 K = 1024; 1 M = 10^6). Тези фантастични постижения са резултат на MOS-технологията и затова се наричат още MOS-памети. Особеното при тях е, че запомнящият кондензатор има нищожен капацитет и зарядът му трябва периодично да се опреснява. Това опресняване се реализира от отделна система, вградена в същия кристал, и именно затова тази памет се нарича *динамична*.

Динамична памет DRAM. Съществуват различни видове динамична памет, като тук ще разгледаме една от най-разпространените.На фиг. 7.86*а* е показана една запомняща клетка от типа DRAM. Тя се състои от един MOS-транзистор, който работи в ключов режим, и от един MOS-кондензатор (вж. подробности за MOS-кондензатора в т. 5.9).

ЛИЧНА БИБЛИОТЕКА Петър Нецанев

В режим "запис" на зарядно-разредната шина се подава сигнал с високо ниво (лог. 1). В същия момент на адресната шина се подава сигнал, който отпушва транзистора T и зарежда кондензатора C до определено ниво. След това по адресната шина се подава сигнал, който запушва транзистора. С това привършва цикълът "запис", като кондензаторът играе роля на запомнящ елемент.



Фиг. 7.86

В режим "четене" зарядно-разредната шина има нулево напрежение. В това състояние на адресната шина се подава сигнал, който отпушва транзистора. Така зарядът на кондензатора се разпределя и върху разредната шина, с което повишава нейния потенциал. Тъй като паразитният капацитет на разредната шина е около 20 пъти по-голям от капацитета на кондензатора C (0,05 pF), напрежението, което се появява върху шината, е около 20 пъти по-малко от напрежението, съществувало върху кондензатора. Именно тази особеност налага използването на специален усилвател, вграден в същия кристал.

Освен това MOS-транзисторът не може да бъде абсолютно запушен (а също и влиянието на "изолиращите" обратно включени диоди), поради което зарядът върху капацитета намалява. Именно това налага непрекъснатото *опресняване* (регенерация) на заряда, което се извършва през време на цикъла "четене" от споменатата вече вградена система. Опресняването се извършва периодично през всеки 2 милисекунди (500 Hz), с което се осигурява готовност за многократно четене.

Така разглежданата запомняща клетка наистина е проста. Затова чрез нея са изградени DRAM-памети със свръхголяма степен на интеграция. На фиг. 7.86*б* е показано в опростен вид матричното разположение на запомнящите клетки на ИС 4116 с обща мощност на разсейване на корпуса 0,5 W. Тя съдържа много голям брой компоненти с организация на паметта 16384 × 1 бит, т.е. запомнящите клетки са 16384 bit. Подчертаваме, че това е една извънредно сложна схема поради следните особености. Всяка запомняща клетка има електрическа връзка само с две шини. Но затова пък по всяка една от тези две шини се изпълняват операциите адресиране, запис, четене, опресняване и др. Или с други думи, вместо въвеждане на нови шини споменатите операции се реализират чрез електрически сигнали. А това от своя страна изисква допълнителни блокове, разположени в същия кристал, като автогенератори, усилватели, декодери и т.н. На същата фигура се вижда, че достъпът до всяка една клетка на ИС 4116 е реализирана чрез два декодера по X и по Y. Всеки от тях има седем входа (X_0, X_1, X_2, ..., X_7 и Y_1, ..., Y_7) и 128 изхода, защото $128 \times 128 = 16384$.

Както вече споменахме, проблемът за паметите е пряко свързан с бурното развитие на компютрите и именно тук се правят големите открития и постижения, поради което няма да навлизаме в подробности. На фиг. 7.86*в* е показан корпусът на разглежданата вече динамична RAM памет 4116. Чрез 24 броя такива ИС е изградена оперативната памет на първите модели от българския компютър ПРАВЕЦ. Изграждането на оперативната памет на даден компютър става по няколко начина, като за по-голяма универсалност и маневреност тя се изгражда не от една ИС, а от няколко еднакви броя. Това зависи от използваната "компютърна архитектура" и приетата дължина на думата. Всичко това от своя страна се определя от избрания микропроцесор.

От фиг. 7.86*в* се вижда, че тази DRAM·ИС се захранва с три напрежения: +5 V, −5 V и +12 V. Тя има 7 извода (RA_0, RA, ..., RA_6), които в режим "запис" са входове, а в режим "четене" са изходни. Това се определя от сигнала R/W, идващ от микропроцесора. В цялата тази автоматика вземат участие и изводите Din, RAS, CAS и Dout, които участват в т. нар. *програмно управление на компютрите*.

Динамичната полупроводникова памет е в момента най-перспективна и именно тук са насочени усилията на редица нови технологии, като например намаляване броя на усилвателите за цикличното опресняване, въвеждане на двуслойната полисилициева техника и др. В резултат на това се произвеждат памети с обем 64 Кбита, 256 Кбита и дори 1 Мбит. Забележете, че всяка следваща памет е 4 пъти по-обемиста от предишната заради матричното разположение на компонентите.

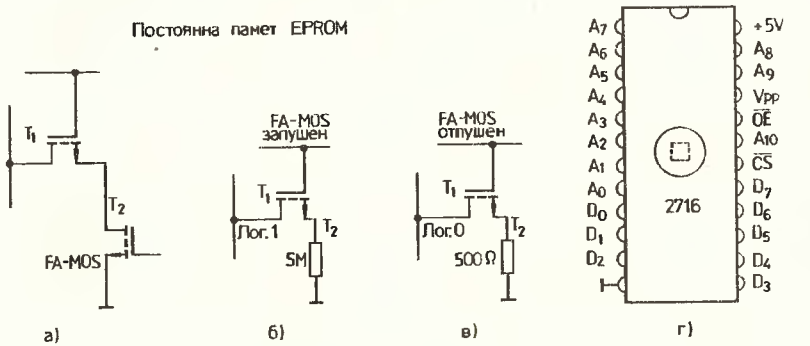
Постоянна памет EPROM. Съществуват различни видове постоянна памет, необходима за повечето автоматично действащи устройства. При компютрите широко разпространение е получила многократно програмируемата постоянна памет, изградена с NMOS-транзистори, наречена EPROM. Названието на тази памет идва от Erasable Programmable Read-only Memory (изтриваемо-програмируема ROM). Това означава, че информацията, записана в тази памет, може да бъде многократно изтривана и записвана, т.е. напомня на магнетофонна лента. За целта на корпуса на тази ИС има малко прозорче, покрито с кварцово стъкло, през което чрез облъчване с ултравиолетови лъчи се извършва самото изтриване.

По своята вътрешна структура тези ИС приличат на DRAM-схемите (вж. фиг. 7.86*б*), т.е. имат матрично разположени запомнящи клетки, декодери, усилватели и др., вградени в самата схема. Принципът на запомняне на информацията е подобен, но тук участва особен транзистор. Тук също два MOS-транзистора са свързани последователно, като първият играе ролята на ключ. Вторият транзистор обаче има особена роля и това се постига чрез т. нар. *плаващ гейт* (несвързан с нищо) и се нарича още FA-MOS-транзистор. Названието идва от Floating-Gate Avalanche-Injektion, което значи лавинно-инжекционен транзистор с плаващ гейт. В нормалния случай гейтът не носи заряд и следователно транзисторът е запушен, т.е. в дрейна на ключовия транзистор е записана лог. 1. Ако обаче между дрейна и сорса на запушения FA-MOS-транзистор се приложи краткотрайно повишено напрежение (напр. 20–25 V), настъпва явлението лавинно инжектиране на токоносители през диелектрика в плаващия гейт, без това да причинява дефекти (**запомнете това**). Наличието на заряд в гейта отпушва FA-MOS-транзистора, т.е. може да се приеме, че в дрейна на ключовия транзистор е записана лог. 0. Това състояние не се променя при работа с нормални захранващи напрежения — например 5 V. Следващата особеност е, че появилият се заряд в плаващия гейт се задържа там необикновено дълго време (например 15–20 г.), т.е. извършен е запис на информация чрез заряд в гейта. Напомняме, че в случая гейтът е изолиран от всички страни със SiO_2, който е изобщо най-добрият диелектрик. Ако обаче кристалът се облъчи с интензивна ултравиолетова светлина, зарядът изчезва.

Запаметяващата клетка на паметта EPROM е показана на фиг. 7.87*а*, където се вижда, че тя е изградена от два последователно свързани транзистора, от които вторият е от типа FA-MOS. В новозакупената интегрална памет не е записана никаква информация. Следователно във всички клетки транзисторът T_2 е запушен (фиг. 7.87*б*) и там е записана лог. 1.

Когато в паметта се запише някаква информация, в определени клетки транзисторът T_2 е отпушен и там се появява лог. 0 (фиг. 7.87*в*). Или казано елементарно, тук записът се извършва чрез въвеждане на лог. 0 и това състояние може да съществува десетки години.

На фиг. 7.87*г* е показан корпусът на EPROM ИС 2716. Тя има 24 извода и стандартно захранване +5 V. Изводите $D_0, D_1, \ldots, D_7$ се свързват към шините за данни (информация), а изводите $A_0, A_1, \ldots, A_{10}$ се свързват към адресните шини. Особеното при тази схема е, че на даден адрес съответстват осем запомнящи участъка, т.е. тук клетката е 8-битова (един байт). И понеже адресните изводи са 11 броя, това означава, че при нея може да се адресират $2^{11} = 2048 = 2$ К осембитови клетки.



Фиг. 7.87

Извод $\overline{OE}$ (от Output Enable — разрешен изход) служи да разреши извеждането на данни от схемата към информационните шини. Чертичката отгоре означава, че този сигнал е активен при ниско логическо ниво.

Извод $\overline{CS}$ (от Chip Select — избор на чип) управлява достъпа до интегралната схема. Когато на извода $\overline{CS}$ се подаде сигнал с ниско ниво, това означава, че именно тази ИС е избрана и от нея може да се чете, при условие че OE има ниско ниво. Когато $\overline{CS}$ има високо ниво, схемата не е избрана и изводи $D_0, D_1, \ldots, D_7$ се намират във високо импедансно (Z) състояние независимо от нивото на сигнала в извода $\overline{OE}$.

Повече подробности за тази интегрална памет тук няма да даваме. Само ще добавим, че постоянната памет ROM на първите модели на компютъра ПРАВЕЦ е изградена от 6 бр. ИС от типа 2716 с общ обем 12 Кбайта. (Напомняме, че $12 \times 1024 = 12288$ осембитови адресируеми клетки.) Именно в тази част от вътрешната памет на споменатия компютър RAM заводът производител

е записал голям брой неизтриваеми (енергонезависими) програми, без които компютърът въобще не може "да тръгне". Такава е например най-важната програма, наречена *Монитор* (няма нищо общо с видеоекрана), която управлява цялата дейност на компютъра. Именно в тази ROM памет е записан и интерпретаторът на Бейсик, поради което при включването на компютъра към мрежата той е готов да работи на споменатия език.

Читателят трябва да помни, че всеки един компютър разбира само от езика на "нулите и единиците". Във връзка с това за програмното управление на "умната машина" често се използват термините хардуер (Hardware) и софтуер (Software). Първият означава машинната и електрическата част на компютъра и неговите периферни устройства, или накратко — апаратното осигуряване. Софтуерът обхваща всички видове компютърни програми (записани във вътрешната памет, на дискети, на ленти и т.н.), което се нарича още програмно осигуряване и като цяло е много по-скъпо от самия компютър.

Програматор. Записването на двоична информация в паметите от типа EPROM се извършва от цифрово устройство, наречено програматор. Той е важен апарат за всеки производител на компютри.

Един от най-простите програматори представлява неголяма платка, която при нужда може да се "кооперира" с домашния компютър — например ПРАВЕЦ-8. За целта платката се поставя в един от вътрешните му куплунги, съдържащи 50 пера. Платката съдържа няколко ИС, като до тях има и няколко свободни цокли. В един от свободните цокли се поставя онази ИС от типа EPROM, в която трябва да се запише желаната двоична информация. Това може да бъде служебна информация, програми и т.н., която предварително е изработена от квалифициран програмист (не клавиатурист) и най-често се съхранява на дискета.

Самият запис става в съответната ИС по следния начин. Платката на програматора, където е поставена конкретната ИС, се вкарва в съответния куплунг (разбира се, при изключен компютър). След това специалната програма, намираща се на определена дискета, се въвежда в паметта RAM на компютъра. Чрез клавиатурата се написват определени команди, с което автоматично започва самият запис във всяка една от 8-битовите адресируеми клетки. Както вече знаем, записът се извършва чрез краткотрайни правоъгълни импулси с размах 20–25 V. Тези сигнали се изработват от програматора и точно в определени моменти се подават на 21-ви извод V_{PP} на ИС 2716 (вж. фиг. 7.87*г*). Всичко това трае няколко минути, с което желаният запис е извършен от програматора и разбира се, с помощта на компютъра.

Възможно е да разполагаме с ИС 2716 (или друга подобна), като не сме сигурни дали не съдържа някакъв нежелан запис. В такива случаи се налага изтриване на нежеланата информация, за да сме сигурни, че ИС е "чиста", и чак тогава да правим нов запис. Самото изтриване става чрез облъчване през стъкленото прозорче (вж. фиг. 7.87*г*) с ултравиолетовата светлина. За целта може да се използва луминесцентна лампа, което трае 15–20 минути. По време на облъчването се снема залепената върху прозорчето метализирана лепенка, след което тя наново се залепва, за да сме сигурни че е стерилна.

С този пример искахме да покажем, че освен общоизвестното мнение за компютъра, че "той може всичко", нека да не се забравя, че това определение за споменатата машина не е случайно.

7.10.10. МИКРОПРОЦЕСОРИ

Микропроцесорът е най-сложната интегрална схема. Тя представлява мозъкът и сърцето на съвременните компютри. Тази сложна схема не е проектирана изведнъж, а е плод на многогодишен труд на специалисти от лаборатории и институти. Неговото появяване е известно, но никой не може да каже кога ще завърши усъвършенстването му.

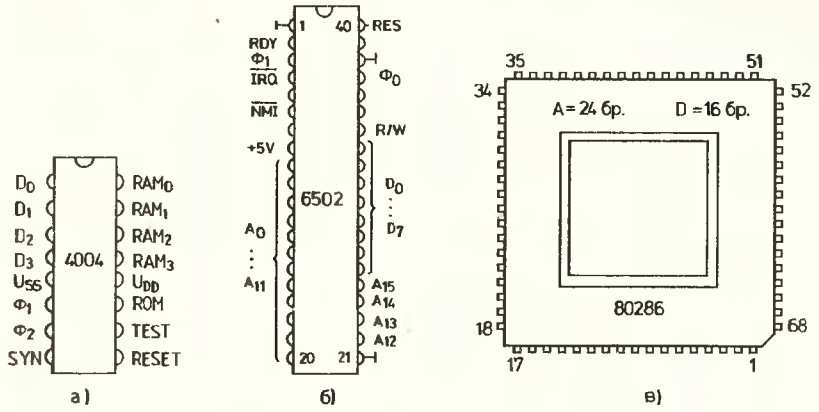
Най-важната особеност на микропроцесора е, че неговото действие се управлява чрез предварително изготвена програма от човека. И понеже програма може да се изготви за решаване на всеки един реален проблем, микропроцесорът се оказа универсално средство за конструиране на машини от "интелектуален" тип. Бързаме веднага да подчертаем, че "интелектуалността" на тази "мъртва машина" се дължи на програмите, които той изпълнява. Самото писане на програмите става за часове и дни от специалисти. Самото изпълнение на програмата обаче може да трае както за части от секундата така и за часове, дни и месеци.

Още първите компютри показаха фантастични скорости на обработка на информация, като човешките сетива реагират относително бавно. Но интелектуалните способности на човека (анализ и творчество) едва ли някога могат да бъдат достигнати. Ще се състезаваме ли с природата, след като още не знаем механизма на едноклетъчните живи същества?

Първият микропроцесор. Думата процесор (от глагола process — обработвам) се появи в средата на нашето столетие. С този термин се означаваше най-важният обработващ и координиращ блок в ламповите изчислителни устройства. С развитието на микроелектрониката отначало се появи и терминът "микропроцесорна фамилия", обхващаща няколко ИС, сред които най-важната беше микропроцесорът. В последните десетилетия редица функ-

ции бяха "интегрирани" и така се наложи думата микропроцесор, който е най-сложната ИС, сътворена от човешката ръка.

В резултат на търговски договор между едно японско дружество и фирмата Intel в края на м. декември 1971 г. се появява ИС с означението 4004, предназначена за електронни калкулатори (фиг. 7.88*а*). Създателят на тази "специална" ИС е Марчиан Хоф. Схемата съдържа около 1000 компонента в кристал с размери $3,8 \times 2,8$ mm с използване на PMOS транзистори. Заедно с нея в калкулатора се е предвиждала памет RAM с 4120 бита и ROM с 4096 байта, 10-разреден преместващ регистър и отделен разширител за изходното стъпало. Чрез тази фамилия, съдържаща 5 бр. ИС, се е предвиждало да се извършват редица нови за времето си операции. Когато споменатата ИС вече била готова, японската фирма променя първоначалните си желания и конструкторите се насочват към нов проект. Така че ИС 4004 не е била пусната в серийно производство, но в нея вече са внедрени принципите за програмното управление в интегралната схемотехника.



Фиг. 7.88

Кратко развитие на микропроцесорите. Принципът за програмно управление, съчетан с успехите на MOS-технологията, подсказват, че се заражда нов раздел в автоматиката с огромно бъдеще. Това предизвика научно-търговски "взрив". Така след броени месеци в същата фирма беше разработен 8-битовият микропроцесор 8008, изграден от 2900 P-канални MOS-транзистори. Това е една универсална цифрова схема, изградена на по-други принципи и архитектура, легнала в основите на цялата съвременна микропроцесорна техника. С нея бяха разрешени въпросите за разширяване на програмното управление, промяна на вътрешната архитектура, разширяване на командния блок, разширяване на аритметичния блок, въвеждане на инструкции, използване на разширен режим на адресация и не на последно място — еднопосочна съвместимост. Още тогава предвидливите конструктори разбраха, че в скоро време ще настъпи бурно развитие на микропроцесорната техника. Еднопосочната съвместимост изисква всеки нов микропроцесор (респ. всеки нов компютър) да има нови допълнителни команди, но да може да изпълнява програми, изготвени от по-стари микропроцесори. Докато обратното невинаги е възможно.

Във връзка с това бурно развитие на микропроцесорната техника заслужава да споменем имената на специалистите Робърт Нойс, Гордън Мур и Ендрю Гроув, които са ученици на Нобеловия лауреат проф. Шокли и след това станали основатели на фирмата Intel (Integrated Electronics), намираща се в Силициевата долина — Калифорния. В 1973 г. същата фирма пусна в продажба 8-битов микропроцесор 8080 с N-канална MOS-технология, съдържащ около 10 хиляди компонента. С него започна началото на 8-битовата микропроцесорна ера, която завладя и нашата страна. Типични представители на 8-битовите микропроцесори са 8080, 6800, Z 80, 6502 и др., след които се появиха цели фамилии. Обръщаме внимание, че микропроцесорът 6502 (фиг. 7.88*б*) е усъвършенстван вариант на 6800 и не случайно беше избран в първите модели български персонални компютри ПРАВЕЦ-8.

След 1982 г. големите успехи на MOS-технологията (над 10 хиляди компонента в един кристал) доведоха до произвеждането на 16-битови микропроцесори. Такива са например 8086 (Intel), 8000 (Zilog) и 68000 (Motorola), като последният съдържа 68 хиляди компонента. Нека добавим, че в последно време се наложи 16-битовата серия 8086, 80186 и 80286 (фиг. 7.88*в*), с която са изградени редица по-нови компютри.

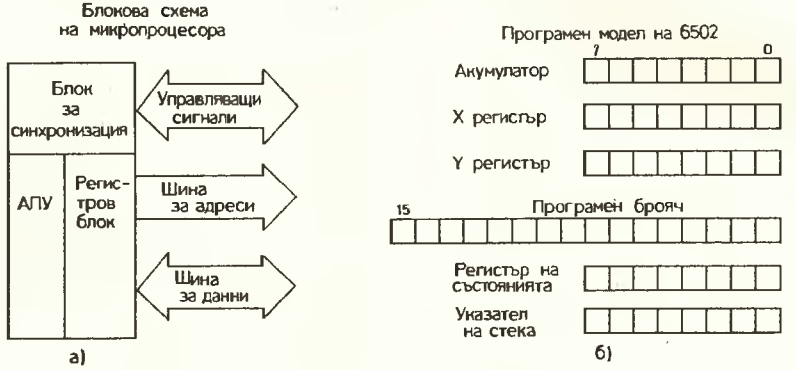
Като се използва т. нар. мултиплексиране, вече се появиха 32-битови компютри с микропроцесорите 80386, 80486 и 80586.

Основни параметри на микропроцесорите. В момента у нас се използват хиляди компютри — персонални, държавни, общински и т.н., като техният брой непрекъснато расте. Изхождайки от характера на настоящата книга, микропроцесорът ще бъде разгледан накратко не толкова функционално, колкото като интегрална схема.

Когато се произвежда една такава сложна ИС, близко до ума е, че тя трябва да бъде универсална и гъвкава, за да може по-нататък да се използва от потребителите. Така че микропроцесорът притежава специфични параметри, по-важни от които са следните.

Архитектура на микропроцесора. Конструкцията и действието на тази ИС са извънредно сложни и малцина технолози могат да

опишат вътрешната му структура. Поради това тук ще се спрем върху "несложния" микропроцесор 6502, от който над 100 хиляди броя са в експлоатация у нас. На фиг. 7.89*а* е показана опростена блокова схема на споменатия микропроцесор. Виждаме, че той се състои от блок за синхронизация, аритметично-логическо устройство (АЛУ) и регистров блок, които са свързани вътрешно помежду си. От микропроцесора влизат и излизат (запомнете това) сигнали, свързани с работата на няколко външни блока. По такъв начин микропроцесорът получава информация за състоянието на другите стъпала и изпраща сигнали за управлението им, т.е. това е двупосочна шина. Там е показана и шината за адреси, която съдържа 16 линии и е еднопосочна. Важна е също така и шината за данни, по която се движи информацията от паметта към микропроцесора и обратно, т.е. тя е двупосочна и съдържа 8 линии.



Фиг. 7.89

Архитектурата на микропроцесора се определя от фирмата производителка. Тази архитектура определя и цялостните възможности на "умната машина".

Програмен модел на микропроцесора. Опитният програмист едва ли знае цялата вътрешна структура на най-сложната ИС. Той обаче е задължен да "общува" с една част от нея, наречена *програмен модел* на микропроцесора. При по-новите микропроцесори (8086, 80286 и др.) програмният им модел е по-сложен, затова ще се спрем на 8-битовите микропроцесори.

На фиг. 7.89*б* е показан програмният модел на 6502. Казано най-общо, той се състои от 6 бр. регистри, в които може временно да се съхранява и обработва определена информация. Именно това са регистрите, до които добрият програмист има достъп . В случая "достъп" означава, че програмистът (чрез подходящи

прости команди) може да установи какво в момента е записано там и ако желае, може да промени информацията, записана в част от програмния модел. Ето в това се състои прочутото "бъркане" в микропроцесора и промяна в изпълнението на програмата. Без да навлизаме в подробности, най-важният регистър в 6502 е т. нар. акумулатор и той най-често се използва. От всичките регистри само "програмният брояч" е 16-битов и е пряко свързан с последователността за извличане на информацията и изпълнение на инструкциите.

Дължина на думата. Микропроцесорът не само "дирижира" работата на отделните блокове, но получава и обработва информацията в съответствие със заложената програма. За получаване на по-голяма бързина информацията се пренася и обработва *паралелно* на групи. В даден компютър дължината на тези групи е една и съща и се нарича още *дума*. При по-малките компютри думата е 8-битова, а при по-големите — думата е 16-битова. Напоследък вече се произвеждат и компютри с дължина на думата 32 бита.

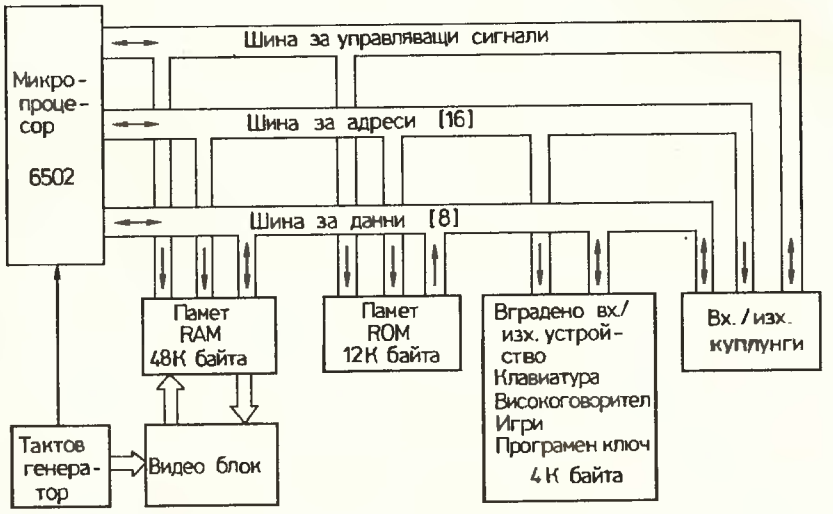
Дължината на думата зависи от избрания микропроцесор. Колкото тази дължина е по-голяма, толкова възможностите на компютъра са по-големи. Подчертаваме, че паралелната обработка на информацията е може би най-важният принцип, използван от конструкторите.

Асемблер на микропроцесора. Диалогът между програмиста и микропроцесора се осъществява чрез специален език, наречен Асемблер. Това е език на ниско ниво и се състои от няколко десетки инструкции. По същество това са съкращения на определени операции на английски език и по такъв начин лесно се запомнят. Наричат се още мнемоничен код на инструкциите, като видът им е например LDA, BRK, JSP, CMP и т.н. Обръщаме внимание, че всеки микропроцесор си има свой асемблерен език (респ. списък на инструкциите), който обезателно трябва да се владее от програмиста.

За читателите с по-малък опит искаме да повторим, че микропроцесорът разбира само от езика на "нулите и единиците", който се нарича още машинен или обектен език. Например една от възможните програми за събиране на числата 5 и 7, разбираема за 6502, изглежда така: 00011000, 10101001, 00000101, ... всичко девет 8-битови числа. Програмистът не може да помни такива програми и затова същата програма (за събиране на 5 и 7), написана на Асемблер, ще изглежда така: ORG $800, CLC, LDA, #05, ADC #07, STA $00, RTS. Това е програма, записана на Асемблер от програмиста с помощта на клавиатурата. Обаче, за да я разбере микропроцесорът, налага се превеждане на тази програма от Асемблер на обектен език. Това става чрез специална служебна

програма, наречена *транслатор* или *интерпретатор*. Читателят трябва да запомни, че всички езици от по-високо ниво (Бейсик, Фортран, Алгол, Паскал и др.) не се възприемат директно от микропроцесора. Това може да стане само ако предварително бъде въведен в паметта на компютъра съответен транслатор, например от дискета. При ПРАВЕЦ-8 за улеснение на ползвателя интерпретаторът на Бейсик е записан във вътрешната му памет ROM.

Брой на инструкциите на микропроцесора. Вече знаем, че общуването на програмиста с микропроцесора се извършва чрез споменатите инструкции, като те се използват най-вече при писане на някои служебни програми. Броят на инструкциите е един от най-важните параметри на микропроцесора и показва какви са неговите възможности. Например микропроцесорът 6502 има 56 инструкции, докато при 80286 те са 62. Тук имат значение и методите на адресиране, инструкциите за сравняване, инструкциите за обмен и т.н.



Фиг. 7.90

Във връзка с разработването на нови микропроцесори читателят трябва да знае, че усъвършенстването означава и следното: към съществуващите стари инструкции се добавят и няколко нови. Следователно при появяването на нови микропроцесори трябва да се държи сметка за споменатия вече принцип за еднопосочна съвместимост. Защото би било голяма загуба за хората, които идват след нас, да не могат да се използват изработените по-рано компютърни програми.

Адресно пространство. Ако за момента читателят си представи, че е на мястото на микропроцесора, тогава всичко наоколо (клетки, ключове, начало на програми, клавиатура, екран, дисково устройство и т.н.) са само адреси и нищо друго!

Още при включване на компютъра микропроцесорът започва да "действа" съгласно с една малка програма, вградена в кристала му, като го насочва към определен адрес. Работата на микропроцесора е достатъчно сложна и се свежда грубо към следните операции: насочва се към определен адрес, получава инструкции какво да прави, разпознава какъв е характерът на следващите му стъпки, извършва поръчаните действия, насочва се към клавиатурата и чака неопределено време, докато му се подадат следващите команди, и т.н.

Броят на адресите, до които има достъп микропроцесорът, се нарича негово *адресно пространство*. Обемът на адресите се определя от микропроцесора и архитектурата на целия компютър. Например микропроцесорът 6502 има 16 линии до адреси и следователно може да осигури достъп до $2^{16} = 65536$ адреса. Като се има предвид, че 1К = 1024, общият брой на адресите му е 64 Кбайта. Като пример на фиг. 7.90 са показани блоковата схема на микропроцесора 6502 и основните блокове на ПРАВЕЦ-8. Виждаме, че вътрешната му памет е два вида: RAM (с обем 48 Кбайта) и ROM (с обем 12 Кбайта). Освен това съществуват още 4 Кбайта адреси за други цели (клавиатура, дисково устройство, вътрешни куплунги и т.н.).

Като втори пример нека спомена, че броят на изводите за адреси на микропроцесора 8086 е 20 и той може да има достъп до 1 Мбайта адреси, а при 80286 изводите са 24 и има достъп до 16 Мбайта адреси.

В последно време конструкторите на компютърна техника започнаха да прилагат споменатото вече мултиплексиране на входове и изходи. Ефектът от това е, че "вътрешно" даден микропроцесор е 16-битов, а "външно" се проявява като 32-битов, с което силно се увеличават възможностите на новите компютри.

В стремежа да се увеличава скоростта на работата на компютрите се появиха и нови похвати. Такъв е например използването на повече от един микропроцесор в компютъра. Освен "главния" микропроцесор част от операциите се извършват от "помощен" микропроцесор, наричан още *копроцесор*. Последният е с по-малки възможности, но е многократно по-бърз, защото е изграден от биполярни транзистори.

Тактова честота на микропроцесора. Компютърът се състои от няколко блока, като действията им трябва да се синхронизират. Това се извършва чрез периодични сигнали, произвеждани от автогенератор, наречен още *тактов генератор*. Синхронизацията

се отнася както за микропроцесора, така и за останалите блокове, а също така и за редица периферни устройства — например клавиатура, видеоекран, дисково устройство, принтер, плотер и др.

Тактовият генератор е изграден от транзистори и кварцов резонатор, като изискванията към него са главно две — голяма стабилност и възможно по-висока честота. Второто изискване е комплексен въпрос, защото освен работната честота на микропроцесора са нужни още допълнителни тактови сигнали за цялостната работа на компютъра. Например при ПРАВЕЦ-8 тактовият генератор произвежда правоъгълни импулси с честота около 14 MHz, след което чрез деление се получават и следните честоти: 7 MHz, 3,5 MHz, 2 MHz, 1 MHz, като някои от тях са дефазирани, със закъснение и т.н. Всички тези сигнали са необходими за синхронно управление на различните блокове, включително и видеоекрана. В случая работната честота на микропроцесора 6502 е 1 MHz и това определя неговия машинен цикъл. Например известните вече инструкции (ADC, CLC, JMP и т.н.) си имат точно определен хексакод, като машинните им цикли са най-често 2, 3 и 4. Или казано по друг начин, операцията CLC се изпълнява от микропроцесора за 2 машинни цикъла, като за това са нужни 2 μs. Най-сложната инструкция в 6502 изисква 5 μs и затова някои автори казват, че скоростта на ПРАВЕЦ-8 са 200 хиляди елементарни операции в секунда.

Скоростта на работа на всеки компютър зависи от неговата конструкция и използвания микропроцесор. В момента са разработени нови технологии, нова архитектура и нови микропроцесори, като тези, които се продават в момента, работят с честота 40–50 MHz. Във връзка с това нека напомним, че един спътник или ракета, управляван от компютър, има скорост около 8 km/s, което значи, че едно подобно тяло изминава 8 метра за една хилядна част от секундата.

ЛИТЕРАТУРА

1. *Вълков, С. А.* Анализ и синтез на интегрални схеми. С., Техника, 1986.
2. *Димитрова, М., В. Пунджев.* 33 схеми с логическия елемент И-НЕ. С., Техника, 1982.
3. *Димитрова, М., В. Пунджев.* 33 схеми на И с тригери. С., Техника, 1987.
4. *Димитрова, М., И. Ванков.* CMOS интегрални схеми. Ч. I и II. С., Техника, 1988.
5. *Конов, К. И.* Импулсни и цифрови схеми с интегрални ТТЛ елементи. Ч. I и II. С., Техника, 1986.
6. *Конов, К. И.* Кратък справочник по цифрови интегрални схеми. С., Техника, 1986.
7. *Куцаров, С. И.* Интегрални схеми. С., Народна просвета, 1990.
8. *Шишков, А. И.* Полупроводникова техника, ч. I. С., Техника, 1989.
9. *Шишков, А. И.* Полупроводникова техника, ч. II. С., Техника, 1981.
10. *Шишков, А. И.* Полеви транзистори. С., Техника, 1978.
11. *Шишков, А. И.* Електронни схеми с полеви транзистори. С., Техника, 1979.
12. *Шишков, А. И.* Курс по радиоелектроника. С., ЦСМТ, 1981.
13. *Шишков, А. И.* Примери за изчисляване на електронни схеми. С., Техника, 1984.
14. *Шишков, А. И.* Електроника. Учебник за II ст. на ЕСПУ. С., Техника, 1988.
15. *Шишков, А. И.* Транзистори и диоди. Кратък справочник. Четвърто издание. С., Техника, 1991.
16. *Mazda, F. F.* Integrated Circuits. Cambridge University Press, London, 1987.
17. * * * Data Components Catalog. Santa Clara, Calif, Intel, 1989.
18. * * * Electronics, Vol. 38, 39 and 40.

СЪДЪРЖАНИЕ

Предговор 3
Някои по-важни съкращения, използвани в книгата 4

Глава 1. Общи сведения за електронните усилватели

1.1. Въведение 5
1.2. Видове електронни усилватели 5
1.3. Електрически сигнали 6
1.4. Несинусоидални трептения 8
1.5. Източници на електрически сигнали и съгласуването им с товара 13
1.6. Децибел. Нулеви електрически нива 16
1.7. Основни електрически параметри на усилвателите 19
1.8. Амплитудно-честотна характеристика на усилвателите 22
1.9. Честотни изкривявания 26
1.10. Честотна лента 28
1.11. Фазови изкривявания 29
1.12. Нелинейни изкривявания 30
1.13. Други параметри на усилвателите 32
1.14. Основни схемотехнически правила 35

Глава 2. Работа на диодите и транзисторите в усилвателните схеми

2.1. Някои особености на полупроводниковите диоди 42
2.2. Някои особености на биполярните транзистори 47
2.3. Физическо обяснение на усилвателните свойства на транзисторите 52
2.4. Основни величини и понятия при анализиране на усилвателните стъпала 57
2.5. Усилвателни свойства на схема общ емитер 61
2.6. Усилвателни свойства на схема общ сорс 66
2.7. Усилвателни свойства на схема обща база 68
2.8. Насищане и запушване на биполярния транзистор 69
2.9. Отрицателна обратна връзка 72
2.10. Влияния на ООВ върху параметрите на усилвател 75
2.11. Усилвателни свойства на схема общ колектор (емитерен повторител) 79
2.12. Усилвателни свойства на схема общ дрейн (сорсов повторител) 84
2.13. Основни усилвателни схеми с местна ООВ 85

Глава 3. Нискочестотни усилватели с директна връзка

3.1. Общи сведения 91
3.2. Особености на усилвателите с директна връзка 91
3.3. Предусилвателни стъпала с директна връзка без емитерни кондензатори 93
3.4. Честотни свойства на предусилвателите с директна връзка ... 103
3.5. Предусилвателни стъпала с директна връзка с емитерни кондензатори 109
3.6. Съставни транзистори 112
3.7. Общи сведения за безтрансформаторните крайни стъпала 121
3.8. Нестабилизирани схеми за осигуряване преднапрежението на крайните транзистори 126
3.9. Стабилизирани схеми за осигуряване преднапрежение на крайните транзистори 131
3.10. Захранване на възбудително стъпало 135
3.11. Отрицателни обратни връзки в безтрансформаторните крайни стъпала 140
3.12. Безтрансформаторни крайни стъпала с еднотипни мощни транзистори 145

Глава 4. Общи сведения за интегралните схеми

4.1. Въведение 148
4.2. Възникване на интегралните схеми 149
4.3. Видове интегрални схеми 152
4.4. Най-общи характеристики на интегралните схеми 155
4.5. Основни принципи на интегралната схемотехника 158

Глава 5. Градивни елементи на интегралните схеми

5.1. Общи сведения 161
5.2. Основни технологични процеси 163
5.3. Изолация на интегралните схеми 174
5.4. Интегрални биполярни транзистори 175
5.5. Интегрални полеви транзистори 184
5.6. Технологична съвместимост 194
5.7. Интегрални диоди 194
5.8. Интегрални резистори 195
5.9. Интегрални кондензатори 197
5.10. Корпуси на интегралните схеми 198

Глава 6. Аналогови (линейни) интегрални схеми

6.1. Общи сведения за аналоговите интегрални схеми 200
6.2. Диференциални усилватели 201
6.2.1. Схемотехника на диференциалните усилватели 202

6.2.2. Особености на диференциалния усилвател със симетричен изход ... 208
6.2.3. Особености на диференциалния усилвател с несиметричен изход ... 214
6.2.4. Особености на диференциалния усилвател с несиметричен вход и несиметричен изход ... 215
6.2.5. Генератор на стабилен ток ... 216
6.2.6. Основни параметри на реалния ДУ ... 224
6.2.7. Основни варианти на диференциалния усилвател ... 230
6.2.8. Диференциален усилвател с полеви транзистори ... 239
6.2.9. Някои приложения на диференциалните усилватели ... 241
6.3. Операционни усилватели ... 245
6.3.1. Общи сведения за операционните усилватели ... 245
6.3.2. Вътрешна структура на стандартните ОУ ... 249
6.3.3. Други видове ОУ ... 258
6.3.4. Основни параметри на ОУ ... 261
6.3.5. Основни свойства на ОУ без ООВ ... 265
6.3.6. Инвертиращ усилвател ... 275
6.3.7. Симетриране на входа на ОУ по постоянен ток ... 282
6.3.8. Неинвертиращ усилвател ... 284
6.3.9. Честотни свойства на ОУ ... 287
6.3.10. Балансиране на ОУ ... 295
6.3.11. Усилване на променливи напрежения с ОУ ... 298
6.3.12. Несиметрично захранване на ОУ ... 300
6.3.13. Повишаване на изходната мощност на ОУ ... 302
6.3.14. Някои приложения на ОУ ... 305
6.3.15. Работа на ОУ в ключов режим ... 315
6.3.16. Някои особености при използуване на ОУ ... 318
6.4. Интегрални компаратори ... 320
6.5. Стабилизатори на напрежение ... 323
6.5.1. Особености на интегралните стабилизатори на напрежение ... 325
6.5.2. Двуполюсни (параметрични) интегрални стабилизатори на напрежение ... 327
6.5.3. Универсални интегрални стабилизатори на напрежение 328
6.5.4. Някои приложения на универсалните стабилизатори на напрежение ... 334
6.5.5. Интегрални стабилизатори с три извода ... 337
6.6. Мощни интегрални НЧ усилватели ... 338
6.7. Други видове линейни интегрални схеми ... 340

Глава 7. **Цифрови (логически) интегрални схеми**

7.1. Въведение ... 342
7.2. Основи на импулсната техника ... 342
7.2.1. Параметри на импулсите ... 343

7.2.2. Преходни процеси в RC вериги ... 344
7.2.3. Преходни процеси в RL вериги ... 346
7.2.4. Действие на импулсно напрежение върху RC вериги .. 347
7.2.5. Работа на транзистора в ключов режим ... 352
7.3. Основни логически схеми ... 356
7.3.1. Логическа схема НЕ (NOT) ... 357
7.3.2. Логическа схема И (AND) ... 358
7.3.3. Логическа схема ИЛИ (OR) ... 359
7.4. Комбинирани логически схеми ... 360
7.4.1. Комбинирана логическа схема И-НЕ (NAND) ... 361
7.4.2. Комбинирана логическа схема ИЛИ-НЕ (NOR) ... 362
7.4.3. Логическа схема ИЗКЛЮЧВАЩО ИЛИ (XOR) ... 363
7.5. Анализ и синтез на логически схеми ... 364
7.6. Общи сведения за цифровите интегрални схеми ... 367
7.6.1. Класификация на цифровите интегрални схеми ... 367
7.6.2. Основни схемотехнически правила при анализ на ЛЕ . 369
7.6.3. Кратки сведения за РТЛ, ДТЛ, ЕСЛ и $И^2Л$ ... 374
7.6.4. Въведение в двоичната бройна система ... 377
7.7. Общи сведения за ТТЛ интегралните схеми ... 380
7.7.1. Видове ТТЛ интегрални схеми ... 381
7.7.2. Основни данни за ТТЛ схемите ... 381
7.7.3. Основни параметри на ТТЛ схемите ... 389
7.8. Схемни особености за ТТЛ интегралните схеми ... 397
7.8.1. Анализиране на работата на ТТЛ ИС от типа 7400 .. 397
7.8.2. Някои особености на 74-та серия ... 401
7.8.3. Схемотехника на 74-та серия ... 409
7.9. Общи сведения за MOS интегралните схеми ... 413
7.9.1. Основни данни и параметри на MOS ИС ... 414
7.9.2. Основни логически елементи с CMOS ИС ... 417
7.10. Кратки сведения за основните цифрови схеми ... 421
7.10.1. Мултивибратори (генератори) ... 421
7.10.2. Тригери ... 428
7.10.3. Броячи и делители ... 434
7.10.4. Регистри и кръгови броячи ... 438
7.10.5. Шифратори и дешифратори ... 442
7.10.6. Мултиплексори и демултиплексори ... 447
7.10.7. Компаратори ... 450
7.10.8. Суматори ... 451
7.10.9. Памети ... 453
7.10.10. Микропроцесори ... 461